



**ANALOG  
DEVICES**

单通道、12/14/16位 *nanoDAC*，内置  
5 ppm/°C片内基准电压源，采用SOT-23封装

**AD5620/AD5640/AD5660**

## 特性

低功耗、单通道 *nanoDAC*

AD5660: 16位

AD5640: 14位

AD5620: 12位

保证12位精度

1.25 V/2.5 V、5 ppm/°C片内基准电压源

8引脚小型SOT-23/MSOP/LFCSP封装

掉电模式功耗: 480 nA (5 V), 200 nA (3 V)

单电源: 3 V/5 V

通过设计保证16位单调性

上电复位至0 V或中间电平

3种关断功能

串行接口采用施密特触发式输入

轨到轨工作

SYNC 中断设置

## 应用

过程控制

数据采集系统

便携式电池供电仪表

数字增益和失调电压调整

可编程电压源和电流源

可编程衰减器

## 产品特色

1. 12/14/16位 *nanoDAC* — 保证12位精度。
2. 1.25 V/2.5 V、5 ppm/°C片内基准电压源。
3. 提供8引脚SOT-23、MSOP和LFCSP封装。
4. 上电复位至0 V或中间电平。
5. 10 μs建立时间。

表1. 相关器件

产品型号	描述
AD5662	2.7 V至5.5 V、16位DAC，采用SOT-23、LFCSP和MSOP封装，外部基准电压源

## 功能框图

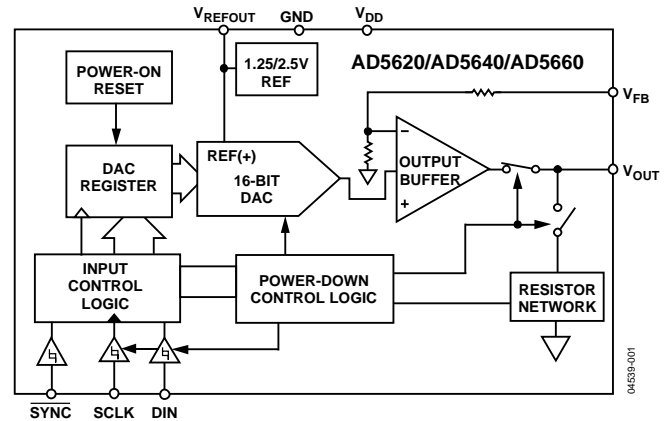


图1.

## 概述

AD5620/AD5640/AD5660属于 *nanoDAC*™ 系列，是一款低功耗、单通道、12/14/16位、缓冲电压输出DAC，通过设计保证单调性。

AD5620/AD5640/AD5660-1内置1.25 V、5 ppm/°C基准电压源，满量程输出电压范围可达到2.5 V；AD5620/AD5640/AD5660-2-3内置2.5 V、5 ppm/°C基准电压源，满量程输出电压范围则可达到5 V。器件的参考电压可通过V<sub>REFOUT</sub> 引脚获得。

这些器件内置一个上电复位电路，确保DAC输出上电至0 V (AD5620/AD5640/AD5660-1-2)或中间电平(AD5620-3和AD5660-3)并保持该电平，直到执行一次有效的写操作为止。此外还具有关断特性，在关断模式下，器件在5 V时的功耗降至480 nA，并提供软件可选输出负载。5 V时功耗为2.5 mW，掉电模式下则降至1 μW。

AD5620/AD5640/AD5660内置片内精密输出放大器，能够实现轨到轨输出摆幅。对于远程检测应用，输出放大器的反相输入也可供用户使用。AD5620/AD5640/AD5660采用多功能三线式串行接口，能够以最高30 MHz的时钟速率工作，并与标准SPI®、QSPI™、MICROWIRE™、DSP接口标准兼容。

Rev. G

## Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 781.329.4700 ©2005–2013 Analog Devices, Inc. All rights reserved.  
Technical Support [www.analog.com](http://www.analog.com)

ADI中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

## 目录

特性.....	1
应用.....	1
产品特点.....	1
功能框图.....	1
概述.....	1
修订历史.....	2
技术规格.....	3
AD5620/AD5640/AD5660-2-3.....	3
AD5620/AD5640/AD5660-1.....	5
时序特性.....	7
绝对最大额定值.....	8
ESD警告.....	8
引脚配置和功能描述.....	9
典型性能参数.....	10
术语.....	16
工作原理.....	17
数模转换部分.....	17
电阻串.....	17

内部基准电压源.....	17
输出放大器.....	17
串行接口.....	17
输入移位寄存器.....	18
SYNC 中断.....	18
上电复位.....	19
掉电模式.....	19
微处理器接口.....	19
应用信息.....	21
使用REF19x作为AD5620/AD5640/AD5660的电源.....	21
使用AD5660的双极性操作.....	21
使用AD5660作为隔离、 可编程4 mA至20 mA过程控制器.....	22
AD5620/AD5640/AD5660与电流隔离接口的配合使用.....	22
电源旁路和接地.....	23
外形尺寸.....	24
订购指南.....	26

## 修订历史

### 2013年8月—修订版F至修订版G

增加LFCSP封装(通篇).....	1
表5中增加LFCSP热阻.....	8
增加图5；重新排序.....	9
更新“外形尺寸”.....	24
更改“订购指南”.....	26

### 2010年12月—修订版E至修订版F

更改“订购指南”部分.....	25
-----------------	----

### 2010年7月—修订版D至修订版E

移动“使用AD5660作为隔离、 可编程4 mA至20 mA过程控制器”部分.....	22
移动“电源旁路和接地”部分.....	23
更改“订购指南”部分.....	25

### 2010年3月—修订版C至修订版D

更改“订购指南”部分.....	24
-----------------	----

### 2009年10月—修订版B至修订版C

更改“订购指南”部分.....	23
-----------------	----

### 2006年5月—修订版A至修订版B

格式更新.....	通篇
更新温度范围.....	通篇
更改表2.....	3
更改表5.....	8
更换图17、图18和图19.....	12
更改“订购指南”部分.....	23, 24

### 2005年9月—修订版0至修订版A

更改技术规格.....	5
更改外形尺寸.....	23

### 2005年7月—修订版0：初始版

## 技术规格

### AD5620/AD5640/AD5660-2-3

除非另有说明,  $V_{DD} = 4.5\text{ V}$ 至 $5.5\text{ V}$ ,  $R_L = 2\text{ k}\Omega$ 接GND,  $C_L = 200\text{ pF}$ 接GND,  $C_{REFOUT} = 100\text{ nF}$ ;  
所有规格均相对于 $T_{MIN}$ 至 $T_{MAX}$ 而言。

表2.

参数	A级 <sup>1</sup>	B级 <sup>1</sup>	C级 <sup>1</sup>	单位	条件/注释
静态性能 <sup>2</sup>					
AD5660					
分辨率	16	16	16	bits(最小值)	
相对精度	$\pm 32$	$\pm 16$	$\pm 16$	LSB(最大值)	
微分非线性	$\pm 1$	$\pm 1$	$\pm 1$	LSB(最大值)	通过设计保证单调性
AD5640					
分辨率	14	14	14	bits(最小值)	
相对精度	$\pm 8$	$\pm 4$	$\pm 4$	LSB(最大值)	
微分非线性	$\pm 0.5$	$\pm 0.5$	$\pm 0.5$	LSB(最大值)	通过设计保证单调性
AD5620					
分辨率	12	12	12	bits(最小值)	
相对精度	$\pm 6$	$\pm 1$	$\pm 1$	LSB(最大值)	
微分非线性	$\pm 0.25$	$\pm 0.25$	$\pm 0.25$	LSB(最大值)	通过设计保证单调性
零代码误差	2	2	2	mV(典型值)	DAC寄存器载入全0
失调误差	10	10	10	mV(最大值)	
失调误差	$\pm 10$	$\pm 10$	$\pm 10$	mV(最大值)	
满量程误差	$-0.15$	$-0.15$	$-0.15$	% FSR(典型值)	DAC寄存器载入全1
增益误差	$\pm 1$	$\pm 1$	$\pm 1$	% FSR(最大值)	
零编码误差漂移	$\pm 1.5$	$\pm 1.5$	$\pm 1.5$	% FSR(最大值)	
零编码误差漂移	$\pm 2$	$\pm 2$	$\pm 2$	$\mu\text{V}/^\circ\text{C}$ (典型值)	
增益温度系数	$\pm 2.5$	$\pm 2.5$	$\pm 2.5$	ppm(典型值)	用FSR/ $^\circ\text{C}$ 表示
直流电源抑制比	$-75$	$-75$	$-75$	dB(典型值)	DAC代码 = 中间电平; $V_{DD} = 5\text{ V} \pm 10\%$
输出特性 <sup>3</sup>					
输出电压范围	0 $V_{DD}$	0 $V_{DD}$	0 $V_{DD}$	V(最小值) V(最大值)	
输出电压建立时间	8 10	8 10	8 10	$\mu\text{s}$ (典型值) $\mu\text{s}$ (最大值)	$\frac{1}{4}$ 到 $\frac{3}{4}$ 量程变化建立到 $\pm 2$ LSB $R_L = 2\text{ k}\Omega$ ; $0\text{ pF} < C_L < 200\text{ pF}$
压摆率	1.5	1.5	1.5	V/ $\mu\text{s}$ (典型值)	$\frac{1}{4}$ 到 $\frac{3}{4}$ 量程
容性负载稳定性	2 10	2 10	2 10	nF(典型值) nF(典型值)	$R_L = \infty$ $R_L = 2\text{ k}\Omega$
输出噪声频谱密度	80	80	80	nV/ $\sqrt{\text{Hz}}$ (典型值)	DAC编码 = 中间量程, 10 kHz
输出噪声(0.1 Hz至10 Hz)	45	45	45	$\mu\text{V p-p}$ (典型值)	DAC编码 = 中间量程
数模转换毛刺脉冲	5	5	5	nV-s(典型值)	主进位1 LSB变化
数字馈通	0.1	0.1	0.1	nV-s(典型值)	
直流输出阻抗	0.5	0.5	0.5	$\Omega$ (典型值)	
短路电流	30	30	30	mA(典型值)	$V_{DD} = 5\text{ V}$
上电时间	5	5	5	$\mu\text{s}$ (典型值)	退出掉电模式; $V_{DD} = 5\text{ V}$
基准输出					
输出电压	2.495 2.505	2.495 2.505	2.495 2.505	V(最小值) V(最大值)	环境温度
基准电压TC <sup>3</sup>	$\pm 10$	$\pm 10$	$\pm 5$ $\pm 10$	ppm/ $^\circ\text{C}$ (典型值) ppm/ $^\circ\text{C}$ (最大值)	
输出阻抗	7.5	7.5	7.5	k $\Omega$ (典型值)	

# AD5620/AD5640/AD5660

参数	A级 <sup>1</sup>	B级 <sup>1</sup>	C级 <sup>1</sup>	单位	条件/注释
逻辑输入 <sup>3</sup>					
输入电流	±2	±2	±2	μA(最大值)	所有数字输入
输入低电压 $V_{INL}$	0.8	0.8	0.8	V(最大值)	$V_{DD} = 5\text{ V}$
输入高电压 $V_{INH}$	2	2	2	V(最小值)	$V_{DD} = 5\text{ V}$
引脚电容	3	3	3	pF(典型值)	
电源要求					
$V_{DD}$	4.5	4.5	4.5	V(最小值)	所有数字输入为0 V或 $V_{DD}$
	5.5	5.5	5.5	V(最大值)	DAC有效, 不包括负载电流
$I_{DD}$ (正常模式)					
$V_{DD} = 4.5\text{ V至}5.5\text{ V}$	0.55	0.55	0.55	mA(典型值)	$V_{IH} = V_{DD}$ 和 $V_{IL} = \text{GND}$
$V_{DD} = 4.5\text{ V至}5.5\text{ V}$	1	1	1	mA(最大值)	$V_{IH} = V_{DD}$ 和 $V_{IL} = \text{GND}$
$I_{DD}$ (全掉电模式)					
$V_{DD} = 4.5\text{ V至}5.5\text{ V}$	0.48	0.48	0.48	μA(典型值)	$V_{IH} = V_{DD}$ 和 $V_{IL} = \text{GND}$
$V_{DD} = 4.5\text{ V至}5.5\text{ V}$	1	1	1	μA(最大值)	$V_{IH} = V_{DD}$ 和 $V_{IL} = \text{GND}$

<sup>1</sup> 温度范围: -40°C至+105°C, 典型值+25°C。

<sup>2</sup> 线性度计算使用缩减的数据范围: AD5660(代码511至代码65024); AD5640(代码128至代码16256); AD5620(代码32至代码4064)。输出端无负载。线性度在 $V_{DD} = 5.5\text{ V}$ 下测试。如果器件工作电压 $V_{DD} < 5\text{ V}$ , 输出箱位至 $V_{DD}$ 。

<sup>3</sup> 通过设计和特性保证, 但未经生产测试。

## AD5620/AD5640/AD5660-1

除非另有说明,  $V_{DD} = 2.7\text{ V}$ 至 $3.3\text{ V}$ ,  $R_L = 2\text{ k}\Omega$ 接GND,  $C_L = 200\text{ pF}$ 接GND,  $C_{\text{REFOUT}} = 100\text{ nF}$ ; 所有规格均相对于 $T_{\text{MIN}}$ 至 $T_{\text{MAX}}$ 而言。

表3.

参数	A级 <sup>2</sup>	B级 <sup>2</sup>	C级 <sup>2</sup>	单位	条件/注释
静态性能 <sup>3</sup>					
AD5660					
分辨率	16	16	16	bits(最小值)	通过设计保证单调性
相对精度	$\pm 32$	$\pm 16$	$\pm 16$	LSB(最大值)	
微分非线性	$\pm 1$	$\pm 1$	$\pm 1$	LSB(最大值)	
AD5640					
分辨率	14	14	14	bits(最小值)	通过设计保证单调性
相对精度	$\pm 8$	$\pm 4$	$\pm 4$	LSB(最大值)	
微分非线性	$\pm 0.5$	$\pm 0.5$	$\pm 0.5$	LSB(最大值)	
AD5620					
分辨率	12	12	12	bits(最小值)	通过设计保证单调性
相对精度	$\pm 6$	$\pm 1$	$\pm 1$	LSB(最大值)	
微分非线性	$\pm 0.25$	$\pm 0.25$	$\pm 0.25$	LSB(最大值)	
零代码误差	2	2	2	mV(典型值)	DAC寄存器载入全0
	8	8	8	mV(最大值)	
失调误差	$\pm 9$	$\pm 9$	$\pm 9$	mV(最大值)	
满量程误差	$\pm 0.15$	$\pm 0.15$	$\pm 0.15$	% FSR(典型值)	DAC寄存器载入全1
	$\pm 0.85$	$\pm 0.85$	$\pm 0.85$	% FSR(最大值)	
增益误差	$\pm 0.85$	$\pm 0.85$	$\pm 0.85$	% FSR(最大值)	
零编码误差漂移	$\pm 2$	$\pm 2$	$\pm 2$	$\mu\text{V}/^\circ\text{C}$ (典型值)	
增益温度系数	$\pm 2.5$	$\pm 2.5$	$\pm 2.5$	ppm(典型值)	用FSR/ $^\circ\text{C}$ 表示
直流电源抑制比	-60	-60	-60	dB(典型值)	DAC代码 = 中间电平; $V_{DD} = 3\text{ V} \pm 10\%$
输出特性 <sup>4</sup>					
输出电压范围	0	0		V(最小值)	$\frac{1}{4}$ 到 $\frac{3}{4}$ 量程变化建立到 $\pm 2$ LSB $R_L = 2\text{ k}\Omega$ ; $0\text{ pF} < C$ $\frac{1}{4}$ 到 $\frac{3}{4}$ 量程 $R_L = \infty$ $R_L = 2\text{ k}\Omega$ DAC编码 = 中间量程, 10 kHz DAC编码 = 中间量程 主进位1 LSB变化 $V_{DD} = 3\text{ V}$ 退出掉电模式; $V_{DD} = 3\text{ V}$
	$V_{DD}$	$V_{DD}$	$V_{DD}$	V(最大值)	
输出电压建立时间	8	8	8	$\mu\text{s}$ (典型值)	
	10	10	10	$\mu\text{s}$ (最大值)	
压摆率	1.5	1.5	1.5	V/ $\mu\text{s}$ (典型值)	
容性负载稳定性	2	2	2	nF(典型值)	
	10	10	10	nF(典型值)	
输出噪声频谱密度	80	80	80	nV/ $\sqrt{\text{Hz}}$ (典型值)	
输出噪声(0.1 Hz至10 Hz)	20	20	20	$\mu\text{V p-p}$ (典型值)	
数模转换毛刺脉冲	5	5	5	nV-s(典型值)	
数字馈通	0.1	0.1	0.1	nV-s(典型值)	
直流输出阻抗	0.5	0.5	0.5	$\Omega$ (典型值)	
短路电流	30	30	30	mA(典型值)	
上电时间	6	6	6	$\mu\text{s}$ (典型值)	
基准输出					
输出电压	1.247	1.247	1.247	V(最小值)	环境温度
	1.253	1.253	1.253	V(最大值)	
基准电压TC <sup>4</sup>	$\pm 10$	$\pm 10$	$\pm 5$	ppm/ $^\circ\text{C}$ (典型值)	
			$\pm 15$	ppm/ $^\circ\text{C}$ (最大值)	
输出阻抗	7.5	7.5	7.5	k $\Omega$ (典型值)	

# AD5620/AD5640/AD5660

参数	A级 <sup>2</sup>	B级 <sup>2</sup>	C级 <sup>2</sup>	单位	条件/注释
逻辑输入 <sup>4</sup>					
输入电流	±1	±1	±1	μA(最大值)	所有数字输入
输入低电压 $V_{INL}$	0.8	0.8	0.8	V(最大值)	$V_{DD} = 3\text{ V}$
输入高电压 $V_{INH}$	2	2	2	V(最小值)	$V_{DD} = 3\text{ V}$
引脚电容	3	3	3	pF(最大值)	
电源要求					
$V_{DD}$	2.7	2.7	2.7	V(最小值)	$V_{IH} = V_{DD}$ 和 $V_{IL} = \text{GND}$
	3.3	3.3	3.3	V(最大值)	$V_{IH} = V_{DD}$ 和 $V_{IL} = \text{GND}$
$I_{DD}$ (正常模式)					
$V_{DD} = 2.7\text{ V}$ 至 $3.3\text{ V}$	0.55	0.55	0.55	mA(典型值)	$V_{IH} = V_{DD}$ 和 $V_{IL} = \text{GND}$
$V_{DD} = 2.7\text{ V}$ 至 $3.3\text{ V}$	0.65	0.65	0.65	mA(最大值)	$V_{IH} = V_{DD}$ 和 $V_{IL} = \text{GND}$
$I_{DD}$ (全掉电模式)					
$V_{DD} = 2.7\text{ V}$ 至 $3.3\text{ V}$	0.2	0.2	0.2	μA(典型值)	$V_{IH} = V_{DD}$ 和 $V_{IL} = \text{GND}$
$V_{DD} = 2.7\text{ V}$ 至 $3.3\text{ V}$	0.25	0.25	0.25	μA(最大值)	$V_{IH} = V_{DD}$ 和 $V_{IL} = \text{GND}$

<sup>1</sup> 器件可以在最高5.5 V的 $V_{DD}$ 下正常工作。

<sup>2</sup> 温度范围:  $-40^{\circ}\text{C}$ 至 $+105^{\circ}\text{C}$ , 典型值 $+25^{\circ}\text{C}$ 。

<sup>3</sup> 线性度计算使用缩减的数据范围: AD5660(代码511至代码65024); AD5640(代码128至代码16256); AD5620(代码32至代码4064)。输出端无负载。

<sup>4</sup> 通过设计和特性保证, 但未经生产测试。

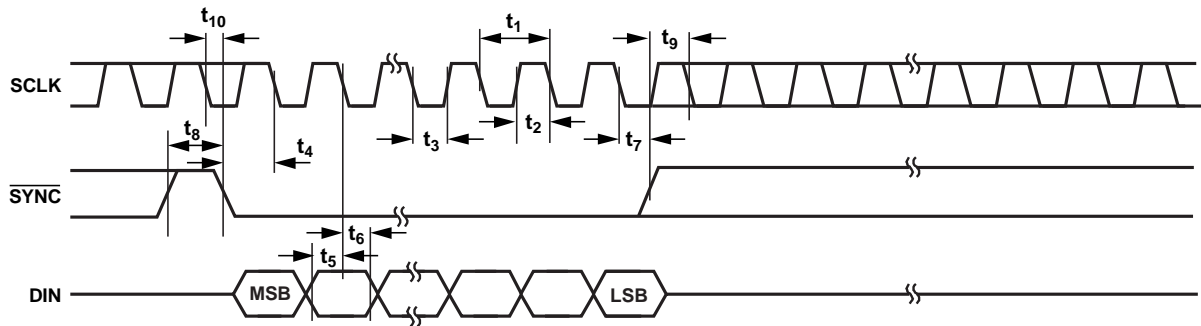
## 时序特性

所有输入信号均在 $t_R = t_F = 1 \text{ ns/V}$  (10%到90%的 $V_{DD}$ )情况下标定并从 $(V_{IL} + V_{IH})/2$ 电平起开始计时。  
 参见图2。除非另有说明,  $V_{DD} = 2.7 \text{ V}$ 至 $5.5 \text{ V}$ , 所有规格均相对于 $T_{MIN}$ 至 $T_{MAX}$ 而言。

表4.

参数	在 $T_{MIN}$ 、 $T_{MAX}$ 的限值		单位	条件/注释
	$V_{DD} = 2.7 \text{ V}$ 至 $3.6 \text{ V}$	$V_{DD} = 3.6 \text{ V}$ 至 $5.5 \text{ V}$		
$t_1^1$	50	33	ns(最小值)	SCLK周期时间
$t_2$	13	13	ns(最小值)	SCLK高电平时间
$t_3$	13	13	ns(最小值)	SCLK低电平时间
$t_4$	13	13	ns(最小值)	$\overline{\text{SYNC}}$ 到SCLK下降沿建立时间
$t_5$	5	5	ns(最小值)	数据建立时间
$t_6$	4.5	4.5	ns(最小值)	数据保持时间
$t_7$	0	0	ns(最小值)	SCLK下降沿到 $\overline{\text{SYNC}}$ 上升沿
$t_8$	50	33	ns(最小值)	最小 $\overline{\text{SYNC}}$ 高电平时间
$t_9$	13	13	ns(最小值)	$\overline{\text{SYNC}}$ 上升沿到SCLK下降沿忽略
$t_{10}$	0	0	ns(最小值)	SCLK下降沿到 $\overline{\text{SYNC}}$ 下降沿忽略

<sup>1</sup>  $V_{DD} = 3.6 \text{ V}$ 至 $5.5 \text{ V}$ 时, 最大SCLK频率为30 MHz;  $V_{DD} = 2.7 \text{ V}$ 至 $3.6 \text{ V}$ 时, 最大SCLK频率为20 MHz。



LSB = DB0  
 MSB = DB23 FOR AD5660  
 MSB = DB15 FOR AD5620/AD5640

图2. 串行写入操作

04539-002

## 绝对最大额定值

除非另有说明， $T_A = 25^\circ\text{C}$ 。

表5.

参数	额定值
$V_{DD}$ 至GND	-0.3V至+7V
$V_{OUT}$ 至GND	-0.3V至 $V_{DD} + 0.3V$
$V_{FB}$ 至GND	-0.3V至 $V_{DD} + 0.3V$
$V_{REFOUT}$ 至GND	-0.3V至 $V_{DD} + 0.3V$
数字输入电压至GND	-0.3V至 $V_{DD} + 0.3V$
工业温度范围	-40°C至+105°C
存储温度范围	-65°C至+150°C
结温( $T_J$ 最大值)	150°C
功耗	$(T_J \text{ max} - T_A)/\theta_{JA}$
SOT-23封装(四层板)	
$\theta_{JA}$ 热阻	119°C/W
MSOP封装(四层板)	
$\theta_{JA}$ 热阻	141°C/W
$\theta_{JC}$ 热阻	44°C/W
LFCSP封装(4层板)	
$\theta_{JA}$ 热阻	103°C/W
$\theta_{JC}$ 热阻	44.4°C/W
回流焊峰值温度	
SnPb	240°C
无铅	260°C

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

## ESD警告



## ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。



## 引脚配置和功能描述

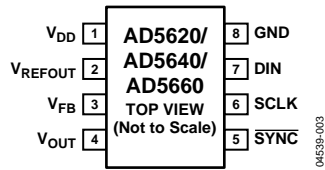


图3. SOT-23引脚配置

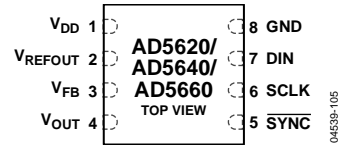


图5. LFCSP引脚配置



图4. MSOP引脚配置

### 表6. 引脚功能描述

引脚编号	引脚名称	描述
1	V <sub>DD</sub>	电源输入引脚。工作电压范围为2.7 V至5.5 V。应将V <sub>DD</sub> 去耦至GND。
2	V <sub>REFOUT</sub>	基准电压输出。
3	V <sub>FB</sub>	输出放大器的反馈连接。正常工作时，V <sub>FB</sub> 应连接到V <sub>OUT</sub> 。
4	V <sub>OUT</sub>	DAC的模拟输出电压。输出放大器能以轨到轨方式工作。
5	SYNC	电平触发的控制输入(低电平有效)。这是输入数据的帧同步信号。当SYNC为低电平时，使能输入移位寄存器，数据在后续时钟的下降沿输入移位寄存器。对于AD5660，DAC在第24个时钟周期之后更新；对于AD5620/AD5640，DAC在第16个时钟周期之后更新，除非SYNC在此边沿之前变为高电平。这种情况下，SYNC的上升沿用作中断，DAC忽略写入序列。
6	SCLK	串行时钟输入。数据在串行时钟输入的下降沿读入移位寄存器。数据能够以最高30 MHz的速率传输。
7	DIN	串行数据输入。AD5660有一个24位移位寄存器，AD5620/AD5640有一个16位移位寄存器。数据在串行时钟输入的下降沿读入寄存器。
8	GND	器件上所有电路的接地基准点。

## 典型性能参数

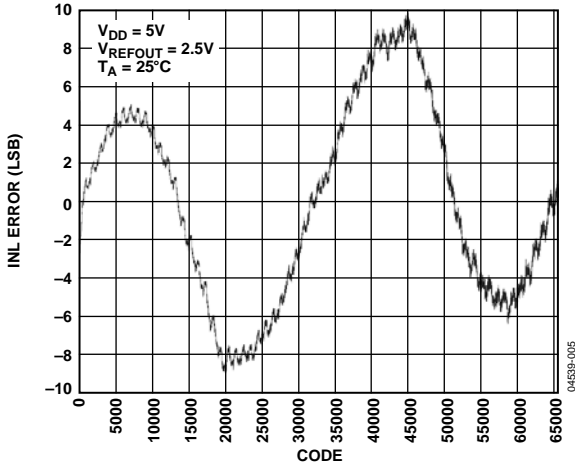


图6. INL—AD5660-2/AD5660-3

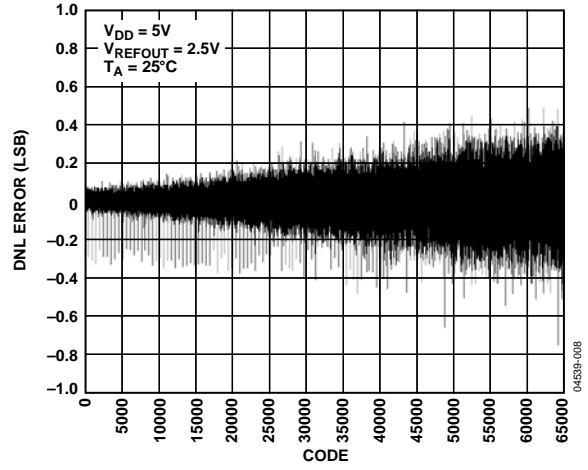


图9. DNL—AD5660-2/AD5660-3

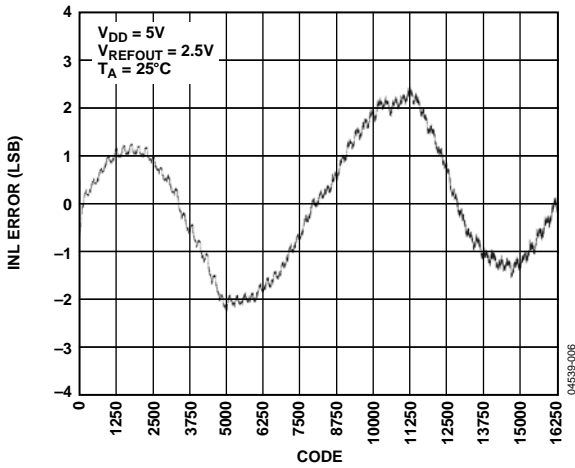


图7. INL—AD5640-2/AD5640-3

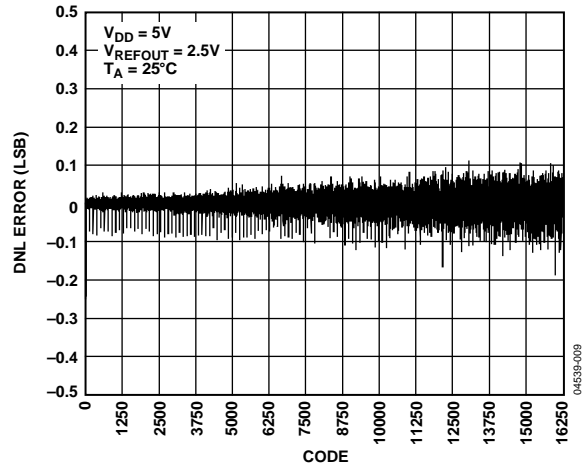


图10. DNL—AD5640-2/AD5640-3

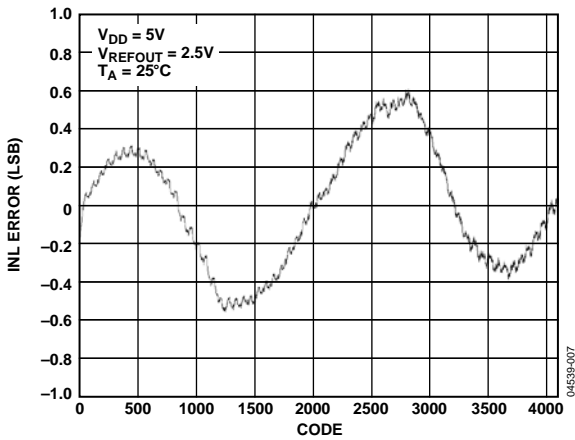


图8. INL—AD5620-2/AD5620-3

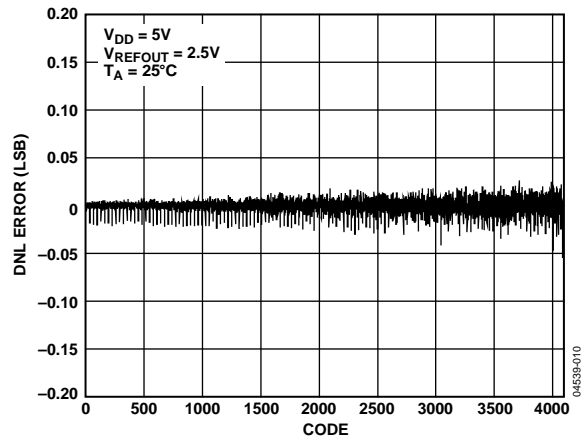


图11. DNL—AD5620-2/AD5620-3

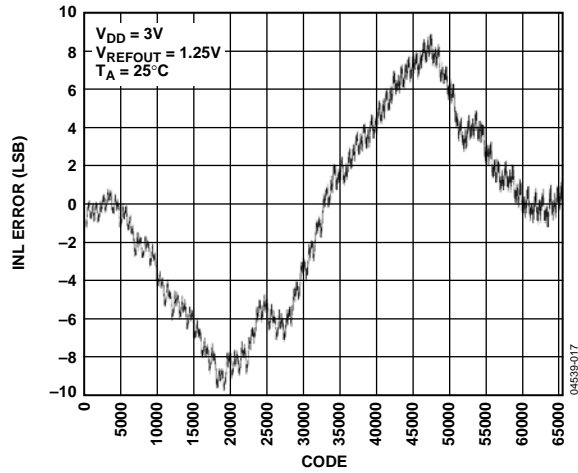


图12. INL—AD5660-1

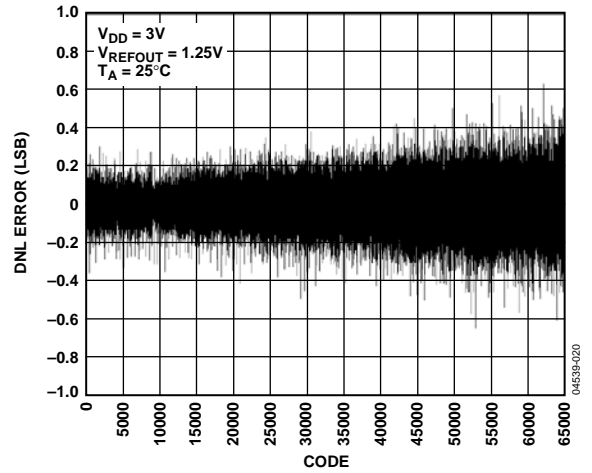


图15. DNL—AD5660-1

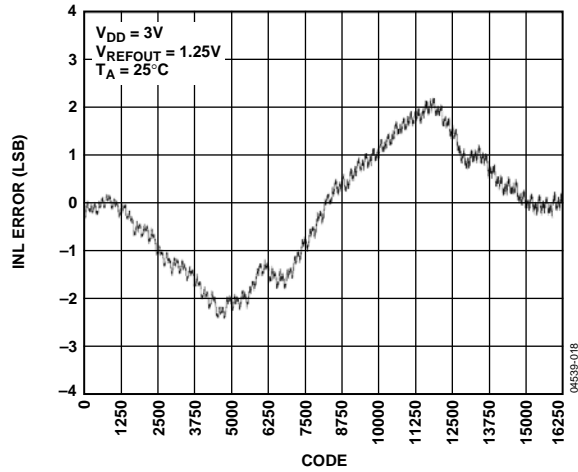


图13. INL—AD5640-1

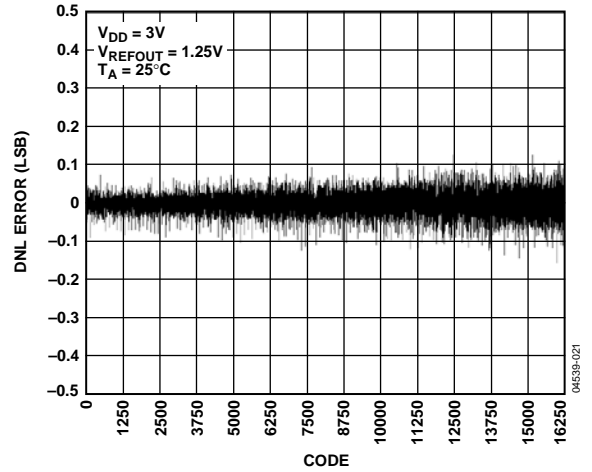


图16. DNL—AD5640-1

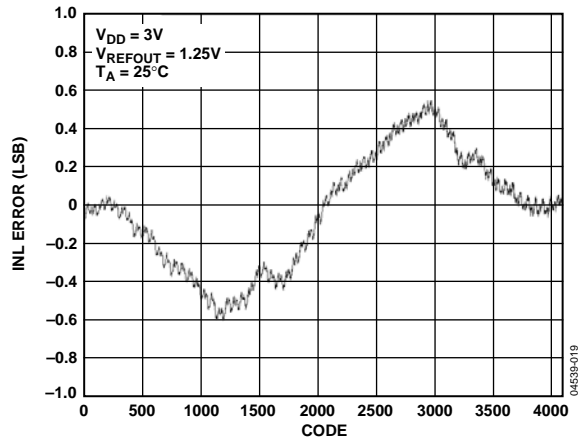


图14. INL—AD5620-1

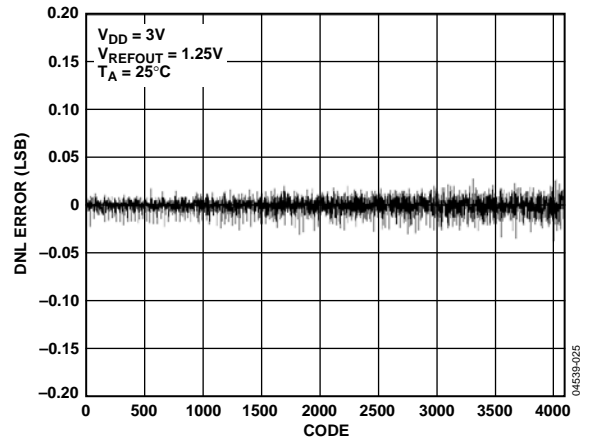


图17. DNL—AD5620-1

# AD5620/AD5640/AD5660

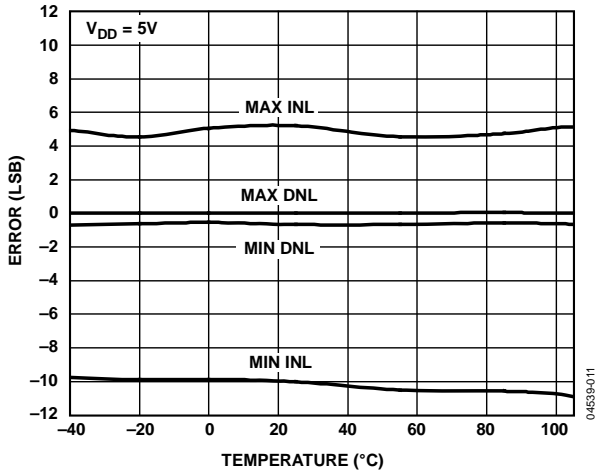


图18. INL误差和DNL误差与温度的关系

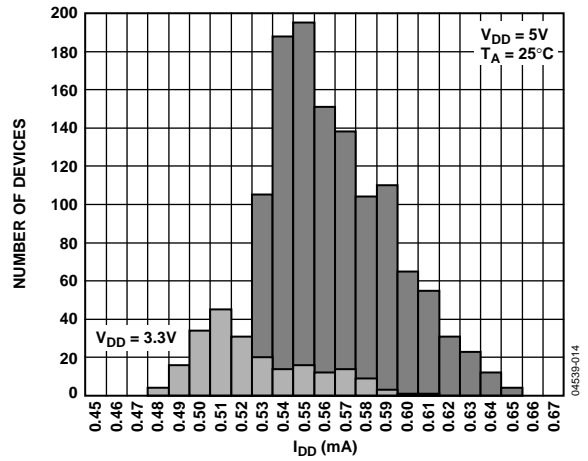


图21.  $I_{DD}$ 直方图

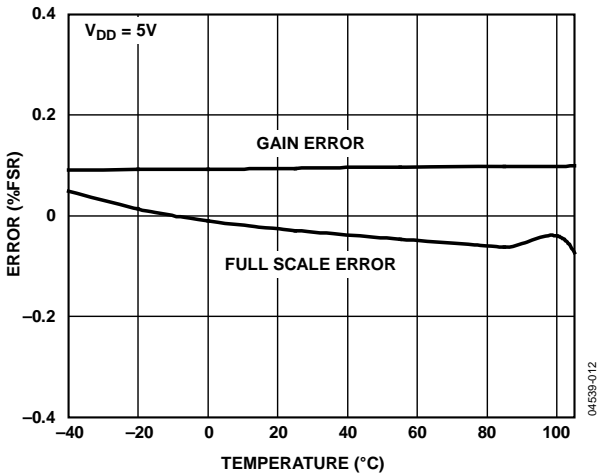


图19. 增益误差和满量程误差与温度的关系

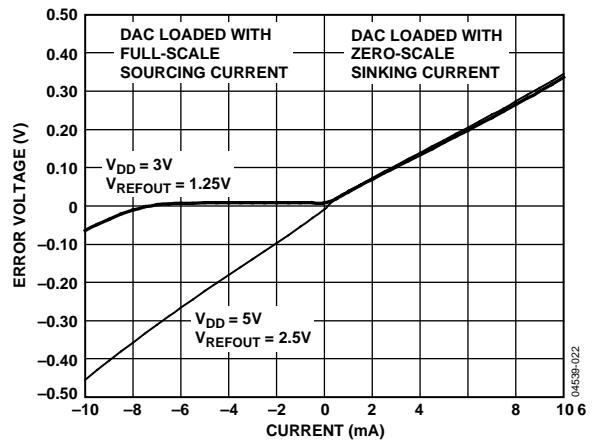


图22. 供电轨裕量与源电流和吸电流的关系

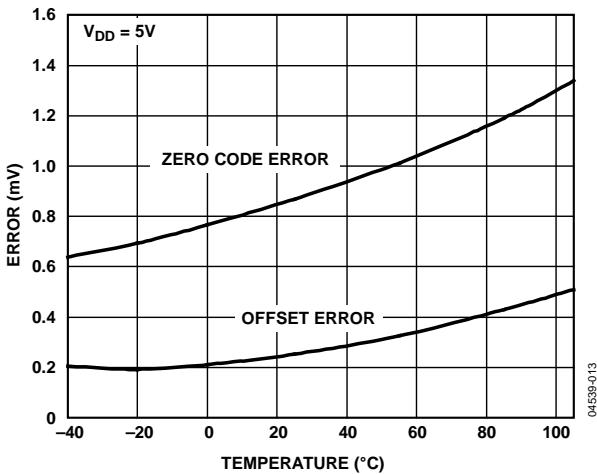


图20. 零代码误差和失调误差与温度的关系

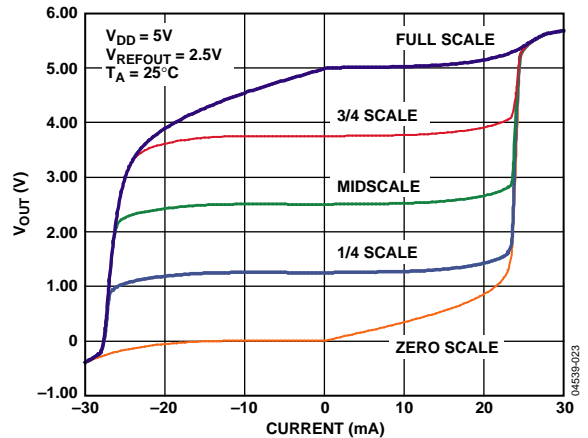


图23. 源电流和吸电流能力—AD5660-2/AD5660-3

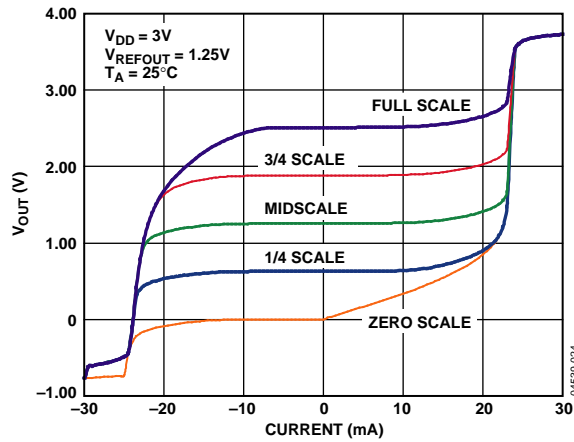


图24. 源电流和吸电流能力—AD5660-1

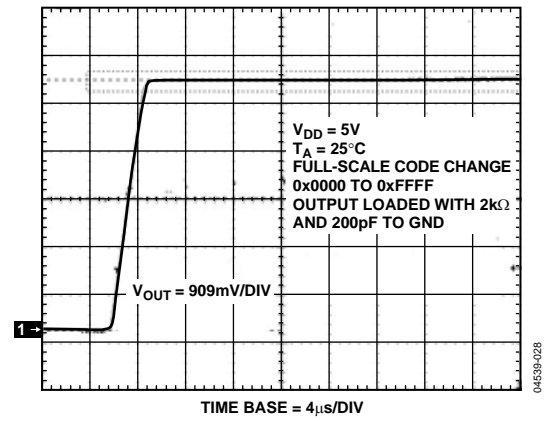


图27. 满量程建立时间(5 V)

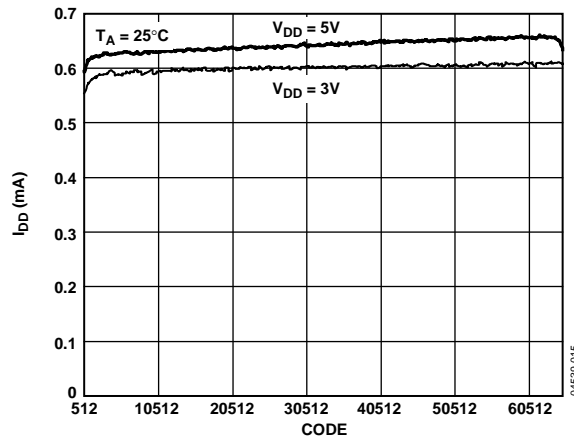


图25. 电源电流与编码的关系

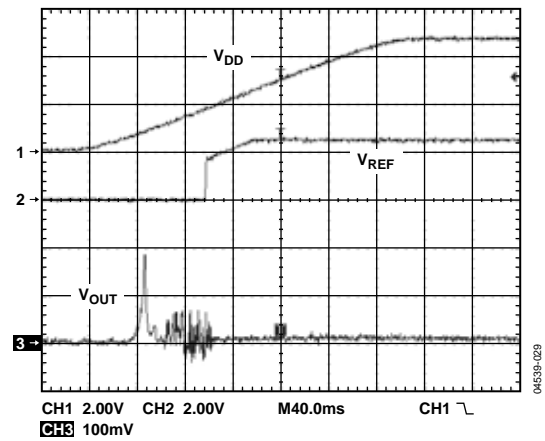


图28. 上电复位至0 V—AD5660-2

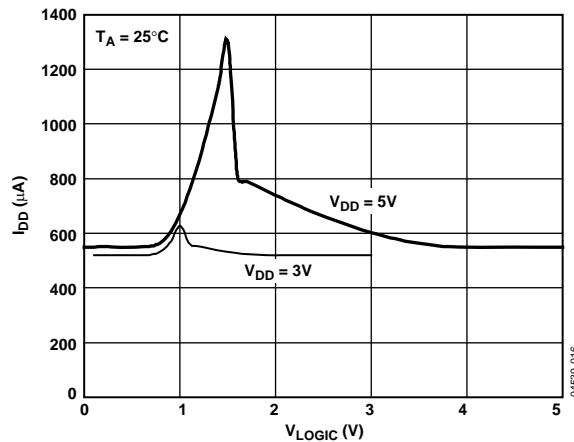


图26. 电源电流与逻辑输入电压的关系

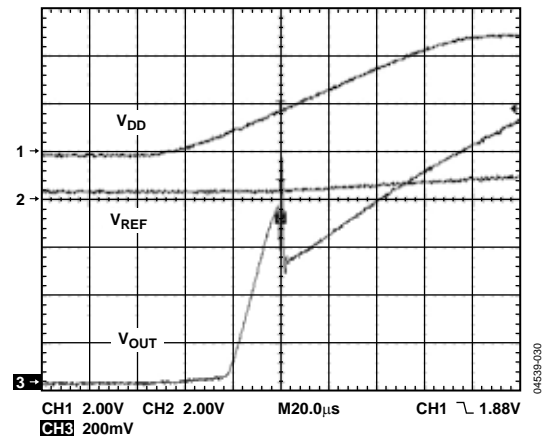


图29. 上电复位至中间电平—AD5660-3

# AD5620/AD5640/AD5660

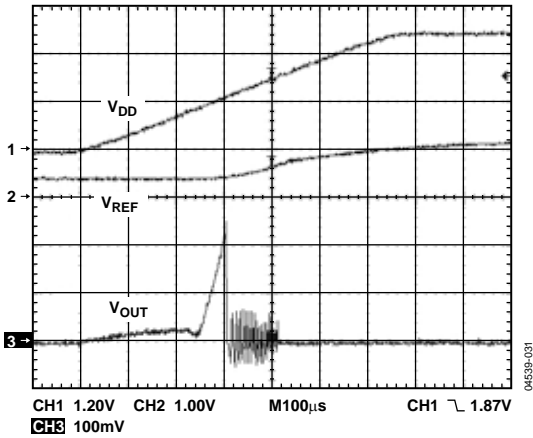


图30. 上电复位至0V—AD5660-1

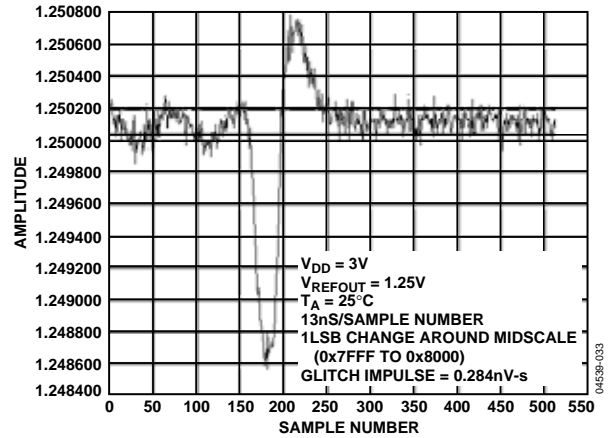


图33. 数模转换毛刺脉冲—AD5660-1

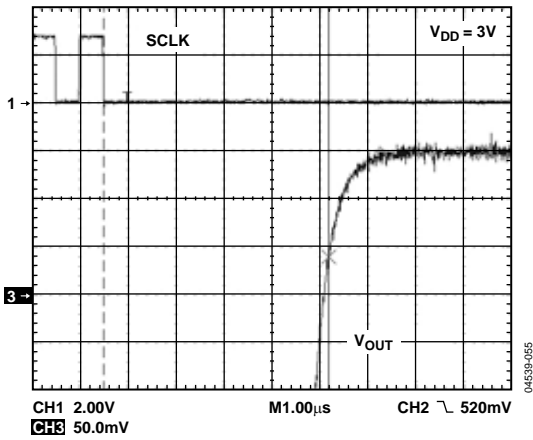


图31. 退出掉电模式进入中间电平

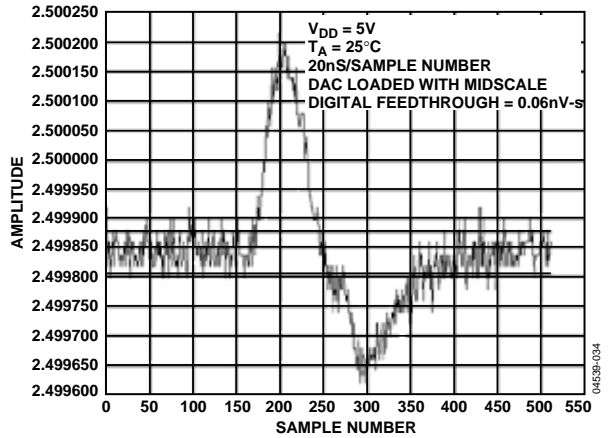


图34. 数字馈通

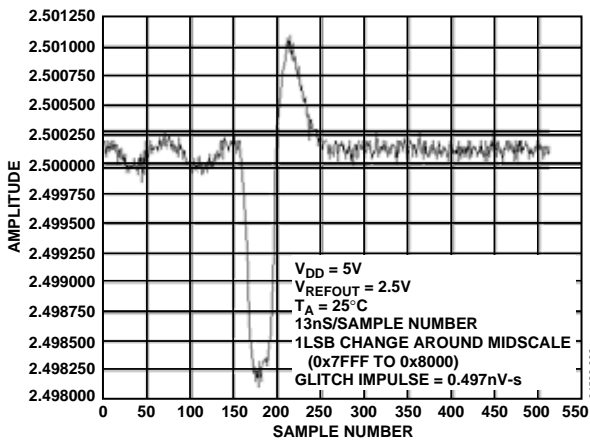


图32. 数模转换毛刺脉冲—AD5660-2/AD5660-3

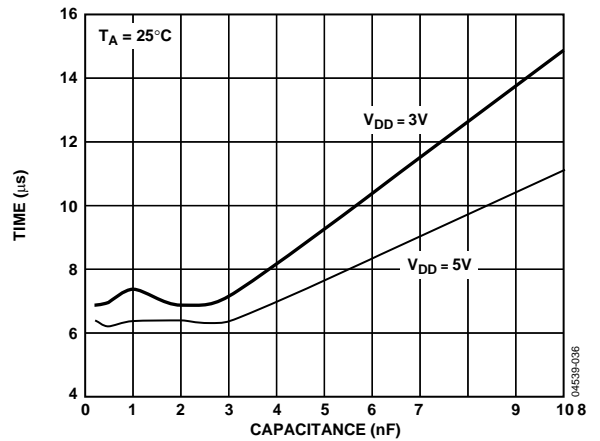


图35. 建立时间与容性负载的关系

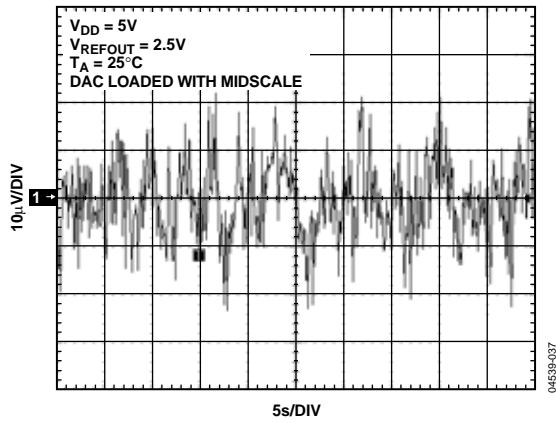


图36. 0.1 Hz至10 Hz输出噪声—AD5660-2/AD5660-3

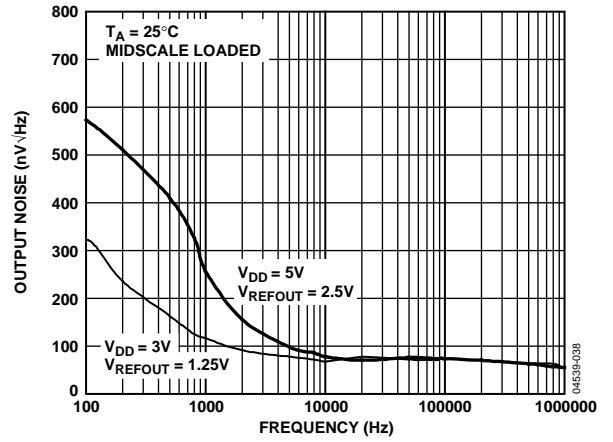


图38. 噪声频谱密度

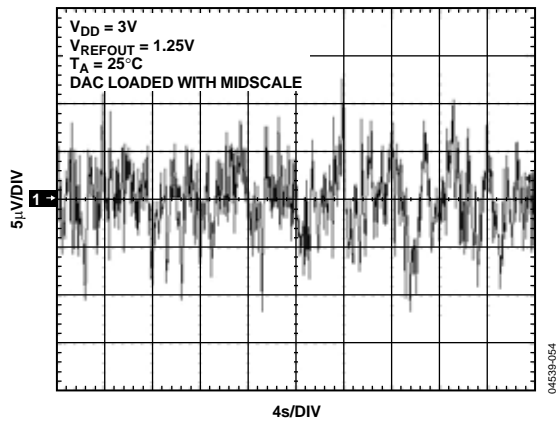


图37. 0.1 Hz至10 Hz输出噪声—AD5660-1

## 术语

### 相对精度

对于DAC，相对精度或积分非线性(INL)是指DAC输出与通过DAC传递函数的两个端点的直线之间的最大偏差，单位为LSB。图6至图8显示典型INL与编码的关系。

### 差分非线性(DNL)

微分非线性是指任意两个相邻编码之间所测得变化值与理想的1 LSB变化值之间的差异。最大 $\pm 1$  LSB的额定微分非线性可确保单调性。本DAC通过设计保证单调性。图9至图11显示典型DNL与编码的关系。

### 零代码误差

零代码误差衡量将零电平码(0x0000)载入DAC寄存器时的输出误差。理想情况下，输出应为0 V。在AD5620/AD5640/AD5660中，零代码误差始终为正值，因为在DAC和输出放大器中的失调误差的共同作用下，DAC输出不能低于0 V。零代码误差用mV表示。图20所示为零代码误差与温度的关系图。

### 满量程误差

满量程误差衡量将满量程代码(0xFFFF)载入DAC寄存器时的输出误差。理想情况下，输出应为 $V_{DD} - 1$  LSB。满量程误差用满量程范围的百分比表示。图19所示为满量程误差与温度的关系图。

### 增益误差

增益误差是衡量DAC量程误差的指标，是指DAC传递特性的斜率与理想值之间的偏差，用满量程范围的百分比表示。

### 零编码误差漂移

零代码误差漂移衡量零代码误差随温度的变化，用 $\mu\text{V}/^\circ\text{C}$ 表示。

### 增益温度系数

增益温度系数衡量增益误差随温度的变化，用(满量程范围的ppm)/ $^\circ\text{C}$ 表示。

### 失调误差

失调误差是指传递函数线性区内 $V_{OUT}$ (实际)和 $V_{OUT}$ (理想)之间的差值，用mV表示。失调误差在AD5660上是通过将编码512载入DAC寄存器测得的。该值可以为正，也可为负。

### 直流电源抑制比(PSRR)

PSRR表示电源电压变化对DAC输出的影响大小，是指DAC满量程输出的条件下 $V_{OUT}$ 变化量与 $V_{DD}$ 变化量之比，单位为dB。 $V_{REF}$ 保持在2.5 V，而 $V_{DD}$ 的变化范围为 $\pm 10\%$ 。

### 输出电压建立时间

输出电压建立时间是指对于一个 $\frac{1}{4}$ 至 $\frac{3}{4}$ 满量程输入变化，DAC输出建立为指定电平所需的时间量。从SCLK的第24个下降沿开始测量。

### 数模转换毛刺脉冲

数模转换毛刺脉冲是DAC寄存器中的编码输入变化时注入到模拟输出的脉冲。数模转换毛刺脉冲通常规定为毛刺的面积，用nV-s表示，数字输入编码在主进位跃迁中改变1 LSB(0x7FFF至0x8000)时进行测量。参见图32和图33。

### 数字馈通

数字馈通衡量从DAC的数字输入注入到DAC的模拟输出的脉冲，但在DAC输出未更新时进行测量。数字馈通的单位为nV-s；测量数据总线上发生满量程编码变化时的情况，即全0至全1，或相反。

### 噪声频谱密度

噪声频谱密度衡量内部产生的随机噪音。随机噪声用频谱密度( $\text{V}/\sqrt{\text{Hz}}$ )的方式来表征。测量方法是将DAC加载到中间电平，然后测量输出端噪声。单位为 $\text{nV}/\sqrt{\text{Hz}}$ 。图38所示为噪声频谱密度图。



## 工作原理

### 数模转换部分

AD5620/AD5640/AD5660 DAC采用CMOS工艺制造，由一个电阻串DAC和一个输出缓冲放大器构成。这些器件内置一个1.25 V/2.5 V、5 ppm/°C基准电压源，其内部增益为2。图39为DAC架构框图。

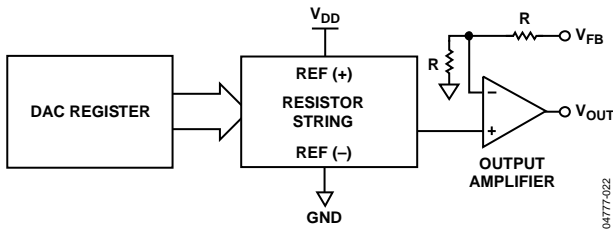


图39. DAC结构

DAC的输入编码为直接二进制，理想输出电压为：

$$V_{OUT} = 2 \times V_{REFOUT} \times \left( \frac{D}{2^N} \right)$$

其中：

$D$ 是载入DAC寄存器的二进制编码的十进制等效值。

AD5620(12位)：0至4095

AD5640(14位)：0至16383

AD5660(16位)：0至65535

$N$ 为DAC分辨率。

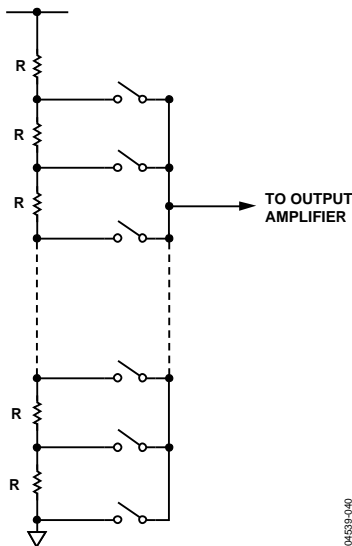


图40. 电阻串

### 电阻串

电阻串部分如图40所示。它只是一串电阻，各电阻的值为 $R$ 。载入DAC寄存器的编码决定抽取电阻串上哪一个节点的电压，以馈入输出放大器。抽取电压的方法是将连接电阻

串与放大器的开关之一闭合。由于它是一串电阻，因此可以保证单调性。

### 内部基准电压

AD5620/AD5640/AD5660-1内置1.25 V、5 ppm/°C基准电压源，满量程输出电压可达到2.5 V；AD5620/AD5640/AD5660-2-3内置2.5 V、5 ppm/°C基准电压源，满量程输出电压则可达到5 V。器件的参考电压可通过 $V_{REFOUT}$ 引脚获得。如果利用基准电压输出驱动外部负载，则需要使用缓冲器。建议在基准电压输出与GND之间放置一个100 nF电容，使基准电压保持稳定。

### 输出放大器

输出缓冲放大器可以在其输出端产生轨到轨电压，输出范围为0 V至 $V_{DD}$ 。此输出缓冲放大器的增益为2，从反馈路径中的50 kΩ电阻分频器网络产生。输出放大器的反相输入可供用户使用，从而支持远程检测。正常工作时， $V_{FB}$ 引脚必须连接到 $V_{OUT}$ 。它能驱动连接至GND的一个2 kΩ负载和1000 pF电容的并联。图22显示了输出放大器的源电流和吸电流能力。压摆率为1.5 V/μs， $\frac{1}{4}$ 到 $\frac{3}{4}$ 满量程建立时间为10 μs。

### 串行接口

AD5620/AD5640/AD5660的3线串行接口( $\overline{SYNC}$ 、SCLK和DIN)与SPI、QSPI和MICROWIRE接口标准以及大多数DSP兼容。典型写序列的时序图参见图2。

写序列通过将 $\overline{SYNC}$ 线置为低电平来启动。来自DIN线的数据在SCLK的下降沿进入16位移位寄存器(AD5620/AD5640)或24位移位寄存器(AD5660)。串行时钟频率最高可以达到30 MHz，因而AD5620/AD5640/AD5660能与高速DSP兼容。在第16个时钟下降沿(AD5620/AD5640)或第24个时钟下降沿(AD5660)，最后一位数据被读入，编程功能被执行，DAC寄存器内容和/或工作模式会改变。在这个阶段， $\overline{SYNC}$ 线可以保持在低电平或置为高电平。在任意一种情况下，必须在下一个写序列之前保持至少33 ns的高电平，这样才能用 $\overline{SYNC}$ 下降沿启动下一个写序列。由于 $\overline{SYNC}$ 缓冲在 $V_{IN} = 2$  V时比在 $V_{IN} = 0.8$  V时消耗更多电流，为了进一步降低器件功耗， $\overline{SYNC}$ 在写序列之间的空闲时应为低电平。如前所述，在下次写序列前， $\overline{SYNC}$ 必须被置为高电平。

# AD5620/AD5640/AD5660

## 输入移位寄存器

### AD5620/AD5640

AD5620/AD5640的输入移位寄存器为16位宽(参见图41和图42)。前2位是控制位,控制器件的工作模式(正常模式或三种掉电模式中的任何一种)。接下来的14/12位是数据位,在SCLK的第16个下降沿被送入DAC寄存器。

### AD5660

AD5660的输入移位寄存器为24位宽(参见图43)。前6位是无关位,接下来的2位是控制位,控制器件的工作模式(正常模式或三种掉电模式中的任何一种)。有关各种模式的完整说明,参见“掉电模式”部分。最后16位是数据位,在SCLK的第24个下降沿被送入DAC寄存器。

## SYNC 中断

在AD5660的正常写序列中,SYNC线在至少24个SCLK的下降沿保持为低电平,而DAC会在第24个下降沿更新。如果在第24个下降沿之前SYNC被拉高,写序列就会被中断。移位寄存器会复位,写序列被认为是无效的。不会造成DAC寄存器内容的更新和工作模式的改变(参见图44)。同样,在AD5620/AD5640的正常写序列中,SYNC线在至少16个SCLK的下降沿保持为低电平,而DAC会在第16个下降沿更新。如果在第16个下降沿之前SYNC被拉高,写序列就会被中断。

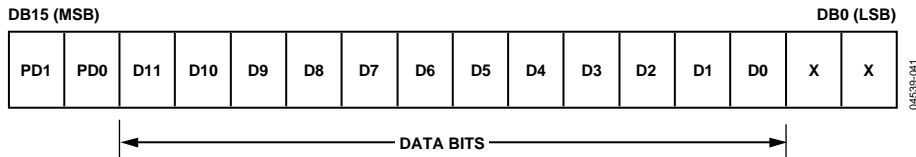


图41. AD5620输入寄存器内容

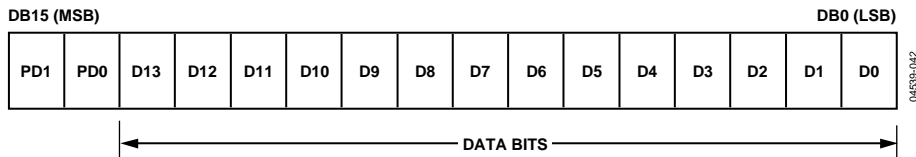


图42. AD5640输入寄存器内容

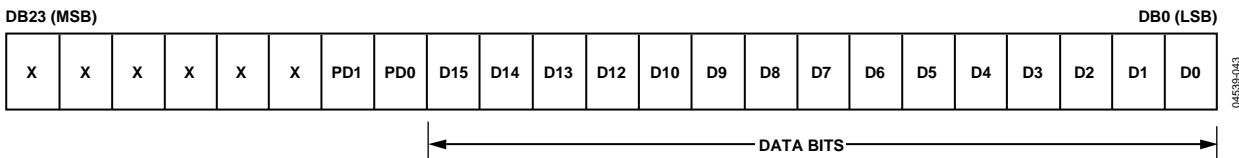


图43. AD5660输入寄存器内容

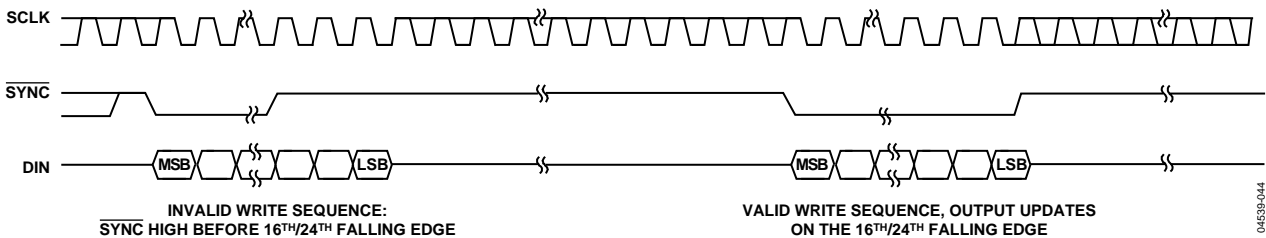


图44. SYNC中断设置

## 上电复位

AD5620/AD5640/AD5660系列具有上电复位电路，可以在上电时控制输出电压。AD5620/AD5640/AD5660-1/-2 DAC在上电后输出0 V，AD5620/AD5660-3 DAC在上电后输出中间电平。输出一直保持该电平，直到对DAC执行有效的写序列，这对于在上电过程中需要了解DAC输出状态的应用来说很重要。

## 掉电模式

AD5620/AD5640/AD5660具有四种独立的工作模式。这些模式可通过软件编程，设置控制寄存器中的两位进行选择。表7和表8列出了这些位的状态与器件工作模式的对应关系。

表7. AD5660的工作模式

DB17	DB16	AD5660工作模式
0	0	正常工作
0	1	掉电模式： 1 kΩ接GND
1	0	100 kΩ接GND
1	1	三态

表8. AD5620/AD5640的工作模式

DB15	DB14	AD5620/AD5640工作模式
0	0	正常工作
0	1	掉电模式： 1 kΩ接GND
1	0	100 kΩ接GND
1	1	三态

当两位均设为0时，器件正常工作，5 V时正常模式功耗为550 μA。在三种掉电模式下，5 V时电源电流降至480 nA(3 V时为200 nA)。不仅是供电电流下降，输出级也从放大器输出切换为已知值的电阻网络，好处是在掉电模式下器件的输出阻抗是已知的。有三个选项：输出通过1 kΩ电阻或100 kΩ电阻内部连接到GND，或者保持开路状态(三态)。图45显示了此输出级。

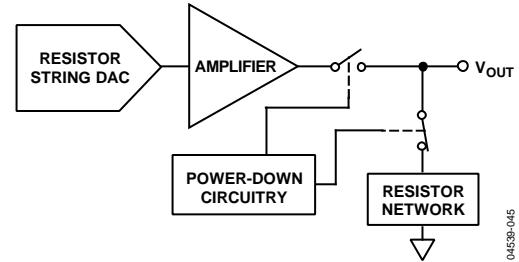


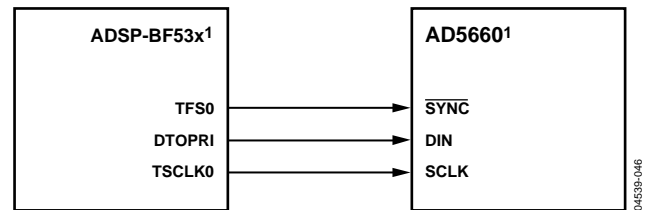
图45. 掉电模式下的输出级

在掉电模式有效时，偏置发生器、输出放大器、基准电压源、电阻串以及其它相关线性电路全部关断。然而，掉电期间DAC寄存器的内容不受影响。对于 $V_{DD} = 5\text{ V}$ 和 $V_{DD} = 3\text{ V}$ ，退出掉电模式所需时间通常为5 μs(参见图31)。

## 微处理器接口

### AD5660与Blackfin® ADSP-BF53x的接口

图46显示的是AD5660与Blackfin ADSP-BF53x微处理器之间的串行接口。ADSP-BF53x系列处理器集成两个双通道同步串口SPORT1和SPORT0，用于串行和多处理器通信。将SPORT0连接到AD5660，接口设置如下：DTOPRI驱动AD5660的DIN引脚，TSCLK0驱动器件的SCLK，SYNC由TFS0驱动。



<sup>1</sup> ADDITIONAL PINS OMITTED FOR CLARITY

图46. AD5660与Blackfin ADSP-BF53x的接口

# AD5620/AD5640/AD5660

## AD5660与68HC11/68L11的接口

图47显示AD5660与68HC11/68L11微控制器之间的串行接口。68HC11/68L11的SCK信号驱动AD5660的SCLK，MOSI输出驱动DAC的串行数据线。SYNC信号由端口线(PC7)产生。该接口正确工作的设置条件如下：68HC11/68L11的CPOL位设为0，CPHA位设为1。当数据发送给DAC时，SYNC线被拉低(PC7)。当68HC11/68L11按照以上所述进行配置时，MOSI输出端上的数据在SCK的下降沿有效。来自68HC11/68L11的串行数据以8位字节进行传送，即在每个发送周期中，仅出现在8个时钟下降沿。数据以MSB优先方式发送。为了将数据加载到AD5660，在前8位传输后，PC7保持为低电平，然后会对DAC进行第二次串行写操作。在这个过程结束之后，PC7被拉高。

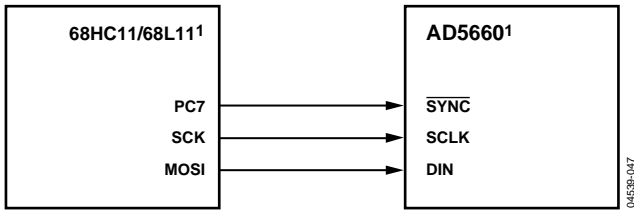


图47. AD5660与68HC11/68L11的接口

## AD5660与80C51/80L51的接口

图48显示AD5660与80C51/80L51微控制器之间的串行接口。该接口设置如下：80C51/80L51的TxD信号驱动AD5660的SCLK，RxD驱动器件的串行数据线。SYNC信号同样由端口的一个位可编程引脚产生。在这个例子中，使用的是端口线P3.3。向AD5660发送数据时，P3.3被拉低。80C51/80L51仅以8位字节传送数据，因此在发送周期中只

有8个时钟下降沿。要加载数据到DAC，在前8位发送后P3.3保持低电平，第二次写周期开始传输第二个字节的数据。这个周期结束后P3.3被拉高。80C51/80L51以LSB优先方式输出串行数据，但AD5660要求以MSB优先方式接收数据。80C51/80L51的发送程序需要考虑这一情况。

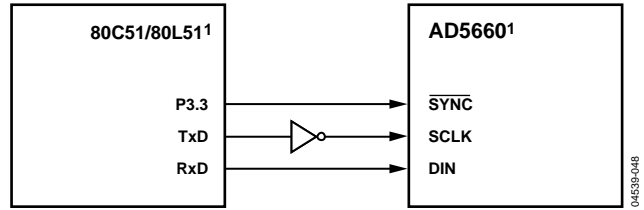


图48. AD5660与80C51/80L51的接口

## AD5660与MICROWIRE的接口

图49显示的是AD5660与MICROWIRE兼容器件之间的串行接口。串行数据在串行时钟的下降沿输出，并在SK的上升沿进入AD5660。

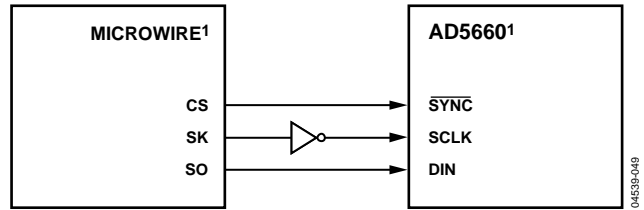


图49. AD5660与MICROWIRE的接口

## 应用信息

### 使用REF19x作为AD5620/AD5640/AD5660的电源

AD5620/AD5640/AD5660所需的电源电流非常低，因此也可以利用REF19x基准电压源(5 V REF195或3 V REF193)提供器件所需的电压(参见图50)。当电源噪声相当高，或者系统电源电压不是5 V或3 V时(例如为15 V)，这种电源方案特别有用。REF19x输出AD5620/AD5640/AD5660所需的稳定电源电压。如果使用低压差REF195，它需要为AD5660提供的电流为500  $\mu$ A，这是针对DAC输出端无负载的情况。当DAC输出端有负载时，REF195还必须向负载提供电流。所需的总电流(DAC输出端有5 k $\Omega$ 负载)为：

$$500 \mu\text{A} + (5 \text{ V} / 5 \text{ k}\Omega) = 1.5 \text{ mA}$$

REF195的负载调整率典型值为2 ppm/mA，因此对于1.5 mA电流输出，误差为3 ppm (15  $\mu$ V)，这相当于0.197 LSB的误差(对于AD5660)。

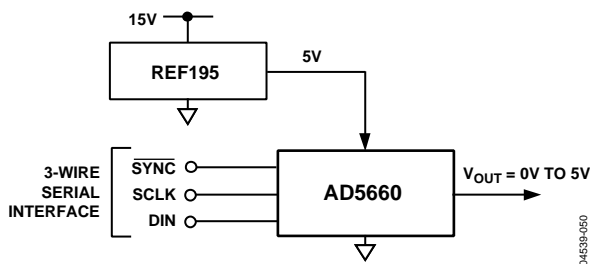


图50. REF195用作AD5660的电源

04539-050

### 使用AD5660的双极性操作

AD5660专为单电源供电而设计，但是使用图51中的电路也可以实现双极性输出范围。所示电路可以实现 $\pm 5$  V的输出电压范围。使用AD820或OP295作为输出放大器可以在放大器输出端实现轨到轨输出方式。

任意输入编码的输出电压可以按如下公式计算：

$$V_o = \left[ V_{DD} \times \left( \frac{D}{65536} \right) \times \left( \frac{R1 + R2}{R1} \right) - V_{DD} \times \left( \frac{R2}{R1} \right) \right]$$

其中D代表十进制输入编码(0至65535)。

当 $V_{DD} = 5$  V、 $R1 = R2 = 10$  k $\Omega$ 时，

$$V_o = \left( \frac{10 \times D}{65536} \right) - 5 \text{ V}$$

输出电压范围为 $\pm 5$  V，0x0000对应-5 V输出，0xFFFF对应+5 V输出。

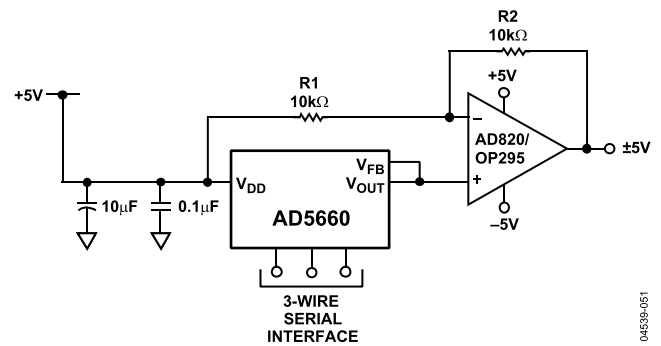


图51. AD5660的双极性工作模式

04539-051

# AD5620/AD5640/AD5660

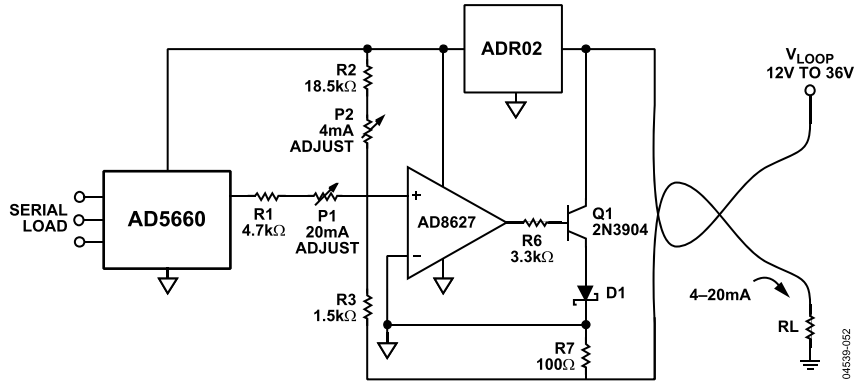


图52. 可编程4 mA至20 mA过程控制器

## 使用AD5660作为隔离、可编程4 mA至20 mA过程控制器

在许多过程控制系统应用中，经常使用两线式电流发送器在高噪声环境中传输模拟信号。这些电流发送器使用4 mA的零电平信号电流为发送器的信号调制电路供电，其满量程输出信号为20 mA。也可以使用相反的方法来进行过程控制，即利用一个低功耗可编程电流源来控制环路中的远程传感器或器件。

执行此功能的电路如图52所示。利用AD5660作为控制器，电路提供一个4-20 mA的可编程输出电流，它与DAC的数字编码成比例。控制器的偏置由ADR02提供，无需外部调整，原因有二：第一，ADR02具有严格的初始输出电压容差；第二，AD8627和AD5660的电源电流均很低。整个电路的功耗小于3 mA，包括光耦合器，而总预算为4 mA。AD8627调节输出电流，以满足其同相节点上的电流求和条件。

$$I_{OUT} = 1/R7 (V_{DAC} \times R3/R1 + V_{REF} \times R3/R2)$$

对于图52所示的值，

$$I_{OUT} = 0.2435 \mu A \times D + 4 \text{ mA}$$

其中  $D = 0 \leq D \leq 65,535$ ，当AD5660的数字码等于0xFFFF时，满量程输出电流为20 mA。4 mA时的失调整由P2提供，P1提供20 mA时的电路增益调整。这两个调整无相互作用，因为AD8627的同相输入为虚地。本电路需要使用肖特基二极管D1，以防止环路电源上电瞬态将AD8627的同相输入端拉至反相输入端300 mV以下。

如果没有此二极管，这种瞬态可能会导致AD8627反相和控制器锁。电路的环路顺从电源电压受施加于ADR02的最大输入电压限制，范围为12 V至40 V。

## AD5620/AD5640/AD5660与电流隔离接口的配合使用

在工业环境的过程控制应用中，常常有必要使用电隔离接口以保护和隔离控制电路，使之免受可能出现在DAC工作区域的危险共模电压影响。iCoupler®可以提供超过2.5 kV的隔离电压。AD5620/AD5640/AD5660使用3线串行逻辑接口，因此ADuM1300 3通道数字隔离器可以提供所需的隔离（参见图53）。器件的电源也需要隔离，而这可以通过变压器实现。在变压器的DAC侧，5V稳压器提供AD5620/AD5640/AD5660所需的5V电源。

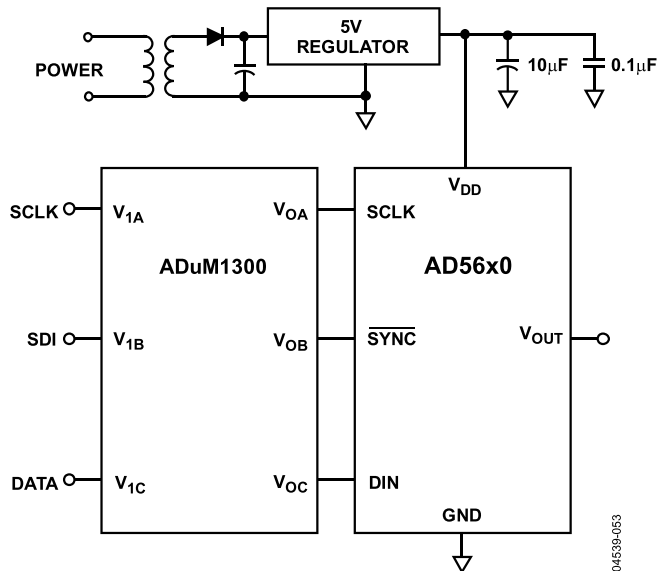


图53. 使用电隔离接口的AD5620/AD5640/AD5660

### 电源旁路和接地

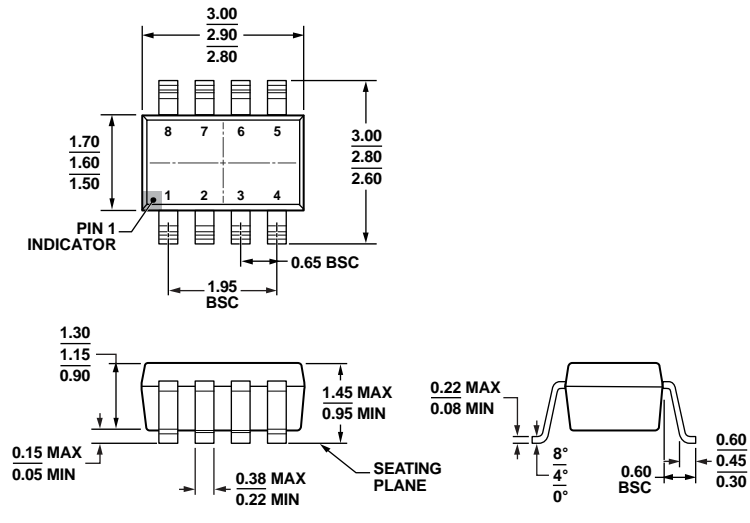
在注重精度的电路中，精心考虑电路板上的电源和接地回路布局很有用。AD5620/AD5640/AD5660所在的印刷电路板应具有单独的模拟部分和数字部分，各部分应有自己的板区域。如果AD5620/AD5640/AD5660所在系统中有其它器件要求AGND至DGND连接，则只能在一个点上连接。该接地点应尽可能靠近AD5620/AD5640/AD5660。

AD5620/AD5640/AD5660的电源应使用10  $\mu\text{F}$ 和0.1  $\mu\text{F}$ 电容进行旁路。这些电容应尽可能靠近该器件，0.1  $\mu\text{F}$ 电容最好正对着该器件。10  $\mu\text{F}$ 电容最好为钽电容。0.1  $\mu\text{F}$ 电容必须具有低有效串联电阻(ESR)和低有效串联电感(ESI)，普通陶瓷型电容通常具有这些特性。针对内部逻辑开关引起的瞬态电流所导致的高频干扰，该0.1  $\mu\text{F}$ 电容可提供低阻抗接地路径。

电源走线本身应尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。时钟和其它具有快速开关数字信号的器件应通过数字地将其与电路板上的其它器件屏蔽开。尽可能避免数字信号与模拟信号交叠。当走线跨过电路板相反两侧时，应确保这些走线彼此垂直，以减小电路板的馈通效应。最佳电路板布局技术是微带线技术，其中电路板的元件侧专用于接地层，信号走线则布设在焊接侧。但是，这种技术对于双层电路板未必可行。



## 外形尺寸

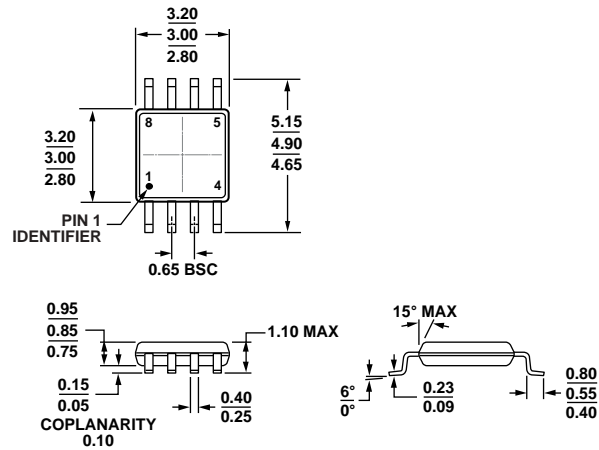


COMPLIANT TO JEDEC STANDARDS MO-178-BA

图54. 8引脚小型晶体管封装[SOT-23]  
(R)-8

图示尺寸单位: mm

12-16-2008-A



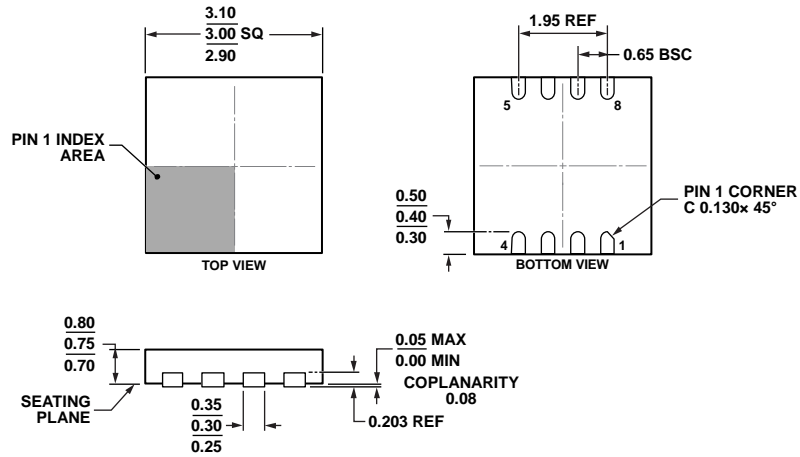
COMPLIANT TO JEDEC STANDARDS MO-187-AA

图55. 8引脚超小型MSOP封装  
(RM)-8

图示尺寸单位: mm

10-07-2008-B





COMPLIANT TO JEDEC STANDARDS MO-229-WEEC-2

图56. 8引脚引脚架构芯片级封装[LFCSP\_WD]

3 mm x 3 mm, 超薄体, 双排引脚

(CP-8-15)

图示尺寸单位: mm

02-23-2011-A

# AD5620/AD5640/AD5660

## 订购指南

型号 <sup>1</sup>	温度范围	封装描述	封装选项	标识	上电复位至 编码	精度	内部基准 电压源
AD5620ARJZ-1500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D6V	零电平	±6 LSB INL	1.25 V
AD5620ARJ-2500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D2L	零电平	±6 LSB INL	2.5 V
AD5620ARJZ-2500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D5D	零电平	±6 LSB INL	2.5 V
AD5620ARJ-2REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D2L	零电平	±6 LSB INL	2.5 V
AD5620ARJZ-2REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D5D	零电平	±6 LSB INL	2.5 V
AD5620ARMZ-2	-40°C至+105°C	8引脚 MSOP	RM-8	DGY	零电平	±6 LSB INL	2.5 V
AD5620ARMZ-2REEL7	-40°C至+105°C	8引脚 MSOP	RM-8	DGY	零电平	±6 LSB INL	2.5 V
AD5620BCPZ-1500RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DL9	零电平	±6 LSB INL	1.5 V
AD5620BCPZ-1RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DL9	零电平	±6 LSB INL	1.5 V
AD5620BCPZ-2500RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DLC	零电平	±6 LSB INL	2.5 V
AD5620BCPZ-2RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DLC	零电平	±6 LSB INL	2.5 V
AD5620BRJ-1500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D2H	零电平	±1 LSB INL	1.25 V
AD5620BRJZ-1500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D87	零电平	±1 LSB INL	1.25 V
AD5620BRJ-1REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D2H	零电平	±1 LSB INL	1.25 V
AD5620BRJ-2500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D2J	零电平	±1 LSB INL	2.5 V
AD5620BRJZ-2500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D5C	零电平	±1 LSB INL	2.5 V
AD5620BRJ-2REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D2J	零电平	±1 LSB INL	2.5 V
AD5620BRJZ-2REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D5C	零电平	±1 LSB INL	2.5 V
AD5620CRM-1	-40°C至+105°C	8引脚 MSOP	RM-8	D2M	零电平	±1 LSB INL	1.25 V
AD5620CRMZ-1	-40°C至+105°C	8引脚 MSOP	RM-8	DGM	零电平	±1 LSB INL	1.25 V
AD5620CRM-1REEL7	-40°C至+105°C	8引脚 MSOP	RM-8	D2M	零电平	±1 LSB INL	1.25 V
AD5620CRMZ-1REEL7	-40°C至+105°C	8引脚 MSOP	RM-8	DGM	零电平	±1 LSB INL	1.25 V
AD5620CRM-2	-40°C至+105°C	8引脚 MSOP	RM-8	D2N	零电平	±1 LSB INL	2.5 V
AD5620CRM-2REEL7	-40°C至+105°C	8引脚 MSOP	RM-8	D2N	零电平	±1 LSB INL	2.5 V
AD5620CRMZ-2	-40°C至+105°C	8引脚 MSOP	RM-8	D59	零电平	±1 LSB INL	2.5 V
AD5620CRMZ-2REEL7	-40°C至+105°C	8引脚 MSOP	RM-8	D59	零电平	±1 LSB INL	2.5 V
AD5620CRM-3	-40°C至+105°C	8引脚 MSOP	RM-8	D2P	中间电平	±1 LSB INL	2.5 V
AD5620CRMZ-3	-40°C至+105°C	8引脚 MSOP	RM-8	DGN	中间电平	±1 LSB INL	2.5 V
AD5620CRMZ-3REEL7	-40°C至+105°C	8引脚 MSOP	RM-8	DGN	中间电平	±1 LSB INL	2.5 V
EVAL-AD5620EBZ		评估板					
AD5640ARJ-2500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D2T	零电平	±8 LSB INL	2.5 V
AD5640ARJZ-2500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	DC6	零电平	±8 LSB INL	2.5 V
AD5640ARJZ-2REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	DC6	零电平	±8 LSB INL	2.5 V
AD5640BCPZ-1500RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DLV	零电平	±4 LSB INL	1.25 V
AD5640BCPZ-1RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DLV	零电平	±4 LSB INL	1.25 V
AD5640BCPZ-2500RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DLW	零电平	±4 LSB INL	2.5 V
AD5640BCPZ-2RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DLW	零电平	±4 LSB INL	2.5 V
AD5640BRJ-1500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D2Q	零电平	±4 LSB INL	1.25 V
AD5640BRJZ-1500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	DC3	零电平	±4 LSB INL	1.25 V
AD5640BRJ-1REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D2Q	零电平	±4 LSB INL	1.25 V
AD5640BRJZ-1REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	DC3	零电平	±4 LSB INL	1.25 V
AD5640BRJZ-2500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	DC0	零电平	±4 LSB INL	2.5 V
AD5640BRJ-2REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D2R	零电平	±4 LSB INL	2.5 V
AD5640BRJZ-2REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	DC0	零电平	±4 LSB INL	2.5 V
AD5640CRM-1	-40°C至+105°C	8引脚 MSOP	RM-8	D2U	零电平	±4 LSB INL	1.25 V
AD5640CRM-1REEL7	-40°C至+105°C	8引脚 MSOP	RM-8	D2U	零电平	±4 LSB INL	1.25 V
AD5640CRMZ-1	-40°C至+105°C	8引脚 MSOP	RM-8	DG1	零电平	±4 LSB INL	1.25 V
AD5640CRMZ-1REEL7	-40°C至+105°C	8引脚 MSOP	RM-8	DG1	零电平	±4 LSB INL	1.25 V
AD5640CRM-2	-40°C至+105°C	8引脚 MSOP	RM-8	D2V	零电平	±4 LSB INL	2.5 V
AD5640CRM-2REEL7	-40°C至+105°C	8引脚 MSOP	RM-8	D2V	零电平	±4 LSB INL	2.5 V
AD5640CRMZ-2	-40°C至+105°C	8引脚 MSOP	RM-8	DEW	零电平	±4 LSB INL	2.5 V
AD5640CRMZ-2REEL7	-40°C至+105°C	8引脚 MSOP	RM-8	DEW	零电平	±4 LSB INL	2.5 V

# AD5620/AD5640/AD5660

型号 <sup>1</sup>	温度范围	封装描述	封装选项	标识	上电复位至 编码	精度	内部基准 电压源
AD5660ACPZ-1500RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DLM	零电平	±32 LSB INL	1.25 V
AD5660ACPZ-1RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DLM	零电平	±32 LSB INL	1.25 V
AD5660ACPZ-2500RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DLX	零电平	±32 LSB INL	2.5 V
AD5660ACPZ-2RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DLX	零电平	±32 LSB INL	2.5 V
AD5660ACPZ-3500RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DLY	中间电平	±32 LSB INL	2.5 V
AD5660ACPZ-3RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DLY	中间电平	±32 LSB INL	2.5 V
AD5660ARJ-1500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D30	零电平	±32 LSB INL	1.25 V
AD5660ARJZ-1500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D5G	零电平	±32 LSB INL	1.25 V
AD5660ARJ-1REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D30	零电平	±32 LSB INL	1.25 V
AD5660ARJZ-1REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D5G	零电平	±32 LSB INL	1.25 V
AD5660ARJZ-2500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D6K	零电平	±32 LSB INL	2.5 V
AD5660ARJ-2REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D31	零电平	±32 LSB INL	2.5 V
AD5660ARJZ-2REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D6K	零电平	±32 LSB INL	2.5 V
AD5660ARJ-3500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D32	中间电平	±32 LSB INL	2.5 V
AD5660ARJZ-3500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	DAV	中间电平	±32 LSB INL	2.5 V
AD5660ARJ-3REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D32	中间电平	±32 LSB INL	2.5 V
AD5660ARJZ-3REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	DAV	中间电平	±32 LSB INL	2.5 V
AD5660BCPZ-1500RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DLZ	零电平	±16 LSB INL	1.25 V
AD5660BCPZ-1RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DLZ	零电平	±16 LSB INL	1.25 V
AD5660BCPZ-2500RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DM0	零电平	±16 LSB INL	2.5 V
AD5660BCPZ-2RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DM0	零电平	±16 LSB INL	2.5 V
AD5660BCPZ-3500RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DM1	中间电平	±16 LSB INL	2.5 V
AD5660BCPZ-3RL7	-40°C至+105°C	8引脚 LFCSP_WD	CP-8-15	DM1	中间电平	±16 LSB INL	2.5 V
AD5660BRJ-1500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D2X	零电平	±16 LSB INL	1.25 V
AD5660BRJZ-1500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D6C	零电平	±16 LSB INL	1.25 V
AD5660BRJ-1REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D2X	零电平	±16 LSB INL	1.25 V
AD5660BRJZ-1REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D6C	零电平	±16 LSB INL	1.25 V
AD5660BRJZ-2500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D6L	零电平	±16 LSB INL	2.5 V
AD5660BRJ-2REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D6L	零电平	±16 LSB INL	2.5 V
AD5660BRJZ-2REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D6L	零电平	±16 LSB INL	2.5 V
AD5660BRJ-3500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D2Z	中间电平	±16 LSB INL	2.5 V
AD5660BRJZ-3500RL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	DAN	中间电平	±16 LSB INL	2.5 V
AD5660BRJ-3REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	D2Z	中间电平	±16 LSB INL	2.5 V
AD5660BRJZ-3REEL7	-40°C至+105°C	8引脚 SOT-23	RJ-8	DAN	中间电平	±16 LSB INL	2.5 V
AD5660CRM-1	-40°C至+105°C	8引脚 MSOP	RM-8	D33	零电平	±16 LSB INL	1.25 V
AD5660CRM-1REEL7	-40°C至+105°C	8引脚 MSOP	RM-8	D33	零电平	±16 LSB INL	1.25 V
AD5660CRMZ-1	-40°C至+105°C	8引脚 MSOP	RM-8	DEX	零电平	±16 LSB INL	1.25 V
AD5660CRMZ-1REEL7	-40°C至+105°C	8引脚 MSOP	RM-8	DEX	零电平	±16 LSB INL	1.25 V
AD5660CRM-2	-40°C至+105°C	8引脚 MSOP	RM-8	D34	零电平	±16 LSB INL	2.5 V
AD5660CRM-2REEL7	-40°C至+105°C	8引脚 MSOP	RM-8	D34	零电平	±16 LSB INL	2.5 V
AD5660CRMZ-2	-40°C至+105°C	8引脚 MSOP	RM-8	DEY	零电平	±16 LSB INL	2.5 V
AD5660CRMZ-2REEL7	-40°C至+105°C	8引脚 MSOP	RM-8	DEY	零电平	±16 LSB INL	2.5 V
AD5660CRM-3	-40°C至+105°C	8引脚 MSOP	RM-8	D35	中间电平	±16 LSB INL	2.5 V
AD5660CRM-3REEL7	-40°C至+105°C	8引脚 MSOP	RM-8	D35	中间电平	±16 LSB INL	2.5 V
AD5660CRMZ-3	-40°C至+105°C	8引脚 MSOP	RM-8	DBY	中间电平	±16 LSB INL	2.5 V
AD5660CRMZ-3REEL7	-40°C至+105°C	8引脚 MSOP	RM-8	DBY	中间电平	±16 LSB INL	2.5 V
EVAL-AD5660EBZ		评估板					

<sup>1</sup> Z = 符合RoHS标准的器件。

**注释**