

### 特性

- 12位ADC, 转换时间: 1 μs/通道
- 6个模拟输入通道, 共模范围: 0.5 V至27.5 V
- 6个辅助ADC输入
- 电池电压精度: ±1.6 mV
- 片内电压调节器
- 电池平衡接口
- 菊花链接口
- 内部基准电压源: ±3 ppm/°C
- 关断电流: 1.8 μA
- 高输入阻抗
- 内置报警功能的串行接口
- 1个SPI接口, 可用于多达48个通道
- 读写命令具有CRC保护
- 片内寄存器可用于通道时序控制
- V<sub>DD</sub>工作电压: 8 V至30 V
- 温度范围: -40°C至+105°C
- 48引脚LQFP
- 通过汽车应用认证

### 应用

- 锂离子电池监控
- 电动和混合动力汽车
- 备用电源
- 电动工具

### 概述

AD7280A<sup>1</sup>内置对混合动力电动汽车、备用电池应用和电动工具所用叠层锂离子电池进行通用监控所需的全部功能。该器件具有多路复用电池电压和辅助ADC测量通道, 可用于最多6个电池的电池管理。同时提供±3 ppm/°C内部基准电压, 使电池电压精度可达±1.6 mV。ADC分辨率为12位, 转换48个单元只需7 μs时间。

AD7280A采用单V<sub>DD</sub>电源供电, 电源电压范围为8 V至30 V (绝对最大额定值为33 V)。该器件提供六个差分模拟输入通道, 以处理整个V<sub>DD</sub>范围内的大共模信号。各通道允许的输入信号范围(VIN(+)至VIN(-))为1 V至5 V。输入引脚可接受六个串联叠置的电池。此外, 器件内置六个辅助

#### Rev. 0

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

ADI中文版数据手册是英文版数据手册的译文, 敬请谅解翻译中可能存在的语言组织或翻译错误, ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性, 请参考ADI提供的最新英文版数据手册。

### 功能框图

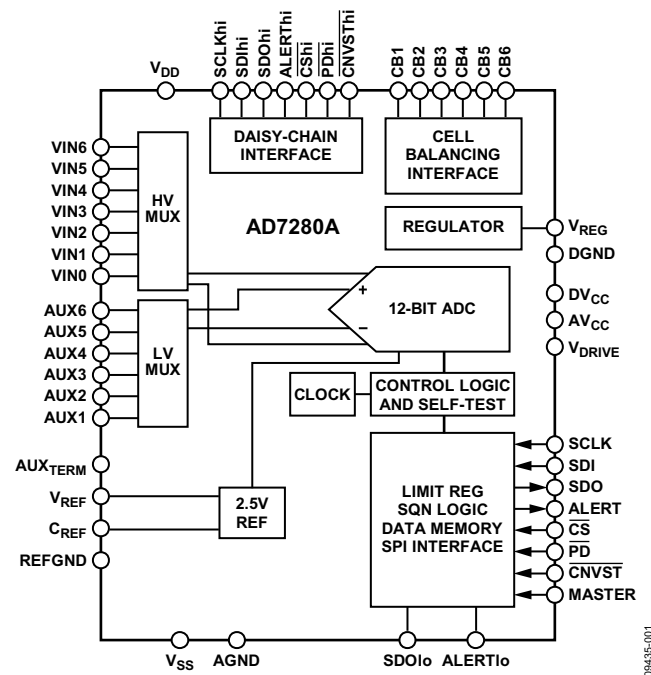


图1

ADC输入通道, 可用于温度测量或系统诊断。

AD7280A内置片内寄存器, 可根据应用要求对通道测量的时序进行编程。

另外还内置动态报警功能, 可检测电池电压或辅助ADC输入是否超出用户定义的上限或下限。AD7280A具有电池平衡接口输出, 用来控制外部FET晶体管, 允许各电池放电。

AD7280A内置的自测功能可在内部将一个已知电压施加于ADC输入。

利用菊花链接口, 最多可将八个器件堆叠起来, 而无需单独的器件隔离。

AD7280A仅需一个电源引脚, 正常工作条件下接受6.9 mA电流, 转换速率为1 MSPS。

所有这些功能全都集成于48引脚LQFP封装之内, 工作温度范围为-40°C至+105°C。

## 目录

特性.....	1	寄存器映射.....	28
应用.....	1	电池电压寄存器.....	28
功能框图.....	1	辅助ADC寄存器.....	28
概述.....	1	自测寄存器.....	28
修订历史.....	2	控制寄存器.....	28
技术规格.....	3	电池过压寄存器.....	29
电源规格.....	5	电池欠压寄存器.....	30
时序规格.....	6	AUX ADC过压寄存器.....	30
绝对最大额定值.....	7	AUX ADC欠压寄存器.....	30
热阻.....	7	报警寄存器.....	30
ESD警告.....	7	电池平衡寄存器.....	30
引脚配置和功能描述.....	8	CBx定时器寄存器.....	30
典型工作特性.....	11	PD定时器寄存器.....	31
术语.....	14	读取寄存器.....	31
工作原理.....	15	CNVST 控制寄存器.....	31
电路信息.....	15	串行接口.....	32
转换器操作.....	15	写入AD7280A.....	32
模拟输入结构.....	16	读取AD7280A.....	33
传递函数.....	16	菊花链接口.....	34
典型连接图.....	17	回读转换或寄存器数据时的AD7280A寻址.....	34
基准电压.....	19	AD7280A初始化.....	34
转换电池电压和辅助ADC输入.....	19	写应答.....	35
转换以菊花链连接的多个AD7280A的电池		循环冗余校验.....	35
电压和辅助ADC输入.....	21	与AD7280A接口示例.....	38
转换窗口.....	22	转换和回读程序.....	38
自测转换.....	22	示例.....	38
少于6个电压单元的连接.....	22	EMC指南.....	44
辅助ADC输入.....	23	原理图和布局布线指南.....	44
电源要求.....	23	在高噪声环境下工作.....	44
关断.....	24	软件流程图.....	45
上电时间.....	25	外形尺寸.....	46
电池平衡输出.....	25	订购指南.....	46
报警输出.....	27	汽车应用产品.....	46

## 修订历史

2011年4月—修订版0：初始版

## 技术规格

除非另有说明,  $V_{DD} = 8\text{ V至}30\text{ V}$ ,  $V_{SS} = 0\text{ V}$ ,  $DV_{CC} = AV_{CC} = V_{REG}$ ,  $V_{DRIVE} = 2.7\text{ V至}5.5\text{ V}$ ,  $T_A = -40^\circ\text{C至}+105^\circ\text{C}$ 。

表1

参数	最小值	典型值	最大值	单位	测试条件/注释
直流精度(VIN0至VIN6) <sup>1</sup>					
分辨率	12			位	无失码
积分非线性		±1		LSB	
微分非线性		±0.8		LSB	
失调误差		±1		LSB	
失调误差匹配		1		LSB	
增益误差		±1		LSB	
增益误差匹配		1		LSB	
ADC不可调整误差 <sup>2,3</sup>		±1.2		mV	
总不可调整误差 <sup>4,5</sup>			±9	mV	$V_{IN}$ 范围 <sup>6</sup> = 1 V至4.1 V, $-10^\circ\text{C至}+85^\circ\text{C}$
			±10	mV	$V_{IN}$ 范围 <sup>6</sup> = 1 V至4.1 V, $-40^\circ\text{C至}+85^\circ\text{C}$
		±1.6	±14.5	mV	$V_{IN}$ 范围 <sup>6</sup> = 1 V至4.1 V, $-40^\circ\text{C至}+105^\circ\text{C}$
电池电压输入(VIN0至VIN6)					
伪差分输入电压					
$VIN(x) - VIN(x-1)$	1		$2 \times V_{REF}$	V	
绝对输入电压	$V_{CM} - V_{REF}$		$V_{CM} + V_{REF}$	V	
共模输入电压	0.5		27.5	V	
静态漏电流 <sup>7</sup>		±5	±70	nA	
动态漏电流 <sup>7</sup>			±3	nA	CNVST 脉冲每100 ms一次
输入电容		15		pF	
直流精度(AUX1至AUX6) <sup>1,8</sup>					
分辨率	12			位	无失码
积分非线性		±1		LSB	
微分非线性		±0.8		LSB	
失调误差		±2		LSB	
失调误差匹配		2		LSB	
增益误差		±2		LSB	
增益误差匹配		2		LSB	
ADC不可调整误差 <sup>9</sup>		±1.2		mV	
总不可调整误差 <sup>10</sup>			±20	mV	$-40^\circ\text{C至}+85^\circ\text{C}$
		±1.6	±22	mV	$-40^\circ\text{C至}+105^\circ\text{C}$
辅助ADC输入(AUX1至AUX6)					
输入电压范围	0		$2 \times V_{REF}$	V	
静态漏电流 <sup>7</sup>		±15		nA	
动态漏电流 <sup>7</sup>			±3	nA	CNVST 脉冲每100 ms一次
输入电容		15		pF	
基准电压					
基准电压	2.494	2.5	2.506	V	$-40^\circ\text{C至}+85^\circ\text{C}$
	2.494	2.5	2.509	V	$-40^\circ\text{C至}+105^\circ\text{C}$
基准电压温度系数		±3	±15	ppm/°C	$-40^\circ\text{C至}+85^\circ\text{C}$
		±11		ppm/°C	$-40^\circ\text{C至}+105^\circ\text{C}$
输出电压迟滞		50		ppm	$-40^\circ\text{C至}+105^\circ\text{C}$
长期漂移		150		ppm/1000 hours	
线路调整率		±5		ppm/V	
开启建立时间 <sup>11,12</sup>		5.5	10	ms	$V_{REG} = 1\ \mu\text{F}$ , $V_{REF} = 1\ \mu\text{F}$ , $C_{REF} = 100\ \text{nF}$

# AD7280A

参数	最小值	典型值	最大值	单位	测试条件/注释
调节器输出( $V_{REG}$ )					
输入电压范围	8		30	V	
输出电压, $V_{REG}^{13}$	4.9	5.2	5.5	V	5 mA外部负载
输出电流 <sup>14</sup>			5	mA	
线性调整率		0.5		mV/V	
负载调整率		2.5		mV/mA	
内部短路保护限值		25		mA	10 $\Omega$ 短路
电池平衡输出 <sup>15</sup>					
输出高电压 $V_{OH}$	$V_{REG} - 1$	5	$V_{REG} + 0.2$	V	$I_{SOURCE} = 415 \text{ nA}$
输出低电压 $V_{OL}$	0			V	
CB1输出上斜坡时间 <sup>16</sup>		30		$\mu\text{s}$	80 pF负载
CB1输出下斜坡时间 <sup>17</sup>		30		$\mu\text{s}$	80 pF负载
CB2至CB6输出上斜坡时间 <sup>16</sup>		380		$\mu\text{s}$	80 pF负载
CB2至CB6输出下斜坡时间 <sup>17</sup>		30		$\mu\text{s}$	80 pF负载
逻辑输入					
输入高电压 $V_{INH}$	2.4			V	
输入低电压 $V_{INL}$			0.4	V	
输入电流 $I_{IN}$			$\pm 10$	$\mu\text{A}$	
输入电容 $C_{IN}$		5		pF	
逻辑输出					
输出高电压 $V_{OH}$	$V_{DRIVE} \times 0.9$			V	$I_{SOURCE} = 200 \mu\text{A}$
输出低电压 $V_{OL}$			0.4	V	$I_{SINK} = 200 \mu\text{A}$
悬空态漏电流			$\pm 10$	$\mu\text{A}$	
悬空态输出电容		5		pF	
输出编码		标准二进制			

<sup>1</sup> 对于直流精度规格, 电池电压测量的LSB大小为 $(2 \times V_{REF} - 1 \text{ V})/4096$ 。辅助ADC输入电压测量的LSB大小为 $(2 \times V_{REF})/4096$ 。

<sup>2</sup> ADC不可调整误差包括ADC的INL和VIN0至VIN6输入通道的增益和失调误差。

<sup>3</sup> 电池平衡期间的转换精度由于电池平衡电路激活而降低。ADC不可调整误差提高4倍。

<sup>4</sup> 总不可调整误差包括ADC的INL和VIN0至VIN6输入通道的增益和失调误差, 以及基准电压误差, 即理想与实际基准电压的差异和2.5 V基准电压源的温度系数。

<sup>5</sup> 电池平衡期间的转换精度由于电池平衡电路激活而降低。总不可调整误差提高4倍。

<sup>6</sup> 对于整个模拟输入范围, 即1 V至 $2 \times V_{REF}$ , 总不可调整误差提高20%。

<sup>7</sup> 转换时输入引脚上测得的总电流等于静态和动态漏电流之和, 参见“术语”部分。

<sup>8</sup> 控制寄存器的位D3设为0(未使用热敏电阻端接电阻功能)。

<sup>9</sup> ADC不可调整误差包括ADC的INL和AUXx输入通道的增益和失调误差。

<sup>10</sup> 总不可调整误差包括ADC的INL和AUXx输入通道的增益和失调误差, 以及基准电压误差, 即理想与实际基准电压的差异和2.5 V基准电压源的温度系数。

<sup>11</sup> 开启建立时间指从 $\overline{PD}$ 信号的上升沿到转换结果建立至规定精度的时间, 包括调节器和基准电压源上电所需的时间。注意, 基准电压源上电还需要 $\overline{CNVST}$ 输入的上升沿, 该上升沿应出现在 $\overline{PD}$ 上升沿之后。

<sup>12</sup> 样片在初次发布期间均经过测试, 以确保符合标准要求。

<sup>13</sup> 除了驱动AD7280A  $AV_{CC}$ 、 $DV_{CC}$ 和 $V_{DRIVE}$ 电源所需的电流外, 调节器输出电压还通过一个外部5 mA负载来规定。

<sup>14</sup> 此参数指可供外部使用的最大调节器输出电流。

<sup>15</sup> CBx输出可以相对于被平衡电池单元的负极设置为0 V或 $V_{REG}$ 。

<sup>16</sup> CB1至CB6输出上斜坡时间指从 $\overline{CS}$ 命令的上升沿到CB输出超过 $V_{REG} - 1 \text{ V}$ (相对于被平衡电池单元的负极)的时间。

<sup>17</sup> CB1至CB6输出下斜坡时间指从 $\overline{CS}$ 命令的上升沿到CB输出降至50 mV以下(相对于被平衡电池单元的负极)的时间。

## 电源规格

除非另有说明,  $V_{DD} = 8\text{ V}$ 至 $30\text{ V}$ ,  $V_{SS} = 0\text{ V}$ ,  $DV_{CC} = AV_{CC} = V_{REG}$ ,  $V_{DRIVE} = 2.7\text{ V}$ 至 $5.5\text{ V}$ ,  $T_A = -40^\circ\text{C}$ 至 $+105^\circ\text{C}$ 。

表2

参数	最小值	典型值	最大值	单位	测试条件/注释
电源要求					
$V_{DD}$	8		30	V	
主器件					
$I_{DD}$ (转换期间)		5.6	7.3	mA	
$I_{DD}$ (数据回读期间)		5.3	7.0	mA	
$I_{DD}$ (电池平衡期间)		5.1	6.8	mA	
$I_{DD}$ (软件关断)		2.5	2.9	mA	
$I_{DD}$ (完全关断模式)		1.8	5	$\mu\text{A}$	
从器件					
$I_{DD}$ (转换期间)		6.9	8.7	mA	
$I_{DD}$ (数据回读期间)		6.5	8.2	mA	
$I_{DD}$ (电池平衡期间)		6.4	8.0	mA	
$I_{DD}$ (软件关断)		3.8	4.2	mA	
$I_{DD}$ (完全关断模式)		1.8	5	$\mu\text{A}$	
功耗					
主器件					$V_{DD} = 30\text{ V}$
转换期间		170	220	mW	
数据回读期间		160	210	mW	
电池平衡期间		155	205	mW	
软件关断		75	90	mW	
完全关断模式		54	150	$\mu\text{W}$	
从器件					$V_{DD} = 30\text{ V}$
转换期间		210	265	mW	
数据回读期间		195	250	mW	
电池平衡期间		192	240	mW	
软件关断		115	130	mW	
完全关断模式		54	150	$\mu\text{W}$	

# AD7280A

## 时序规格

除非另有说明,  $V_{DD} = 8\text{ V}$ 至 $30\text{ V}$ ,  $V_{SS} = 0\text{ V}$ ,  $DV_{CC} = AV_{CC} = V_{REG}$ ,  $V_{DRIVE} = 2.7\text{ V}$ 至 $5.5\text{ V}$ ,  $T_A = -40^\circ\text{C}$ 至 $+105^\circ\text{C}$ 。

表3

参数 <sup>1</sup>	最小值	典型值	最大值	单位	描述
$t_{CONV}$	425	560	695	ns	ADC转换时间 -40°C至+85°C
	425		720	ns	-40°C至+105°C
$t_{ACQ}$	340	400	465	ns	ADC采集时间, 控制寄存器的位[D6:D5]设为00 -40°C至+85°C
	340		470	ns	-40°C至+105°C
$t_{ACQ}$	665	800	1010	ns	ADC采集时间, 控制寄存器的位[D6:D5]设为01 -40°C至+85°C
	665		1030	ns	-40°C至+105°C
$t_{ACQ}$	1005	1200	1460	ns	ADC采集时间, 控制寄存器的位[D6:D5]设为10 -40°C至+85°C
	1005		1510	ns	-40°C至+105°C
$t_{ACQ}$	1340	1600	1890	ns	ADC采集时间, 控制寄存器的位[D6:D5]设为11 -40°C至+85°C
	1340		1945	ns	-40°C至+105°C
$t_{DELAY}$		200	250	ns	菊花链中相邻器件的 $\overline{CNVST}$ 下降沿之间的传播延迟
$t_{WAIT}$	5			$\mu\text{s}$	转换结束至开始回读转换结果所需的时间
$f_{SCLK}$			1	MHz	串行读取时钟频率
$t_{QUIET}$	200			ns	串行读取结束至下一次转换开始所需的最短静默时间
$t_1^2$	0.4		50	$\mu\text{s}$	$\overline{CNVST}$ 低电平脉冲
$t_2$	10			ns	$\overline{CS}$ 下降沿到SCLK上升沿
$t_3$			20	ns	从 $\overline{CS}$ 下降沿到SDO三态禁用的延迟
$t_4$	5			ns	SCLK下降沿之前的SDI建立时间
$t_5$	4			ns	SCLK下降沿之后的SDI保持时间
$t_6^3$			28	ns	SCLK上升沿之后的数据访问时间
$t_7$	20			ns	SCLK到数据的有效保持时间
$t_8$	$0.45 \times t_{SCLK}$			ns	SCLK高电平脉冲宽度
$t_9$	$0.45 \times t_{SCLK}$			ns	SCLK低电平脉冲宽度
$t_{10}^4$	100			ns	$\overline{CS}$ 上升沿到SCLK上升沿
$t_{11}$			10	ns	$\overline{CS}$ 上升沿到SDO高阻抗状态
$t_{12}$	3			$\mu\text{s}$	每个32位写/读命令之间所需的 $\overline{CS}$ 高电平时间

<sup>1</sup> 样片在初次发布期间均经过测试, 以确保符合标准要求。所有输入信号均指定 $t_r = t_f = 5\text{ ns}$  (10%到90%的 $V_{DRIVE}$ ) 并从1.6V电平起开始计时。所有时序规格均是在25 pF负载电容下测得。

<sup>2</sup> 允许的最长 $\overline{CNVST}$ 低电平脉冲时间, 确保 $\overline{CNVST}$ 引脚未选通时不进入软件关断状态。

<sup>3</sup> 输出跨越0.4 V或2.4 V所需的时间。

<sup>4</sup> 使用连续SCLK时适用 $t_{10}$ 。通过设计保证。

## 时序图

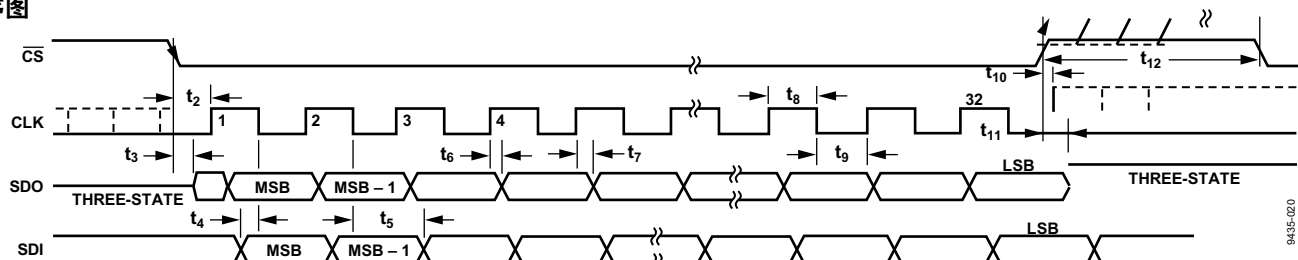


图2. 串行接口时序图

## 绝对最大额定值

除非另有说明， $T_A = 25^\circ\text{C}$ 。

表4

参数	额定值
$V_{DD}$ 至 $V_{SS}$ 、AGND	-0.3 V至+33 V
$V_{SS}$ 至AGND、DGND	-0.3 V至+0.3 V
VIN0-VIN5电压至 $V_{SS}$ 、AGND	$V_{SS} - 0.3\text{ V}$ 至 $V_{DD} + 0.3\text{ V}$
VIN6电压至 $V_{SS}$ 、AGND	$V_{DD} - 0.3\text{ V}$ 至 $V_{DD} + 1\text{ V}$
CB1输出至 $V_{SS}$ 、AGND	-0.3 V至 $DV_{CC} + 0.3\text{ V}$
CBx输出至VIN(x - 1) <sup>1</sup>	-0.3 V至VIN(x - 1) <sup>1</sup> + 7 V
AUX1-AUX6电压至 $V_{SS}$ 、AGND	-0.3 V至 $AV_{CC} + 0.3\text{ V}$
AUX <sub>TERM</sub> 电压至 $V_{SS}$ 、AGND	-0.3 V至 $AV_{CC} + 0.3\text{ V}$
$AV_{CC}$ 至 $V_{SS}$ 、AGND、DGND	-0.3 V至+7 V
$DV_{CC}$ 至 $AV_{CC}$	-0.3 V至+0.3 V
$DV_{CC}$ 至VSS、DGND	-0.3 V至+7 V
$V_{DRIVE}$ 至VSS、AGND	-0.3 V至+7 V
AGND至DGND	-0.3 V至+0.3 V
数字输入电压至 $V_{SS}$ 、DGND	-0.3 V至 $V_{DRIVE} + 0.3\text{ V}$
数字输出电压至 $V_{SS}$ 、DGND	-0.3 V至 $V_{DRIVE} + 0.3\text{ V}$
输入电流至除电源引脚外的任何引脚 <sup>2</sup>	$\pm 10\text{ mA}$
工作温度范围	-40°C至+105°C
存储温度范围	-65°C至+150°C
结温	150°C
无铅回流焊温度	260(+0)°C
ESD	2 kV

<sup>1</sup> x = 2至6。

<sup>2</sup> 100 mA以下的瞬态电流不会造成SCR闩锁。

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

为了符合IPC 2221工业标准，建议对高压引脚使用符合标准要求的涂层。

### 热阻

$\theta_{JA}$  针对最差条件，即器件以表贴封装焊接在电路板上。

表5. 热阻

封装类型	$\theta_{JA}$	$\theta_{JC}$	单位
48引脚LQFP (ST-48)	76.2	17	°C/W

### ESD警告



#### ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

# AD7280A

## 引脚配置和功能描述

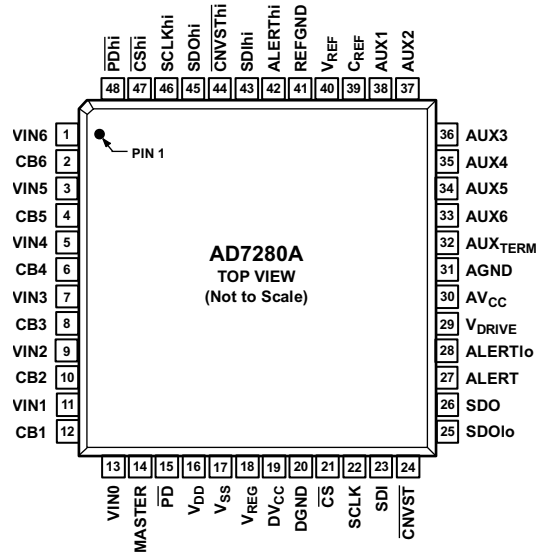


图3. 引脚配置

表6. 引脚功能描述

引脚编号	引脚名称	描述
1, 3, 5, 7, 9, 11, 13	VIN6至VINO	模拟输入6至模拟输入0。VINO应连接到串联电池单元的底端，VIN1应连接到电池单元1的顶端，VIN2应连接到电池单元2的顶端，依此类推(见图28和图29)。
2, 4, 6, 8, 10, 12	CB6至CB1	电池平衡输出6至电池平衡输出1。这些引脚提供的电压输出可以用来为外部电池平衡晶体管的栅极驱动器供电。每个CBx输出提供0V或5V电压输出，以被平衡电池单元的负极绝对幅度为基准。
14	MASTER	电压输入。通过一个10 kΩ电阻将直接连到DSP/微处理器的AD7280A的MASTER引脚连接到V <sub>DD</sub> 电源引脚。在以菊花链连接两个或更多AD7280A的应用中，菊花链中其余AD7280A的MASTER引脚应通过10 kΩ电阻连接到相应的V <sub>SS</sub> 电源引脚。
15	$\overline{PD}$	关断输入。该输入用于关断AD7280A。当AD7280A用作主器件时， $\overline{PD}$ 输入由DSP/微处理器提供。当AD7280A用作菊花链中的从器件时， $\overline{PD}$ 输入应连接到菊花链中下一个电位较低的AD7280A的PDhi输出。
16	V <sub>DD</sub>	AD7280A高压模拟输入结构的正电源电压。该电源必须大于最低电压8 V。V <sub>DD</sub> 可以由AD7280A监控的四/五/六单元电池组中电位最高的电池单元直接供电。V <sub>DD</sub> 与V <sub>SS</sub> 之间应施加的最大电压为30 V。V <sub>DD</sub> 引脚上应放置10 μF和100 nF去耦电容。
17	V <sub>SS</sub>	AD7280A高压模拟输入结构的负电源电压。该输入应与AGND/DGND电压保持相同电位。
18	V <sub>REG</sub>	模拟电压输出，5.2 V。此引脚提供内部产生的V <sub>REG</sub> 电压，以便在AD7280A外部使用，为ADC内核提供电源电压。V <sub>REG</sub> 引脚上应放置1 μF和100 nF去耦电容。
19	DV <sub>CC</sub>	数字电源电压，4.9V至5.5V。DV <sub>CC</sub> 和AV <sub>CC</sub> 电压在理想情况下应保持相同电位。为实现最佳性能，建议将DV <sub>CC</sub> 和AV <sub>CC</sub> 引脚短接在一起，确保二者之间的电压差(甚至在瞬态电压存在情况时)绝不超过0.3 V。应将此电源去耦至DGND。DV <sub>CC</sub> 引脚上应放置100 nF去耦电容。DV <sub>CC</sub> 电源引脚应连接到V <sub>REG</sub> 输出。
20	DGND	数字地。AD7280A上所有数字电路的接地基准点。DGND和AGND电压在理想情况下应保持等电位，并且电位差(甚至在瞬态电压存在情况时)不得超过0.3 V。



引脚编号	引脚名称	描述
21	$\overline{CS}$	片选输入引脚。 $\overline{CS}$ 输入用于实现SPI和菊花链接口上的输入输出数据的帧传输。在AD7280A主器件上， $\overline{CS}$ 输入由DSP/微处理器提供。当AD7280A用作菊花链中的从器件时，此输入应连接到菊花链中下一个电位较低的AD7280A的 $\overline{CS}hi$ 输出。
22	SCLK	串行时钟输入。在AD7280A主器件上，SCLK输入由DSP/微处理器提供。当AD7280A用作菊花链中的从器件时，此输入应连接到菊花链中下一个电位较低的AD7280A的SCLKhi输出。
23	SDI	串行数据输入。待写入片内寄存器的数据通过此输入提供，并在SCLK输入的下降沿逐个输入AD7280A。在AD7280A主器件上，SDI为SPI接口的数据输入。当AD7280A用作菊花链中的从器件时，此输入接受来自菊花链中下一个电位较低的AD7280A的SDOhi输出数据。
24	$\overline{CNVST}$	转换开始输入。转换在 $\overline{CNVST}$ 的下降沿启动。在AD7280A主器件上， $\overline{CNVST}$ 脉冲由DSP/微处理器提供。此输入也可以连接到 $DV_{CC}$ ，转换通过串行接口启动。当AD7280A用作菊花链中的从器件时，此输入应连接到菊花链中下一个电位较低的AD7280A的 $\overline{CNVST}hi$ 输出。
25	SDOlo	菊花链模式中的串行数据输出。在AD7280A主器件上，此输出应直接或通过一个1 k $\Omega$ 下拉电阻连接到 $V_{SS}$ 。当AD7280A用作菊花链中的从器件时，此输出应连接到菊花链中下一个电位较低的AD7280A的SDIhi输入。
26	SDO	串行数据输出。转换输出数据或寄存器输出数据以串行数据流的形式提供给该引脚。各位在SCLK输入的上升沿逐个输出，访问数据需要32个SCLK周期。在AD7280A主器件上，SDO输出应连接到DSP/微处理器。菊花链中其余AD7280A的SDO输出应直接或通过一个1 k $\Omega$ 下拉电阻连接到 $V_{SS}$ 。
27	ALERT	数字输出。此标志引脚指示电池或辅助ADC输入过压或欠压。AD7280A主器件的ALERT输出应连接到DSP/微处理器。菊花链中其余AD7280A的ALERT输出应直接或通过一个1 k $\Omega$ 下拉电阻连接到 $V_{SS}$ 。
28	ALERTlo	菊花链模式中的报警输出。在AD7280A主器件上，此输出应直接或通过一个1 k $\Omega$ 下拉电阻连接到 $V_{SS}$ 。当AD7280A用作菊花链中的从器件时，此输出应连接到菊花链中下一个电位较低的AD7280A的ALERThi输入。
29	$V_{DRIVE}$	逻辑电源输入。此引脚的电源电压决定SPI接口的工作电压。应将此引脚去耦至DGND。在AD7280A主器件上，此引脚的电压范围为2.7 V至5.5 V。 $V_{DRIVE}$ 电压可以不同于 $AV_{CC}$ 和 $DV_{CC}$ 电压，但不得超过任一电压0.3 V以上。菊花链中其余AD7280A的 $V_{DRIVE}$ 引脚应连接到 $V_{REG}$ 。
30	$AV_{CC}$	ADC内核的模拟电源电压，4.9 V至5.5 V。 $AV_{CC}$ 和 $DV_{CC}$ 电压在理想情况下应保持相同电位。为实现最佳性能，建议将 $AV_{CC}$ 和 $DV_{CC}$ 引脚短接在一起，确保二者之间的电压差(甚至在瞬态电压存在情况时)绝不超过0.3 V。应将此电源去耦至AGND。 $AV_{CC}$ 引脚上应放置100 nF去耦电容。 $AV_{CC}$ 电源引脚应连接到 $V_{REG}$ 输出。
31	AGND	模拟地。此引脚是AD7280A上所有模拟电路的接地基准点。此输入应与串联电池单元的底端保持相同电位。GND和DGND电压在理想情况下应保持等电位，并且电位差(甚至在瞬态电压存在情况时)不得超过0.3 V。
32	AUXTERM	热敏电阻端接电阻输入。如果应用中不需要此功能，建议通过一个10 k $\Omega$ 电阻将此引脚连接到 $V_{REG}$ 。
33 至 38	AUX6至AUX1	辅助单端5 V ADC输入。如果应用中不需要任一输入，建议通过一个10 k $\Omega$ 电阻将相应引脚连接到 $V_{REG}$ 。
39	$C_{REF}$	基准电压电容。此引脚应通过一个100 nF电容去耦至REFGND。
40	$V_{REF}$	基准电压输出，2.5 V。此引脚提供片上基准电压，供AD7280A外部使用。此引脚应通过一个1 $\mu$ F电容去耦至REFGND。
41	REFGND	基准电压地。此引脚是AD7280A上内部带隙基准电压电路的接地基准点。REFGND电压应与AGND电压保持相同电位。
42	ALERThi	菊花链模式中的报警输入。菊花链中各AD7280A的报警信号通过各AD7280A的ALERTlo输出和ALERThi输入传递，最后通过主AD7280A的ALERT输出提供给DSP/微处理器。此输入应连接到菊花链中下一个电位较高的AD7280A的ALERTlo输出。电池组中电位最高的AD7280A不需要报警输入，这种情况下，该引脚应通过一个1 k $\Omega$ 电阻连接到 $V_{DD}$ 。

# AD7280A

引脚编号	引脚名称	描述
43	SDIhi	菊花链模式中的串行数据输入。菊花链中各AD7280A的数据通过各AD7280A的SDOlo输出和SDIhi输入传递，最后通过主AD7280A的SDO输出提供给DSP/微处理器。此输入应连接到菊花链中下一个电位较高的AD7280A的SDOlo输出。在菊花链模式下，电池组中电位最高的AD7280A不需要串行数据输入，这种情况下，该引脚应通过一个1 kΩ电阻连接到V <sub>DD</sub> 。
44	$\overline{\text{CNVSThi}}$	菊花链模式中的转换开始输出。转换开始信号由DSP/微处理器提供给主AD7280A的 $\overline{\text{CNVST}}$ 输入，然后通过 $\overline{\text{CNVST}}$ 输入和 $\overline{\text{CNVSThi}}$ 输出传递给各AD7280A。此输出应连接到菊花链中下一个电位较高的AD7280A的 $\overline{\text{CNVST}}$ 引脚。电池组中电位最高的AD7280A不需要菊花链转换开始输出，这种情况下，该引脚应连接到V <sub>DD</sub> 。
45	SDOhi	菊花链模式中的串行数据输出。串行数据输入由DSP/微处理器提供给主AD7280A的SDI输入，然后通过SDI输入和SDOhi输出传递给各AD7280A。此输出应连接到菊花链中下一个电位较高的AD7280A的SDI输入。电池组中电位最高的AD7280A不需要菊花链串行数据输出，这种情况下，该引脚应连接到V <sub>DD</sub> 。
46	SCLKhi	菊花链模式中的串行时钟输出。时钟信号由DSP/微处理器提供给主AD7280A的SCLK输入，然后通过SCLK输入和SCLKhi输出传递给各AD7280A。此输出应连接到菊花链中下一个电位较高的AD7280A的SCLK输入。电池组中电位最高的AD7280A不需要菊花链串行时钟输出，这种情况下，该引脚应连接到VDD。
47	$\overline{\text{CShi}}$	菊花链模式中的片选输出。片选信号由DSP/微处理器提供给主AD7280A的 $\overline{\text{CS}}$ 输入，然后通过 $\overline{\text{CS}}$ 输入和 $\overline{\text{CShi}}$ 输出传递给各AD7280A。此输出应连接到菊花链中下一个电位较高的AD7280A的 $\overline{\text{CS}}$ 输入。电池组中电位最高的AD7280A不需要菊花链片选输出，这种情况下，该引脚应连接到V <sub>DD</sub> 。
48	$\overline{\text{PDhi}}$	菊花链模式中的关断输出。关断信号由DSP/微处理器提供给主AD7280A的 $\overline{\text{PD}}$ 输入，然后通过 $\overline{\text{PD}}$ 输入和 $\overline{\text{PDhi}}$ 输出传递给各AD7280A。此输出应连接到菊花链中下一个电位较高的AD7280A的 $\overline{\text{PD}}$ 输入。电池组中电位最高的AD7280A不需要菊花链关断输出，这种情况下，该引脚应连接到V <sub>DD</sub> 。

## 典型工作特性

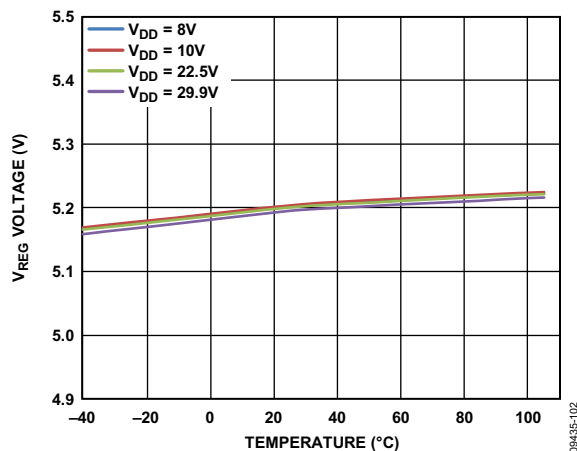


图4. 不同电源电压下 $V_{REG}$ 与温度的关系,  
 $V_{REG}$  连接到 $AV_{CC}$ 和 $DV_{CC}$

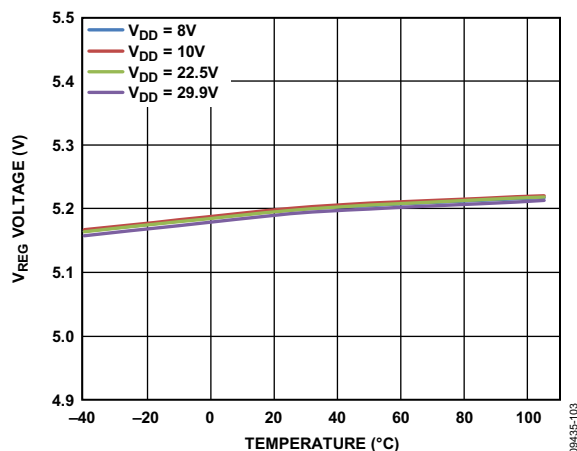


图5. 不同电源电压下 $V_{REG}$ 与温度的关系,  
 $V_{REG}$  连接到 $AV_{CC}$ 和 $DV_{CC}$ , 5 mA外部负载

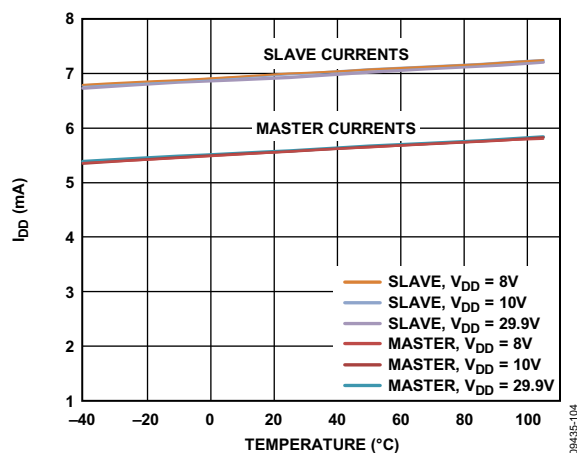


图6. 不同电源电压下转换期间 $I_{DD}$ 与温度的关系

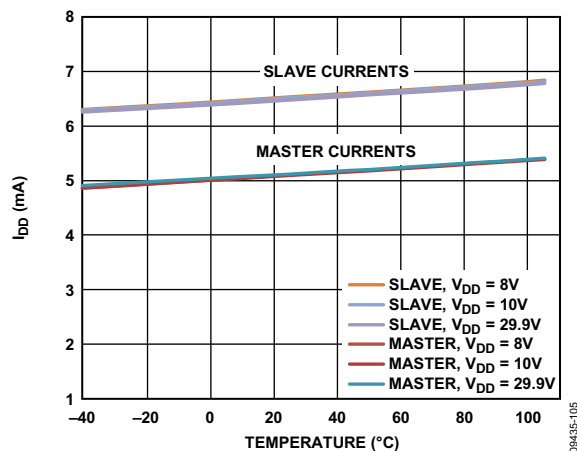


图7. 不同电源电压下电池平衡期间 $I_{DD}$ 与温度的关系

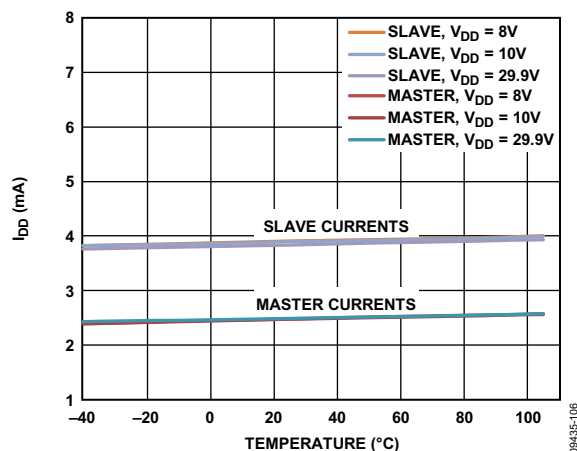


图8. 不同电源电压下软件关断期间 $I_{DD}$ 与温度的关系

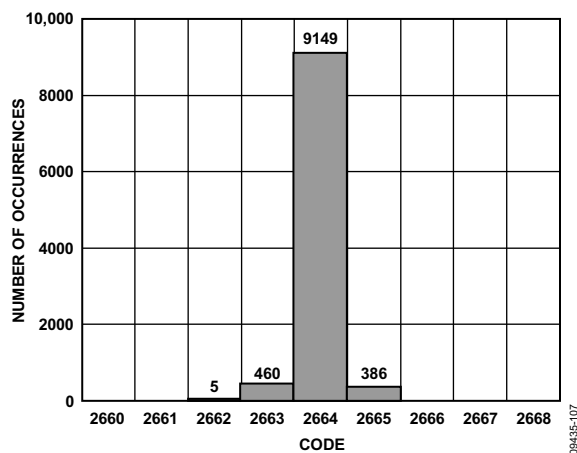


图9. 10,000样本的码字直方图, 奇数电池电压通道

# AD7280A

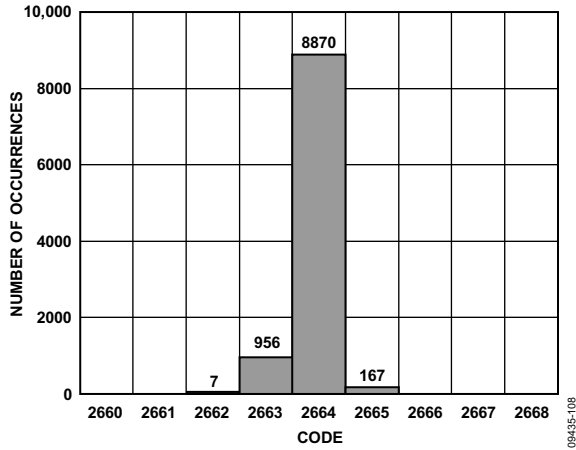


图10. 10,000样本的码字直方图，偶数电池电压通道

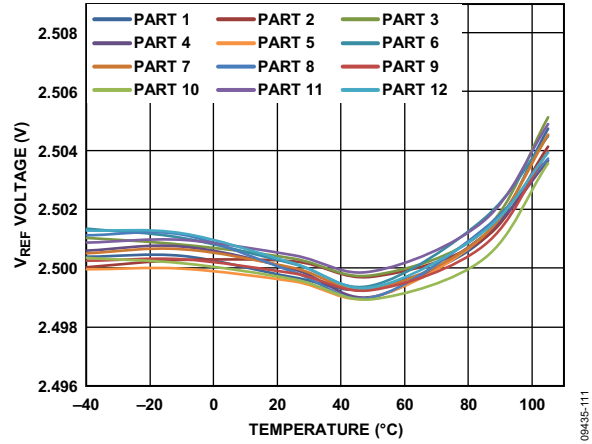


图13. 不同器件的 $V_{REF}$ 与温度的关系

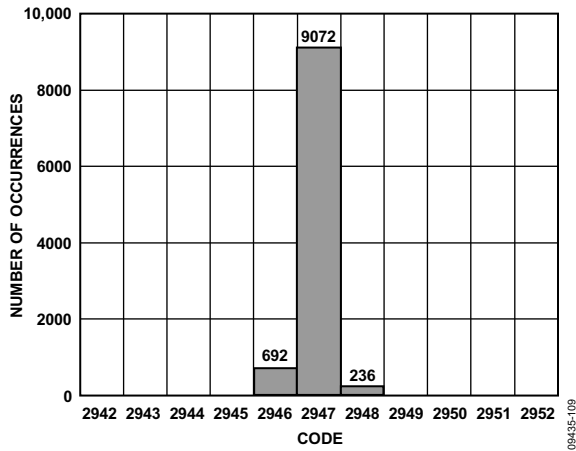


图11. 10,000样本的码字直方图，辅助通道

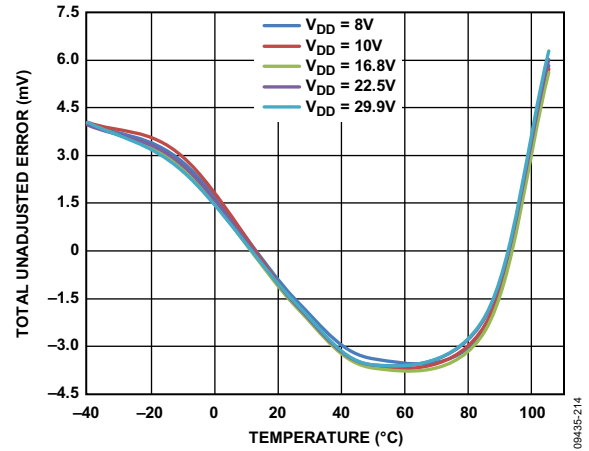


图14. 不同电源电压下偶数电池电压通道的总不可调整误差(绝对值)与温度的关系

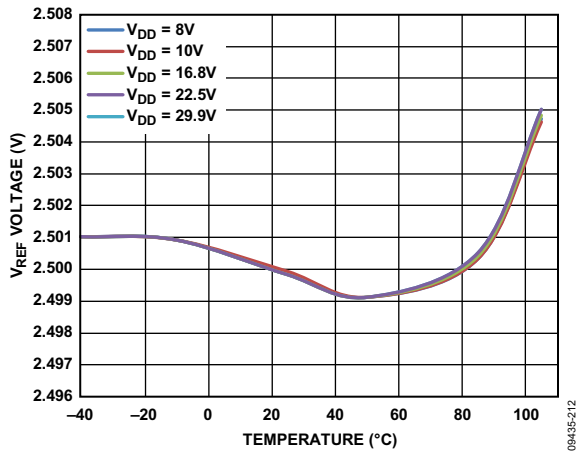


图12. 不同电源电压下 $V_{REF}$ 与温度的关系

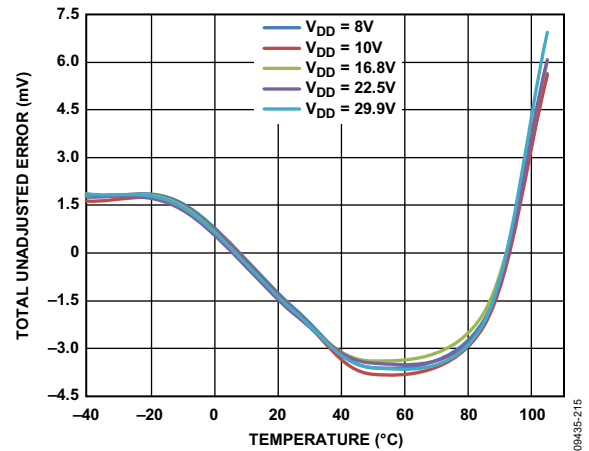


图15. 不同电源电压下奇数电池电压通道的总不可调整误差(绝对值)与温度的关系

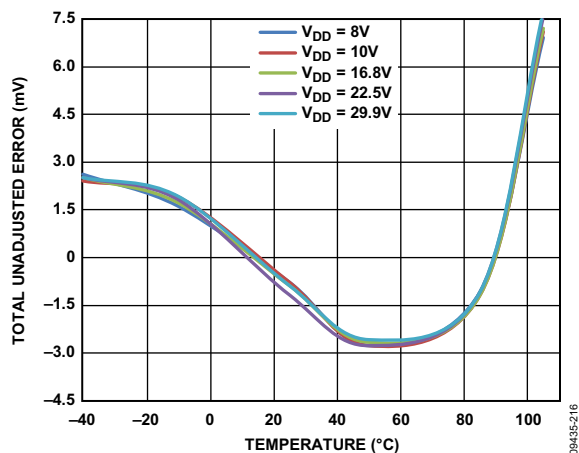


图16. 不同电源电压下辅助通道的总不可调整误差(绝对值)与温度的关系

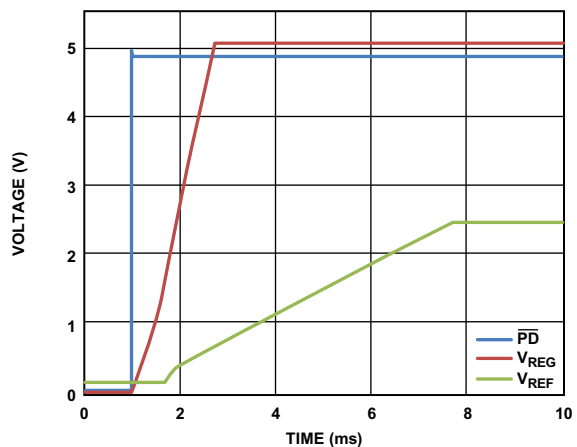


图19. 上电时间,  $V_{REF}$  和  $V_{REG}$  引脚上放置  $10\ \mu\text{F}$  电容

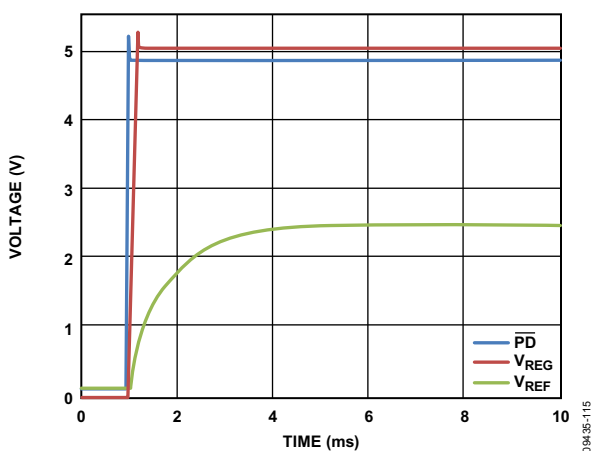


图17. 上电时间,  $V_{REF}$  和  $V_{REG}$  引脚上放置  $1\ \mu\text{F}$  电容

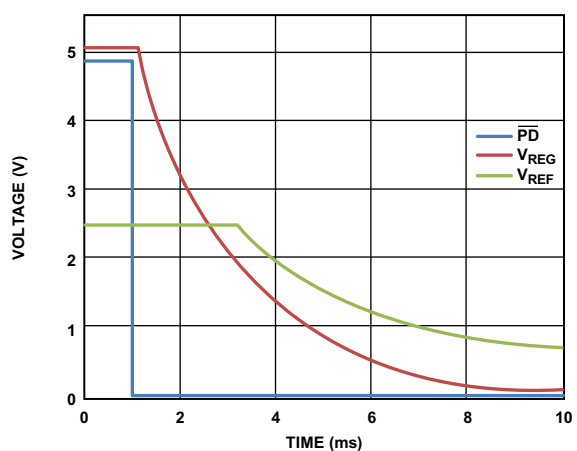


图20. 关断时间,  $V_{REF}$  和  $V_{REG}$  引脚上放置  $10\ \mu\text{F}$  电容

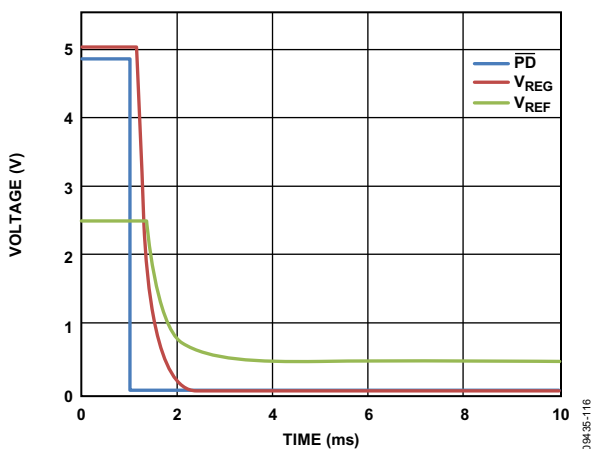


图17. 上电时间,  $V_{REF}$  和  $V_{REG}$  引脚上放置  $1\ \mu\text{F}$  电容

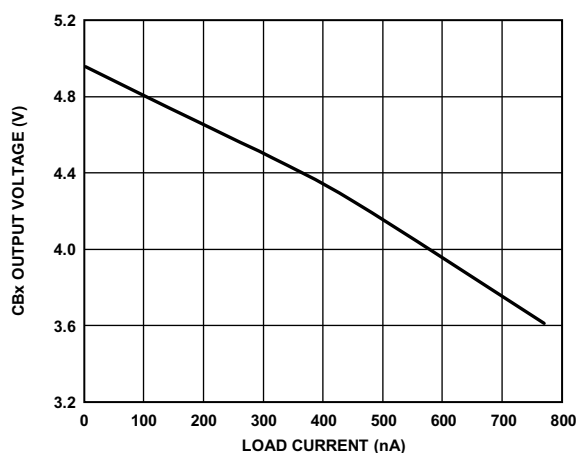


图21. CBx 输出电压与负载电流的关系

## 术语

### 微分非线性(DNL)

DNL指ADC中任意两个相邻码之间所测得变化值与理想的1 LSB变化值之间的差异。

### 积分非线性(INL)

INL指ADC传递函数与一条通过ADC传递函数端点的直线的最大偏差。传递函数有两个端点，起点在低于第一个码转换的1 LSB处的零电平，终点在高于最后一个码转换的1 LSB处的满量程。

### 失调误差

失调误差适用于直接二进制输出编码方式。它是指第一个码转换(000...000到000...001)与理想值(AUX1至AUX6为AGND + 1 LSB, VIN0至VIN6为1 V + AGND + 1 LSB)的偏差。

### 失调误差匹配

失调误差匹配是指所有6个通道的零代码误差的差值。

### 增益误差

增益误差适用于直接二进制输出编码方式。它是指调整失调误差之后，最后一个码转换(111...110到111...111)与理想值( $2 \times V_{REF} - 1$  LSB)的偏差。

### 增益误差匹配

增益误差匹配是指所有6个通道的增益误差的差值。

### ADC不可调整误差

ADC不可调整误差包括ADC和测量通道的INL误差及增益和失调误差。

### 总不可调整误差(TUE)

TUE指输出代码与理想值的最大偏差。总不可调整误差包括INL误差、增益和失调误差及基准电压误差。基准电压误差包括实际与理想基准电压(2.5 V)之间的偏差和基准电压温度系数。

### 基准电压温度系数

基准电压温度系数由TMIN和TMAX时测得的最大和最小基准输出电压( $V_{REF}$ )得出，用ppm/°C表示，计算公式如下：

$$TCV_{REF}(\text{ppm}/^{\circ}\text{C}) = \left( \frac{V_{REF}(\text{Max}) - V_{REF}(\text{Min})}{2.5 \text{ V} \times (T_{\text{MAX}} - T_{\text{MIN}})} \right) \times 10^6$$

其中：

$V_{REF}(\text{Max})$ 为 $T_{\text{MIN}}$ 和 $T_{\text{MAX}}$ 之间测得的最大 $V_{REF}$ 。

$V_{REF}(\text{Min})$ 为 $T_{\text{MIN}}$ 和 $T_{\text{MAX}}$ 之间测得的最小 $V_{REF}$ 。

$T_{\text{MAX}} = +85^{\circ}\text{C}$ 或 $+105^{\circ}\text{C}$ 。

$T_{\text{MIN}} = -40^{\circ}\text{C}$ 。

### 输出电压迟滞

输出电压迟滞或热滞定义为器件经历 $T_{\text{HYS}+}$ 或 $T_{\text{HYS}-}$ 温度循环后，基准输出电压的绝对最大变化：

$$T_{\text{HYS}+} = +25^{\circ}\text{C} \text{ 至 } T_{\text{MAX}} \text{ to } +25^{\circ}\text{C}$$

$$T_{\text{HYS}-} = +25^{\circ}\text{C} \text{ 至 } T_{\text{MIN}} \text{ to } +25^{\circ}\text{C}$$

输出电压迟滞用ppm表示，计算公式如下：

$$V_{\text{HYS}}(\text{ppm}) = \left( \frac{V_{REF}(25^{\circ}\text{C}) - V_{REF}(T_{\text{HYS}})}{V_{REF}(25^{\circ}\text{C})} \right) \times 10^6$$

其中：

$V_{REF}(25^{\circ}\text{C})$ 为 $25^{\circ}\text{C}$ 时的 $V_{REF}$ 。

$V_{REF}(T_{\text{HYS}})$ 为 $V_{REF}$ 在 $T_{\text{HYS}+}$ 或 $T_{\text{HYS}-}$ 下的最大变化。

### 静态漏电流

静态漏电流指器件处于静态(不转换)时，在电池电压和/或辅助ADC输入端测得的电流。

### 动态漏电流

动态漏电流指器件转换时，在电池电压和/或辅助ADC输入端测得的电流减去静态漏电流的结果。动态漏电流特性指定10 Hz的转换开始脉冲频率(即每隔100 ms转换一次)。不同转换速率下的动态漏电流可通过下式计算：

$$I_{\text{DYN}(B)} = \left( \frac{I_{\text{DYN}(A)} \times f_{\text{CNVST}(B)}}{f_{\text{CNVST}(A)}} \right)$$

其中：

$I_{\text{DYN}(A)}$ 为转换开始频率 $f_{\text{CNVST}(A)}$ 下的动态漏电流(见表1)。

$I_{\text{DYN}(B)}$ 为所需转换开始频率 $f_{\text{CNVST}(B)}$ 下的动态漏电流。

## 工作原理

### 电路信息

AD7280A是一款锂离子(Li-Ion)电池监控芯片，可以监控4个、5个或6个串联锂离子电池单元的电压和温度。AD7280A还提供一个接口，用来控制外部晶体管以实现电池平衡。

AD7280A所需的 $V_{DD}$ 和 $V_{SS}$ 电源应由受监控的电池单元提供。器件内部产生一个 $V_{REG}$ 轨来为ADC和内部接口电路供电。此 $V_{REG}$ 电压可以通过输出引脚提供给AD7280A外部使用。

AD7280A内置一个高压输入多路复用器、一个低压输入多路复用器和一个SAR型ADC。高压多路复用器支持测量4个、5个或6个串联的锂离子电池单元。低压多路复用器为用户提供6路单端ADC输入，这些输入可以与外部热敏电阻一起使用，以测量各电池单元的温度。辅助ADC输入也可以用于应用的外部诊断。启动所有12个通道，即6个电池电压通道和6个辅助ADC通道的转换，只需要一个 $\overline{CNVST}$ 脉冲。另外，转换也可以通过 $\overline{CS}$ 的上升沿启动。各转换结果存储在相应的结果寄存器中(见表13)。

各个电池单元电压和辅助ADC测量至少需要 $1\ \mu\text{s}$ 来采集和完成转换。根据AD7280A模拟输入端连接的外部元件不同，可能需要更多的采集时间。更长的采集时间可以通过控制寄存器选择。AD7280A还提供一个转换均值选项，可以通过控制寄存器进行选择。利用该选项，用户可以获得2次、4次或8次电池电压和辅助ADC测量的均值。均值转换结果存储在结果寄存器中。上电时，默认的采集和转换总时间为 $1\ \mu\text{s}$ ，均值寄存器设为0，即每通道转换一次。

电池电压和辅助ADC转换的结果通过4线串行外设接口(SPI)回读。SPI还用于写入或读取内部寄存器。

AD7280A具有报警功能，如果电压转换结果或辅助ADC转换结果超过用户选择的最大和最小电压阈值，就会触发报警功能。报警模式和阈值电平通过写入内部寄存器进行选择。

AD7280A提供6路模拟输出电压，可用来控制作为电池平衡电路一部分的外部晶体管。每路电池平衡输出提供0 V或5 V电压(相对于各电池单元的底端电位)，可以将该电压施加于外部电池平衡晶体管的栅极。

AD7280A具有一个菊花链接口。单个AD7280A器件可以监控6个电池单元的电池电压和温度。通过菊花链连接的多个AD7280A可以监控更多电池单元的电池电压和温度。菊花链中每个AD7280A的转换数据通过单个SPI接口传递给系统控制器。同样，控制数据也可以通过SPI沿着菊花链传递给各AD7280A。

AD7280A片内集成一个2.5 V基准电压源，该基准电压可供AD7280A外部使用。

AD7280A还具有 $V_{DRIVE}$ 特性，可控制串行接口的工作电压。 $V_{DRIVE}$ 特性使ADC能够轻松与3 V和5 V处理器接口。例如，在推荐配置中，AD7280A采用5 V电源供电，但 $V_{DRIVE}$ 引脚可以采用3 V电源供电，使得低压数字处理器具有较大的动态范围。

### 转换器操作

AD7280A的转换路径由高压输入多路复用器或低压输入多路复用器与SAR型ADC组成。高压多路复用器选择要转换的模拟输入对VIN0至VIN6。各电池单元的电压测量方法是转换相邻模拟输入的压差，即VIN1 - VIN0、VIN2 - VIN1等等(见表22和表23)。低压多路复用器选择要转换的辅助ADC输入AUX1至AUX6。各电池电压和辅助ADC输入的转换结果可以在所设定的转换序列完成时间 $t_{WAIT}$ 后访问。

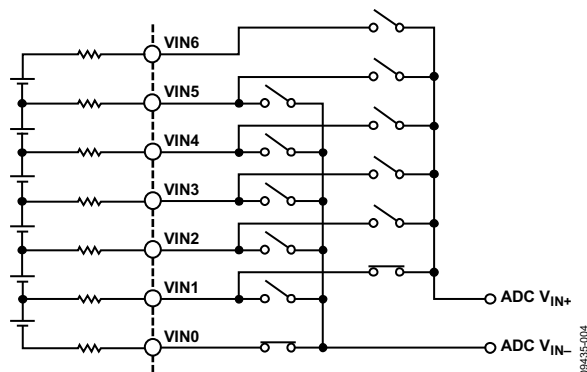


图22. VIN1至VIN0采样期间的多路复用器配置

# AD7280A

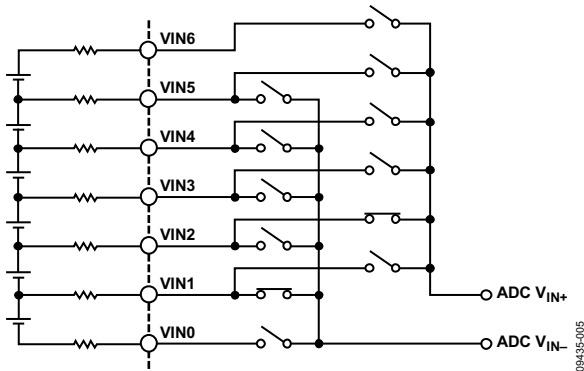


图23. VIN2至VIN1采样期间的多路复用器配置

ADC是逐次逼近型寄存器模数转换器(SAR ADC)，由比较器、SAR、控制逻辑和两个容性DAC组成。图24显示了转换器的原理示意图。在采集阶段，开关SW1、SW2和SW3闭合，采样电容阵列采集输入信号。

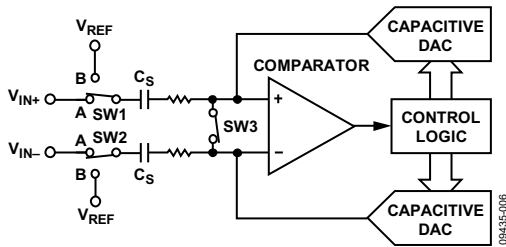


图24. 采集阶段的ADC配置

当ADC启动转换时，SW3断开，而SW1和SW2移至位置B，使得比较器变得不平衡(见图25)。控制逻辑和容性DAC可以加上和减去固定的电荷数量，使得比较器恢复到平衡状态。当比较器重新平衡后，转换就已经完成。控制逻辑产生ADC的输出代码。然后，此输出代码存储在已转换输入的适当寄存器中。

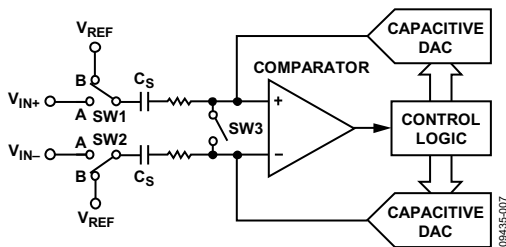


图25. 转换阶段的ADC配置

## 模拟输入结构

AD7280A模拟输入结构的等效电路如图26所示。二极管提供ESD保护。电阻是由输入多路复用器的导通电阻、内部跟踪电阻和其它内部开关构成的集总元件。这些电阻的典型值约为300 Ω。电容C1也是一个由引脚电容、ESD二极管和开关电容构成的集总元件，而电容C2则是ADC的采样电容。C1和C2的集总电容约为15 pF。

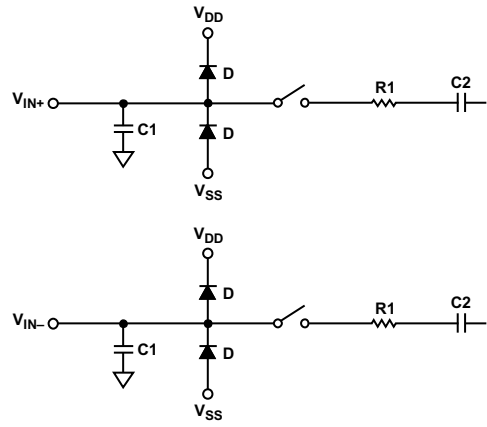


图26. 等效模拟输入电路

## 传递函数

AD7280A的输出编码方式为直接二进制。所设计的码跃迁在连续整数LSB值上(即1 LSB、2 LSB等等)进行。LSB大小取决于所测量的是电池单元电压还是辅助ADC输入。电压输入的模拟输入范围是1 V到5 V，辅助ADC输入的模拟输入范围是0 V到5 V。理想的传递特性如图27所示。

表7. 各模拟输入范围的LSB大小

所选输入	输入范围	满量程范围	LSB大小
电池单元电压	1 V至5 V	4 V/4096	976 μV
辅助ADC输入	0 V至5 V	5 V/4096	1.22 mV

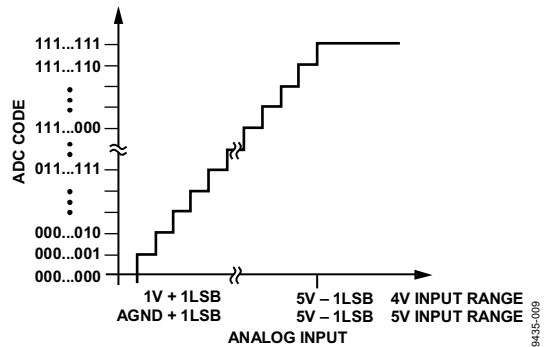


图27. 理想传递特性



## 典型连接图

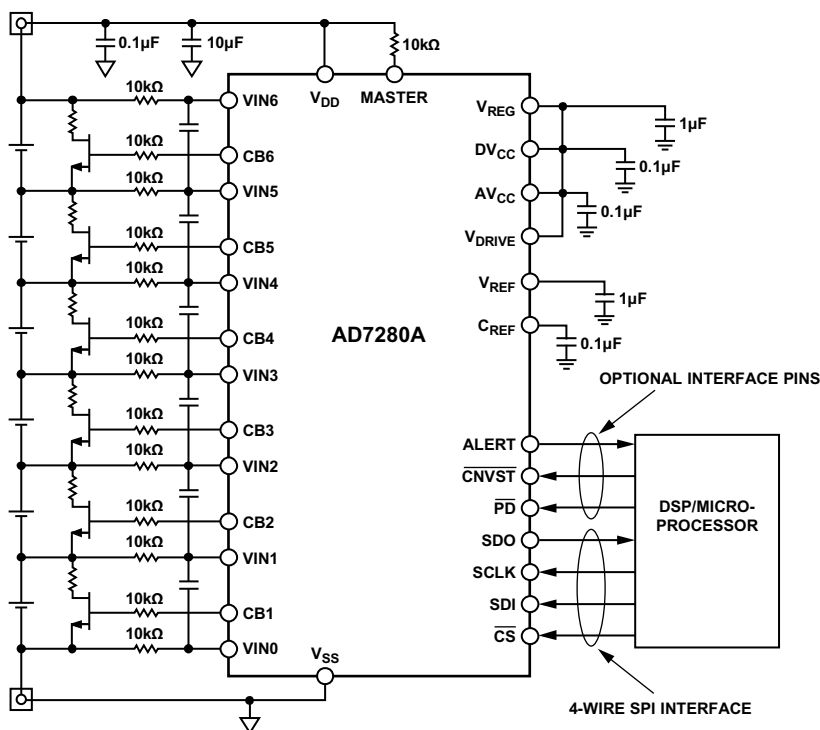


图28. 监控6个电池单元的AD7280A配置图

AD7280A可以监控4个、5个或6个串联电池单元。六单元电池监控应用的典型配置如图28所示。然而，锂离子电池应用需要大量电池单元来提供所需的输出电压。图29所示为监控更大电池组的AD7280A推荐菊花链配置。AD7280A的菊花链接口支持各AD7280A与其上或其下的AD7280A通信。利用菊花链接口，AD7280A可以电气连接到电池管理芯片，相邻AD7280A之间无需隔离器件。

如图29所示，建议在各AD7280A的电源上放置一个齐纳二极管，用以防止AD7280A菊花链初始连接到电池组时各AD7280A的电源过压。建议使用电压额定值为30 V的齐纳二极管，但视具体应用，也可以使用额定值更低的器件。

输入端串联的10 kΩ电阻与相邻差分输入端上的100 nF电容构成一个低通滤波器。如果模拟输入发生过压或欠压，例如任一电池电压输入不当地短接到 $V_{DD}$ 或 $V_{SS}$ ，10 kΩ电阻可以为这些输入提供保护。当AD7280A菊花链初始连接到电池组时，这些电阻也能提供保护。有关菊花链接口的更多信息，请参阅“菊花链接口”部分。

在含有安全机构以便使电池组开路的应用中，断点以上的AD7280A与电池管理芯片之间需要额外的隔离。

外部电池平衡电路的建议配置如图28所示。该配置还包括与电池平衡输出串联的10 kΩ电阻，如果这些输入过压或欠压，这些电阻可以保护电池平衡输出。更多信息请参阅“电池平衡输出”部分。

# AD7280A

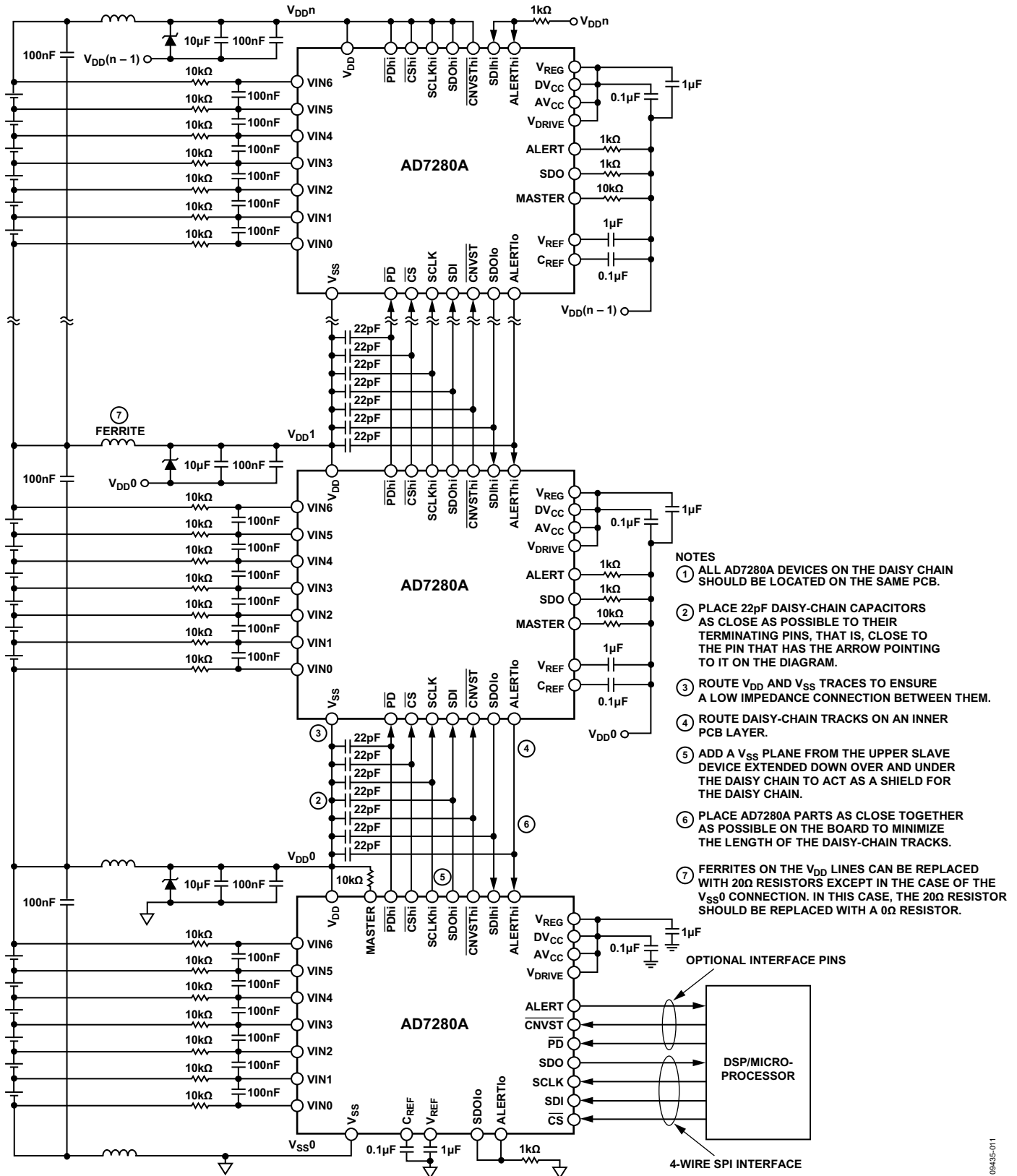


图29. AD7280A菊花链配置

## 基准电压

内部基准电压源提供温度补偿的2.5 V电压，基准电压经过调整，典型温漂为 $\pm 3$  ppm/ $^{\circ}\text{C}$ 。如图30所示，内部基准电压电路由一个1.2 V带隙基准电压源和一个基准电压缓冲器组成。2.5 V基准电压由 $V_{\text{REF}}$ 引脚提供。 $V_{\text{REF}}$ 引脚应通过一个1  $\mu\text{F}$ 或更大的陶瓷电容去耦到REFGND。 $C_{\text{REF}}$ 引脚应通过一个0.1  $\mu\text{F}$ 或更大的陶瓷电容去耦到REFGND。2.5 V基准电压能够驱动高达10 k $\Omega$ 的外部负载。

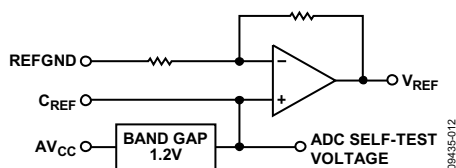


Figure 30. AD7280A Internal Reference

## 转换电池电压和辅助ADC输入

利用 $\overline{\text{CNVST}}$ 输入或串行接口可以启动AD7280A转换(参见“转换起始格式”部分)。单个转换命令就能启动对AD7280A所有选定通道的转换。如“转换器操作”部分所述，各电池单元的电电压通过转换相邻模拟输入之差来测量。发出转换开始命令后，第一个要转换的单元是单元6，它等于VIN6与VIN5之差。第一个转换结束时，AD7280A产生一个内部转换结束(EOC)信号，此信号通过多路复用器选择下一个电池单元电压输入进行测量，即VIN5与VIN4之差。采集到新输入后，产生第二个内部转换开始信号以启动转换。以上过程重复执行，直到所有选定的电压和辅助ADC输入均已完成转换。

转换序列，即电池电压和辅助ADC输入的转换顺序，如图31和图32所示。电池单元电压输入以逆序转换，即首先是单元6，然后是单元5，依此类推。辅助ADC输入则是按编号递增的顺序转换，即首先是AUX1，然后是AUX2，依此类推。例如，选择所有12路输入进行转换时，完成单元1的转换(即VIN1至VIN0)后，接着进行AUX1输入的转换。

完成所有选定的转换后，通过多路复用器再次选择VIN6和VIN5电压输入，并且采集单元6上的电压，为下一次转换请求做好准备。这是多路复用器的默认状态。

控制寄存器的位[D15:D14]选择要转换的电池电压和辅助ADC输入。共有4个选项可用，参见表8。

表8. 电池电压和辅助ADC输入选择

位[D15:D14]	电压输入	辅助ADC输入
00	6至1	1至6
01	6至1	1、3、5
10	6至1	无
11	ADC自测	无

各电压和辅助ADC输入转换至少需要1  $\mu\text{s}$ 来采集和转换电池电压或辅助ADC输入电压。例如，当位[D15:D14]设为00时， $\overline{\text{CNVST}}$ 的下降沿触发连续12个转换，这至少需要12  $\mu\text{s}$ 才能转换完单个AD7280A的所有选定测量。如果不需要辅助ADC输入转换，位[D15:D14]应设为10。这种情况下，转换请求触发连续6个转换，至少需要6  $\mu\text{s}$ 。

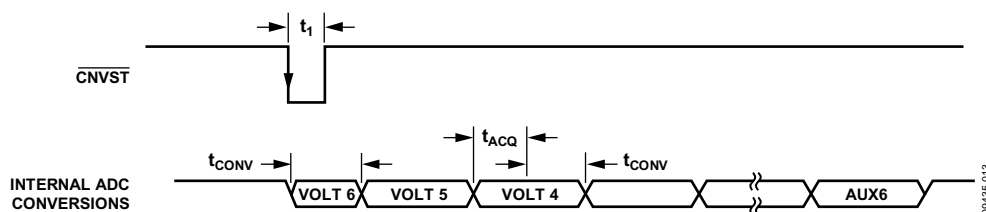


图31. AD7280A的ADC转换

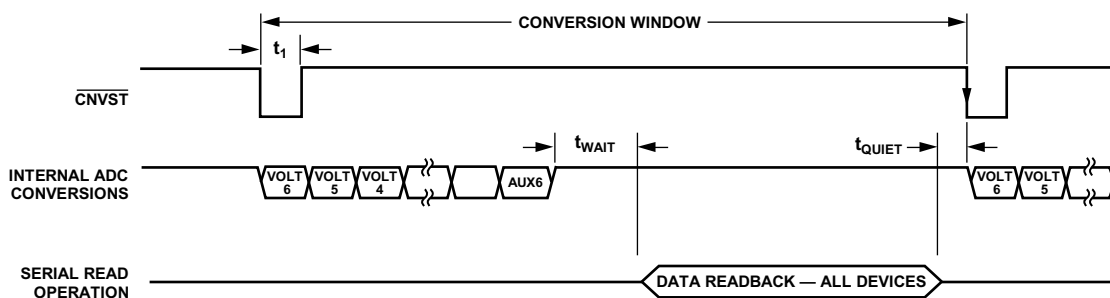


图32. AD7280A的ADC转换和回读

# AD7280A

注意，对位[D15:D14]进行更改后，必须等待90 μs才能启动任何转换，此时间是从写入控制寄存器以更改所选转换到启动第一个转换的时间。

由 $\overline{CS}$ 引脚的上升沿启动的转换需要对控制寄存器执行两个独立的写命令，第一个命令配置AD7280A所需的采集时间，经过90 μs延迟后，第二个命令在 $\overline{CS}$ 的上升沿启动转换。

完成所有请求的转换后，利用SPI和菊花链接口可以从单个器件或菊花链中的所有器件回读结果。更多信息请参阅“串行接口”部分和“菊花链接口”部分。

如图32所示，转换完成到回读启动之间需要等待时间 $t_{WAIT}$ ，这是为了同步高速转换时钟和AD7280A所有其它操作使用的较低速度时钟。 $t_{WAIT}$ 的最小值为5 μs。

## 采集时间

采集输入信号所需的时间取决于采样电容的充电速度，后者又取决于输入阻抗和模拟输入端的外部元件。初始上电时，AD7280A的默认采集时间为400 ns。此时间可以400 ns的增量递增，最长为1.6 μs，以使用户能够灵活选择模拟输入端的外部元件。采集时间通过写入控制寄存器的位[D6:D5]进行选择(参见表9)。

表9. 模拟输入采集时间

位[D6:D5]	采集时间
00	400 ns
01	800 ns
10	1.2 μs
11	1.6 μs

所需的采集时间根据以下公式计算：

$$t_{ACQ} = 10 \times ((R_{SOURCE} + R) \times C)$$

其中：

$R_{SOURCE}$ 应包含外部电容(100 nF)与输入引脚之间的模拟输入端的任何额外源阻抗。它不包括电池单元与外部电容之间的任何额外源阻抗，如10 kΩ串联电阻等。

R为采样保持放大器在输入端看到的电阻300 Ω。

C为采样电容15 pF。

## 转换均值

AD7280A包括一个选项，允许重复采集和转换各单元输入，并将平均转换结果存储在相应寄存器中。像标准转换结果一样，平均转换结果也可以通过SPI接口回读。通过控制寄存器的位[D10:D9]，可以将AD7280A设置为完成1次、2次、4次或8次转换。上电默认设置为每通道单次转换，即不计算均值。

通过控制寄存器选择2次、4次或8次平均选项时，高压和低压输入多路复用器的控制序列均会重新配置，以便能够完成更多次数的采集和转换。无论选用何种设置，每个通道都会完成请求数量的转换，然后才开始序列中下一个通道的采集和转换。例如，如果请求两次转换的均值，则新序列为：电压通道6、电压通道6、电压通道5、电压通道5、电压通道4……依此类推。

还应注意，当高压多路复用器重新配置时，启动任何转换前应等待90 μs，此时间是从写入控制寄存器以选择均值到启动第一个转换的时间。由 $\overline{CS}$ 引脚的上升沿启动的转换需要对控制寄存器执行两个独立的写命令，第一个命令配置AD7280A所需的均值设置，经过90 μs延迟后，第二个命令在 $\overline{CS}$ 的上升沿启动转换。

## 模拟输入端的外部元件建议配置

如“采集时间”部分所述，AD7280A的采集时间通过控制寄存器的位[D6:D5]状态来选择，这就允许用户灵活选择模拟输入端的外部元件。AD7280A模拟输入端的外部元件建议配置如图33所示。

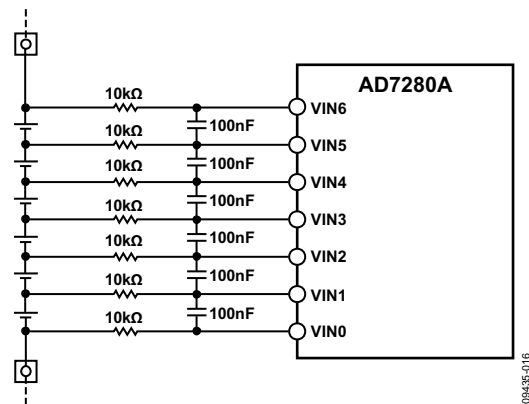


图33. 外部串联电阻和并联电容

模拟输入端串联10 kΩ电阻，如果这些输入过压或欠压，这些电阻可以保护模拟输入端。差分输入端上的100 nF电容与10 kΩ电阻一起构成一个低通滤波器，其截止频率为80 Hz。采用这些外部元件时，可以使用400 ns的默认采集时间，此时采集和转换总时间为1 μs。

### 以菊花链连接的多个AD7280A的电池电压和辅助ADC输入转换

AD7280A配有一个菊花链接口，支持将最多八个器件堆叠起来，而无需单独隔离。菊花链接口的特性之一是通过单个转换开始命令启动菊花链堆叠中的所有器件的转换。转换开始命令沿着菊花链向上传递，从主器件依次传递到各AD7280A。各AD7280A之间的延迟时间为 $t_{\text{DELAY}}$ ，如图34所示。菊花链中主AD7280A转换开始与最后一个AD7280A器件转换开始之间的最大延迟等于 $t_{\text{DELAY}}$ 乘以从

AD7280A的数目。所有电池电压和辅助ADC输入转换的总转换时间可以通过下式计算：

$$\text{总转换时间} = ((t_{\text{ACQ}} + t_{\text{CONV}}) \times (\text{每个器件的转换次数})) - t_{\text{ACQ}} + ((N - 1) \times t_{\text{DELAY}})$$

其中：

$t_{\text{ACQ}}$  为AD7280A的模拟输入采集时间(见表9)。

$t_{\text{CONV}}$  为AD7280A的转换时间，参见表3。“每个器件的转换次数”等于选定要转换的输入数(6、9或12，如表8所示)乘以每路输入选择的均值次数(1、2、4或8)。

N是菊花链中AD7280A的数目。

$t_{\text{DELAY}}$  为相邻AD7280A器件之间传递转换开始命令的延迟时间，参见表3。

表10列出了AD7280A的三种可能配置的总转换时间。

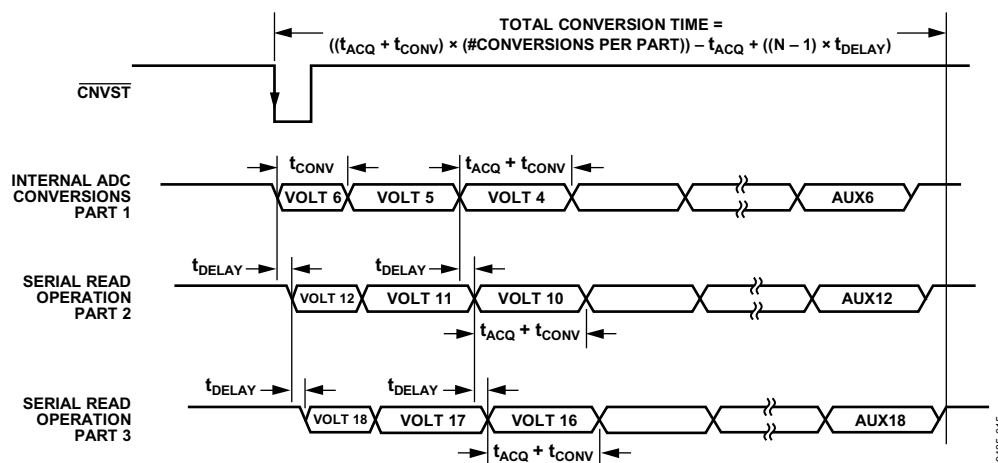


图34. 菊花链连接的三个AD7280A的ADC转换和回读

表10. 三个AD7280A配置示例的转换时间， $T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$

位 [D15:D14]	位 [D10:D9]	位 [D6:D5]	配置	每个器件的转换时间	48通道堆叠的总转换时间
00	00	00	12通道; $t_{\text{CONV}} = 695 \text{ ns}$ ; $t_{\text{ACQ}} = 465 \text{ ns}$ ; 均值 = 0	13.46 μs	15.2 μs
		01	12通道; $t_{\text{CONV}} = 695 \text{ ns}$ ; $t_{\text{ACQ}} = 1.01 \mu\text{s}$ ; 均值 = 0	19.45 μs	21.2 μs
		10	12通道; $t_{\text{CONV}} = 695 \text{ ns}$ ; $t_{\text{ACQ}} = 1.46 \mu\text{s}$ ; 均值 = 0	24.4 μs	26.15 μs
		11	12通道; $t_{\text{CONV}} = 695 \text{ ns}$ ; $t_{\text{ACQ}} = 1.89 \mu\text{s}$ ; 均值 = 0	29.13 μs	30.9 μs
10	00	00	6通道; $t_{\text{CONV}} = 695 \text{ ns}$ ; $t_{\text{ACQ}} = 465 \text{ ns}$ ; 均值 = 0	6.5 μs	8.23 μs
		01	6通道; $t_{\text{CONV}} = 695 \text{ ns}$ ; $t_{\text{ACQ}} = 1.01 \mu\text{s}$ ; 均值 = 0	9.22 μs	10.97 μs
		10	6通道; $t_{\text{CONV}} = 695 \text{ ns}$ ; $t_{\text{ACQ}} = 1.46 \mu\text{s}$ ; 均值 = 0	11.47 μs	13.22 μs
		11	6通道; $t_{\text{CONV}} = 695 \text{ ns}$ ; $t_{\text{ACQ}} = 1.89 \mu\text{s}$ ; 均值 = 0	13.62 μs	15.37 μs
00	11	00	12通道; $t_{\text{CONV}} = 695 \text{ ns}$ ; $t_{\text{ACQ}} = 465 \text{ ns}$ ; 均值 = 8	110.9 μs	112.65 μs
		01	12通道; $t_{\text{CONV}} = 695 \text{ ns}$ ; $t_{\text{ACQ}} = 1.01 \mu\text{s}$ ; 均值 = 8	162.67 μs	164.42 μs
		10	12通道; $t_{\text{CONV}} = 695 \text{ ns}$ ; $t_{\text{ACQ}} = 1.46 \mu\text{s}$ ; 均值 = 8	205.42 μs	207.17 μs
		11	12通道; $t_{\text{CONV}} = 695 \text{ ns}$ ; $t_{\text{ACQ}} = 1.89 \mu\text{s}$ ; 均值 = 8	246.27 μs	248.02 μs

# AD7280A

## 转换窗口

如“转换电池电压和辅助ADC输入”部分所述，AD7280A以预定的序列转换所选的电池电压和辅助ADC输入(参见图31)。如“电路信息”部分所述，AD7280A主要由高压输入多路复用器、低压输入多路复用器和SAR型ADC组成。高压多路复用器依次将6个电池电压通道提供给ADC，控制权然后转移给低压多路复用器，以便转换6个辅助ADC通道。完成所有选定的转换后，控制权交回高压多路复用器，AD7280A准备接收下一个有效转换开始命令。

AD7280A的转换窗口包括选定通道的实际转换时间(见表10)，以及将控制权交还高压多路复用器并配置为开始采集VIN6与VIN5之间的电池电压所需的额外时间。转换窗口决定了连续转换开始命令之间应等待的最短时间。

AD7280A的转换窗口可以通过下式计算：

$$\text{转换窗口} = \text{总转换时间} + 80 \mu\text{s}$$

其中，“总转换时间”可以针对单个器件或一系列器件计算，如“转换电池电压和辅助ADC输入”部分所述。

## 自测转换

AD7280A可以执行自测转换，以便验证ADC和基准电压缓冲器的工作状态。自测转换是对内部1.2 V带隙基准电压执行，转换的电压范围是0 V至5 V。自测转换既可以在单个AD7280A上启动，也可以在菊花链中的所有AD7280A上同时启动。

转换结果可以通过“串行接口”部分说明的读取协议回读。自测转换结果一般在代码970与990之间。

自测转换也可以用来验证报警输出的工作状态，如“报警输出”部分所述。

## 少于6个电压单元的连接

AD7280A提供6个输入通道用于电池单元电压测量。它也可以用于需要6个以下电压测量的应用中。在这类应用中，应注意确保各电池电压之和仍然超过最小 $V_{DD}$ 电源电压。因此，推荐连接到各AD7280A的最少电池单元数量为4。还应注意确保VIN6输入上的电压始终大于或等于 $V_{DD}$ 电源引脚上的电压。例如，在5个电池单元连接到AD7280A的应用中，应将单元5的电池电压施加于VIN6和VIN5上，VIN4和VIN5输入应短接在一起。图35显示了四电池单元监控应用中电池与AD7280A的连接示例。

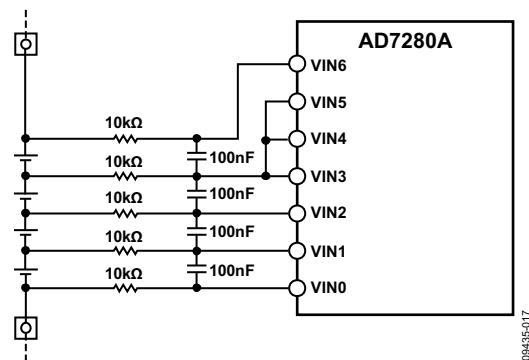


图35. 四电池单元应用的典型连接

无论用户应用需要多少电池单元电压测量，AD7280A都会采集和转换全部6个电池电压输入通道上的电压。所有6个电压通道的转换数据通过SPI/菊花链接口提供给DSP/微处理器。用户应忽略应用不需要的转换数据。

还可以从菊花链中的各器件回读单个电池电压转换结果，方法是各器件的读取寄存器设置为回读所需的转换结果(参见“与AD7280A接口示例”部分中的示例4)。然而，如上文所述，所有6个电池电压通道都会被转换。在这种模式下使用器件时，总转换采样速率应受相应通道数(通过控制寄存器的位[D15:D14]选择)需要的转换窗口限制。

使用报警功能时，用户应正确设置报警寄存器，确保短接通道不会错误地触发报警报警输出(参见“报警输出”部分)。

## 辅助ADC输入

AD7280A向ADC提供6路单端模拟输入——AUX1至AUX6，可用来转换热敏电阻温度测量电路的电压输出。如果不需要温度测量，或者不需要测量个别单元的温度，则可以利用辅助ADC输入转换任何其它0 V至5 V的输入信号。

AD7280A可以配置为对所有6个辅助ADC通道、3个辅助ADC通道(AUX1、AUX3和AUX5)或0个辅助ADC输入通道进行转换。转换次数通过控制寄存器的位[D15:D14]设置。AD7280A提供给DSP/微处理器回读的转换结果数量通过控制寄存器的位[D13:D12]设置。还可以从菊花链中的各器件回读单个辅助ADC转换结果，方法是将各器件的读取寄存器设置为回读所需的转换结果(参见“与AD7280A接口示例”部分中的示例4)。如果在这种模式下使用器件，总转换采样速率应受相应通道数(通过控制寄存器的位[D15:D14]选择)需要的转换窗口限制。

在使用报警功能但只需一两路辅助ADC输入的应用中，首先应将控制寄存器的位[D15:D12]设置为0101，使AD7280A完成并回读仅三路辅助ADC转换。通道AUX5和AUX3可以通过写入报警寄存器的位[D1:D0]而免于报警检测(参见“报警输出”部分的表12)。

## 热敏电阻端接输入

如果使用热敏电阻电路测量各电池单元的温度，则对于每路辅助ADC输入测量，可以使用热敏电阻端接引脚AUX<sub>TERM</sub>端接热敏电阻输入，这样就能将端接电阻要求从6个电阻减至1个。使用AUX<sub>TERM</sub>输入时，控制寄存器的位D3应设为1。

注意，由于建立时间要求，热敏电阻端接电阻选项只能用在AD7280A的采集时间被设置为最高值(1.6 μs)的情况下。采集时间通过设置控制寄存器的位[D6:D5]进行配置(参见表9)。

在图36中，端接电阻置于V<sub>SS</sub>与AUX<sub>TERM</sub>之间。AUX<sub>TERM</sub>输入可以将热敏电阻输入端接至热敏电阻电路的高电压或低电压。

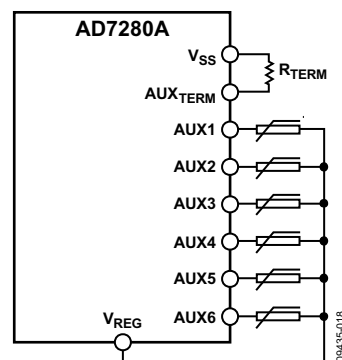


图36. 使用热敏电阻端接电阻的典型电路

## 电源要求

正常工作时，即非关断模式下，AD7280A的功耗取决于器件的工作模式。该器件有如下三种不同的工作模式：

- 电压和辅助ADC输入转换
- AD7280A配置和数据回读
- 电池平衡

将电压和/或辅助ADC输入转换为数字输出时，AD7280A的功耗最高。转换时间最短为6 μs，具体取决于AD7280A的配置。转换期间，AD7280A的典型功耗为6.9 mA(参见表2)。

当配置菊花链连接的多个AD7280A时，或者从多个AD7280A回读电压和/或辅助ADC转换结果时，各AD7280A的典型功耗为6.5 mA(参见表2)。从48个锂离子电池单元回读电压转换结果所需的时间最短为1.54 ms，具体取决于接口(SCLK)时钟速度。

当电池平衡输出开启时，AD7280A的典型功耗为6.4 mA(参见表2)。电池平衡输出的开启时间由用户定义。

当AD7280A不是在上述任何一种工作模式下工作时，建议关断器件，详见“关断”部分。这会显著降低菊花链中各AD7280A的功耗，避免不必要地消耗锂离子电池单元的电力，并且有助于整个电池组上的各器件之间的电流匹配。

# AD7280A

## 关断

AD7280A提供两种关断选项：

- 完全关断(硬件)
- 软件关断

### 完全关断(硬件)

拉低 $\overline{\text{PD}}$ 引脚可以将AD7280A置于完全关断模式，此时最大功耗仅5  $\mu\text{A}$ 。 $\overline{\text{PD}}$ 引脚的下降沿关断所有模拟和数字电路。

AD7280A的 $\overline{\text{PD}}$ 引脚上有一个数字延迟滤波器，防止硬件 $\overline{\text{PD}}$ 引脚上的噪声或毛刺引起关断。要启动硬件关断， $\overline{\text{PD}}$ 引脚应保持低电平约130  $\mu\text{s}$ 。同样，要使AD7280A退出关断模式， $\overline{\text{PD}}$ 引脚也应保持高电平约130  $\mu\text{s}$ 。初始上电时，数字延迟滤波器不起作用。 $\overline{\text{PD}}$ 上升沿后约5  $\mu\text{s}$ 时，AD7280A接受上电请求。

将AD7280A置于完全关断模式时， $\text{AV}_{\text{CC}}$ 和 $\text{DV}_{\text{CC}}$ 必须降至0V，不得通过任何外部途径保持高电平。如果辅助ADC输入大于内部ESD保护二极管的正偏电压， $\text{AV}_{\text{CC}}$ 和 $\text{DV}_{\text{CC}}$ 可能会意外保持高电平。因此，当器件被置于完全关断模式时，建议让辅助ADC输入回到0V。

此外，当器件被置于完全关断模式时，AD7280A主器件上的所有数字输入都必须回到0V(参见图37)。然而，如果使用外部 $\text{V}_{\text{DRIVE}}$ 电源，即 $\text{V}_{\text{DRIVE}}$ 未连接到 $\text{V}_{\text{REG}}$ ，则只有 $\overline{\text{CNVST}}$ 线必须回到低电平(参见图38)。

当AD7280A被置于完全关断模式，并且 $\text{V}_{\text{REG}}$ 和 $\text{V}_{\text{REF}}$ 引脚通过1  $\mu\text{F}$ 电容去耦，器件必须保持完全关断状态至少2 ms。这是为了确保 $\text{V}_{\text{REG}}$ 和 $\text{V}_{\text{REF}}$ 去耦电容充分放电，以便在AD7280A重新上电时，内部上电复位电路能够启动。

此时间从 $\overline{\text{PD}}$ 引脚的下降沿开始计算。图18显示了AD7280A关断时 $\text{V}_{\text{REG}}$ 和 $\text{V}_{\text{REF}}$ 引脚上的电压曲线，这些引脚通过1  $\mu\text{F}$ 电容去耦。图20所示为类似的曲线，不过 $\text{V}_{\text{REG}}$ 和 $\text{V}_{\text{REF}}$ 引脚上的去耦电容为10  $\mu\text{F}$ 。

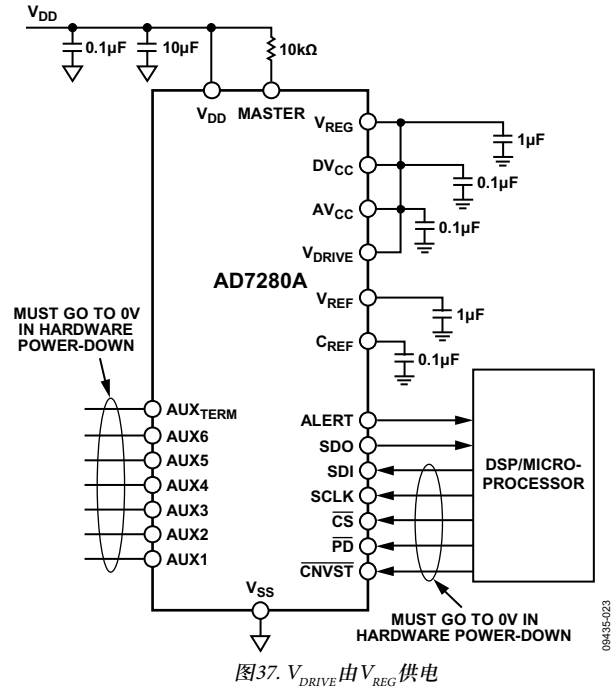


图37.  $\text{V}_{\text{DRIVE}}$ 由 $\text{V}_{\text{REG}}$ 供电

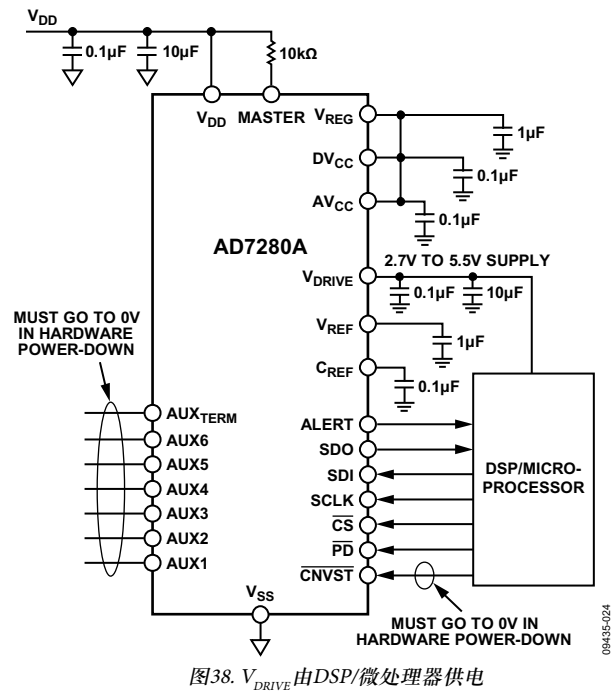


图38.  $\text{V}_{\text{DRIVE}}$ 由DSP/微处理器供电



## 软件关断

通过串行接口将控制寄存器的位D8设为1，可以将AD7280A置于软件关断模式，此时功耗为3.8 mA。产生软件关断之前，应关闭CNVST引脚(参见CNVST控制寄存器部分)。当AD7280A通过串行接口关断时，调节器、基准电压源和菊花链电路保持上电，其余模拟和数字电路关断。这是为了确保器件或菊花链连接的多个器件能够正确接收到上电信号。

## 关断定时器

PD定时器寄存器允许用户设置一定的时间，经过该时间后，AD7280A自动关断。该定时器的作用是在 $\overline{\text{PD}}$ 输入的下沿(或将控制寄存器的位D8置1)与AD7280A关断之间产生一个时间延迟。PD定时器可以设置0分钟到36.9分钟的值，分辨率为71.5秒。用户首先应写入PD定时器寄存器，以定义所需的延迟时间。随后，在 $\overline{\text{PD}}$ 输入的下沿或将控制寄存器的位D8设为1时，PD定时器就会启动。经过设定的时间后，AD7280A检查 $\overline{\text{PD}}$ 引脚的状态。如果 $\overline{\text{PD}}$ 引脚为低电平，则AD7280A关断。如果 $\overline{\text{PD}}$ 引脚为高电平，器件不会关断，而是继续正常工作。上电时PD定时器寄存器的默认值为0x00。

计数器启动后，如果写入PD定时器寄存器，则计数器复位为0。计数器随后会自动重新启动，无需用户再次输入，计数到PD定时器寄存器中的新值。如果PD定时器寄存器中的新值为0，则器件检查 $\overline{\text{PD}}$ 引脚的状态，如果 $\overline{\text{PD}}$ 引脚为低电平，则器件关断。注意，当PD定时器活动时(例如由 $\overline{\text{PD}}$ 引脚的下沿激活)， $\overline{\text{PD}}$ 引脚上随后的上升沿不会禁用活动的PD定时器。建议 $\overline{\text{PD}}$ 引脚保持低电平，直到活动的PD定时器超时为止。

## 上电时间

如“关断”部分所述，AD7280A完全关断时( $\overline{\text{PD}}$ 输入低电平有效)，所有模拟和数字电路均关断。当内部基准电压源通过1  $\mu\text{F}$ 电容去耦时，从硬件关断状态上电的推荐时间为5.5 ms。在此期间，建议不要启动任何转换，否则可能导致数据不准确。

软件关断会关断AD7280A内除调节器、1.2 V带隙基准电压源和菊花链电路以外的所有模拟和数字电路。当 $V_{\text{REF}}$ 引脚通过1  $\mu\text{F}$ 电容去耦时，从软件关断状态上电的推荐时间为1 ms。

## 电池平衡输出

AD7280A提供6路电池平衡输出，可用于驱动作为电池平衡电路一部分的外部晶体管的栅极。每个CBx输出可设置为提供0V或5V输出，以被平衡电池单元的负极绝对幅度为基准。例如，CB6输出提供相对于VIN5模拟输入电压的0V或5V输出。CBx输出通过写入电池平衡寄存器来设置。上电时电池平衡寄存器的默认值为0x00。

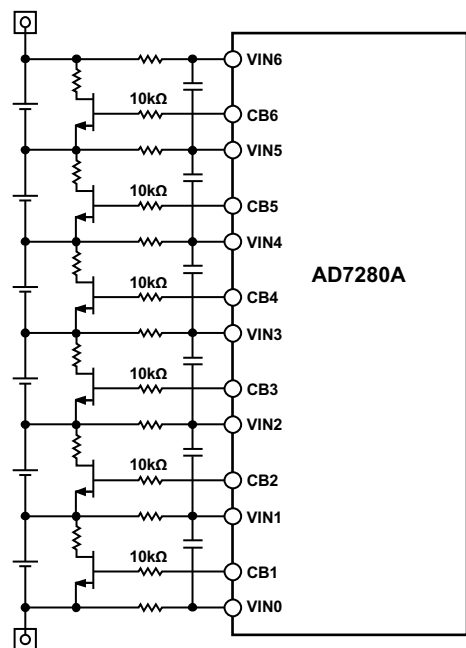


图39. 电池平衡配置

如“关断定时器”部分所述，可以设置AD7280A的关断定时器。利用该定时器，可以使电池平衡发生在AD7280A关断之前的一定时间。关断定时器独立于电池平衡定时器。如果未设置关断定时器，即PD定时器寄存器为默认值0x00，则 $\overline{\text{PD}}$ 引脚的下沿关闭CBx输出并关断AD7280A。如果设置了关断定时器，则经过设定的关断时间并且AD7280A关断后，CBx输出关断。

在以菊花链连接两个或更多AD7280A的应用中，建议在AD7280A的CBx输出与外部电池平衡晶体管的栅极之间放置串联电阻。如果外部电池平衡晶体管在监控电路与电池组的初始连接期间损坏，这些电阻可以保护AD7280A。还应考虑在监控电路与电池组的初始连接期间为这些外部晶体管提供保护。

可以通过一个例子来说明外部晶体管如何损坏，假设一个连接序列如下：首先提供系统地(菊花链中主AD7280A的地电源)，然后连接任何一个电池单元，其电位足够高，超过电池平衡晶体管的 $V_{GS}$ ，例如40 V。如果这两个连接是系统首先进行的连接，则40 V电压会通过一个串联电阻施加于AD7280A的VINx引脚之一。40 V电池连接也会直接施加于电池平衡晶体管之一的源极输入。然而，由于没有为AD7280A的 $V_{DD}$ 引脚提供电源，因此所有CBx输出均为0 V。这就导致外部晶体管的 $V_{GS}$ 上出现40 V的反向电压，因而可能会损坏器件。

## 电池平衡定时器

AD7280A提供6个电池平衡定时器寄存器，以使用户设置各CBx输出的开启时间。CBx定时器可以设置0分钟到36.9分钟的值，分辨率为71.5秒。CBx定时器寄存器的值为0x00时，表示定时器未激活。CBx定时器寄存器中设置的非零值可配置CBx定时器以供使用，但只有写入电池平衡寄存器后，CBx输出和CBx定时器才会启动。在设定的各CBx时间结束时，相应的CBx输出回到默认的0 V输出状态，以被平衡电池单元的负极绝对幅度为基准。与此同时，电池平衡寄存器复位，CBx定时器寄存器继续保持设定的值。上电时CBx定时器寄存器的默认值为0x00。

使用电池平衡定时器特性时，应注意各电池平衡输出的定时器采用单个CB计数器工作。将任意CBx定时器寄存器设置为非零值时，对电池平衡寄存器写入非零值会激活此计数器。计数器的当前值与各CBx定时器寄存器的设定值每隔4.5秒(71.5秒/16)比较一次。当计数器中的值达到CBx定时器寄存器中的值时，与该CBx定时器寄存器相对应的电池平衡输出关闭。注意，电池平衡寄存器的优先级高于CBx定时器寄存器。即使未达到CBx定时器寄存器中的值，通过写入电池平衡寄存器也能关闭CBx输出。

将一个零值或非零值写入活动的CBx定时器寄存器(对应的CB输出开启)，会导致电池平衡计数器复位并且自动重新启动。注意，用0覆盖CBx定时器会重新启动计数器，但因为此时的定时器值为0，所以相应的CB输出关闭。写入非活动CBx定时器寄存器(对应的CB输出未开启)对电池平衡计数器无影响。

## 设置电池平衡定时器

建议在激活CB计数器之前，将所需的CBx定时器值写入各CBx定时器寄存器。在计数器运行时更改CBx定时器值是可能的，但写入活动的CBx定时器寄存器会复位计数器，如“电池平衡定时器”部分所述。

### 电池平衡定时器示例1

下列步骤将214.5秒的值写入CB1和CB2定时器寄存器。

1. 将CB1定时器寄存器和CB2定时器寄存器的位[D4:D3]设为高电平。
2. 将电池平衡寄存器的位[D3:D2]设为高电平。
3. 等待60秒。
4. 将CB3定时器寄存器的位[D4:D3]设为高电平。
5. 将电池平衡寄存器的位[D4:D2]设为高电平。

本例中，CB1和CB2输出开启，电池平衡计数器活动。等待60秒后，将214.5秒的值写入CB3定时器寄存器，CB3输出开启，CB1和CB2输出保持开启状态。本例中，所有三路CB输出同时关闭(214.5 sec)，这是因为在设置CB3定时器寄存器并选择CB3输出之前，CB计数器已经激活。

### 电池平衡定时器示例2

本例的步骤序列与“电池平衡定时器示例1”部分所述相同，但等待时间从60秒延长到214.5秒以上的任何值。

初始步骤设置CB1和CB2定时器并激活CB1和CB2输出。然而，由于现在的等待时间比CB1和CB2定时器的设定时间长，因此CB1和CB2定时器在执行其它写操作以配置CB3之前超时。CB1和CB2输出关闭，将0写入电池平衡寄存器的位[D3:D2]，CB计数器复位到0x00，然后接收用以设置CB3定时器和开启CB3输出的命令。

本例中，对电池平衡寄存器的第二次写入(用以选择CB1、CB2和CB3输出)会再次激活CB计数器。CB1、CB2和CB3输出开启，如果不对AD7280A写入其它命令，则所有三路输出在CB计数器重新激活后214.5秒时关闭。

## 报警输出

AD7280A的报警输出可以指示是否发生下列故障：

- 电池单元过压
- 电池单元欠压
- 辅助ADC过压
- 辅助ADC欠压

每次转换完成后，电池电压和辅助ADC测量结果都会与报警阈值比较。报警阈值通过写入电池单元过压、电池单元欠压、AUX ADC过压和AUX ADC欠压寄存器来设置。如果电池电压和/或辅助ADC结果超出设定的报警阈值，就会产生报警输出。

通过写入报警寄存器，可以将报警输出配置为静态或动态输出。静态报警输出是一个高电平信号，如果电池电压或辅助ADC输入转换的结果为过压或欠压，它就会被拉低。动态报警输出是一个方波，其频率可以设置为100 Hz、1 kHz或10 kHz。报警输出可以用作菊花链的一部分，这种情况下，应将菊花链顶端的AD7280A，即离DSP/微处理器最近的AD7280A设置为产生初始报警输出，并将所有其它器件设置为允许报警信号通过。如果转换结果超出设定的阈值，无论是在产生初始报警信号的器件上，还是在菊花链中的其它器件上，该报警信号都会被拉低，表明发生报警状况。位于菊花链末端并与DSP/微处理器相连的主AD7280A接收来自菊花链的报警信号，并以标准数字电压格式传递给DSP/微处理器。报警寄存器的配置设置如表11和表12所示。

**表11. 报警寄存器设置，位[D7:D4]<sup>1</sup>**

位[D7:D6]	位[D5:D4]	操作
00	XX	不产生或传递报警信号(默认)
01	XX	产生一个静态(高电平)报警信号，沿菊花链向下传递
10	00	产生一个100 Hz方波报警信号，沿菊花链向下传递
10	01	产生一个1 kHz方波报警信号，沿菊花链向下传递
10	10	产生一个10 kHz方波报警信号，沿菊花链向下传递
10	11	保留
11	XX	传递来自菊花链中电位较高的AD7280A的报警信号

<sup>1</sup> X表示无关。

**表12. 报警寄存器设置，位[D3:D0]<sup>1</sup>**

位[D3:D2]	位[D1:D0]	操作
00	XX	报警检测包括所有6个电压通道(默认)
01	XX	VIN5免于报警检测
10	XX	VIN5和VIN4免于报警检测
11	XX	保留
XX	00	Inclua报警检测包括所有选定要转换的AUX ADC通道 <sup>2</sup> (默认) DC channels
XX	01	AUX5免于报警检测 <sup>3</sup>
XX	10	AUX5和AUX3免于报警检测 <sup>3</sup>
XX	11	保留

<sup>1</sup> X表示无关。

<sup>2</sup> 如果控制寄存器中选择6个辅助ADC通道进行转换，则报警检测包括6个辅助ADC通道。如果控制寄存器中选择3个辅助ADC通道进行转换，则报警检测包括3个辅助ADC通道。

<sup>3</sup> 要使AUX5或AUX5/AUX3免于报警检测，必须在控制寄存器中选择仅转换3个辅助ADC输入通道。

有些应用不需要6个电压测量(参见“少于6个电压单元的连接”部分)。如图35所示，建议将AD7280A上不使用的通道短接到其下方的通道。这类应用中，为防止报警输出不当触发，AD7280A允许用户选择最多两个电压通道免于过压/欠压检测。这可以通过报警寄存器的位[D3:D2]来设置。用户也可以使所有或选定的辅助ADC通道免于检测，这可以通过报警寄存器的位[D1:D0]和控制寄存器的位[D15:D14]来共同设置。

报警输出的工作状态可以通过启动自测转换来验证。自测转换会转换1.2 V带隙基准电压，如果电池单元欠压阈值的设置高于1.2 V，就会触发报警输出。要测试报警输出，应在离DSP/微处理器最近的AD7280A上启动自测转换。

报警输出的操作也可以通过如下方式验证：根据一个已知的输入电压提高或降低阈值，以触发报警状况。AD7280A菊花链中各器件的报警操作可以通过如下等方式验证：将该器件的电池单元过压阈值降低到这些单元的输入电压值以下，对菊花链中的所有器件启动转换，报警信号经过该器件时就会被拉低。然后可以将该器件的相关阈值恢复到原先的值，并对菊花链中的下一个器件重复执行上述过程。

## 寄存器映射

表13

寄存器名称	寄存器地址	寄存器数据	读/写寄存器
电池电压1	0x00	D11 至 D0	只读
电池电压2	0x01	D11 至 D0	只读
电池电压3	0x02	D11 至 D0	只读
电池电压4	0x03	D11 至 D0	只读
电池电压5	0x04	D11 至 D0	只读
电池电压6	0x05	D11 至 D0	只读
AUX ADC 1	0x06	D11 至 D0	只读
AUX ADC 2	0x07	D11 至 D0	只读
AUX ADC 3	0x08	D11 至 D0	只读
AUX ADC 4	0x09	D11 至 D0	只读
AUX ADC 5	0x0A	D11 至 D0	只读
AUX ADC 6	0x0B	D11 至 D0	只读
自测	0x0C	D11 至 D0	只读
控制	0x0D	D15 至 D8	读/写
	0x0E	D7 至 D0	读/写
电池单元过压	0x0F	D7 至 D0	读/写
电池单元欠压	0x10	D7 至 D0	读/写
AUX ADC过压	0x11	D7 至 D0	读/写
AUX ADC欠压	0x12	D7 至 D0	读/写
报警	0x13	D7 至 D0	读/写
电池平衡	0x14	D7 至 D0	读/写
CB1定时器	0x15	D7 至 D0	读/写
CB2定时器	0x16	D7 至 D0	读/写
CB3定时器	0x17	D7 至 D0	读/写
CB4定时器	0x18	D7 至 D0	读/写
CB5定时器	0x19	D7 至 D0	读/写
CB6定时器	0x1A	D7 至 D0	读/写
PD定时器	0x1B	D7 至 D0	读/写
读取	0x1C	D7 至 D0	读/写
CNVST控制	0x1D	D7 至 D0	读/写

## 电池电压寄存器

电池电压寄存器存储各电池单元输入的转换结果。转换结果为12位直接二进制格式。

## 辅助ADC寄存器

AUX ADC寄存器存储各辅助ADC输入的转换结果。转换结果为12位直接二进制格式。

## 自测寄存器

自测寄存器存储ADC自测的转换结果。转换结果为12位直接二进制格式。

## 控制寄存器

控制寄存器为16位寄存器，用于配置AD7280A。控制寄存器中各位的详细信息参见表14。

表14. 控制寄存器设置

位	描述
[D15:D14]	选择转换输入 00 = 6个电池电压和6个辅助ADC(默认) 01 = 6个电池电压和AUX1、AUX3、AUX5 10 = 仅6个电池电压 11 = ADC自测
[D13:D12]	读取转换结果 00 = 6个电压和6个辅助ADC(默认) 01 = 6个电压和AUX1、AUX3、AUX5 10 = 仅6个电池电压 11 = 无读取操作
D11	转换开始格式 0 = CNVST输入的下降沿(默认) 1 = $\overline{CS}$ 输入的上升沿
[D10:D9]	转换均值 00 = 仅单次转换(默认) 01 = 2次转换的均值 10 = 4次转换的均值 11 = 8次转换的均值
D8	关断格式 0 = $\overline{PD}$ 输入的下降沿(默认) 1 = 软件关断
D7	软件复位 0 = 使AD7280A退出复位状态(默认) 1 = 复位AD7280A
[D6:D5]	设置采集时间 00 = 400 ns(默认) 01 = 800 ns 10 = 1.2 $\mu$ s 11 = 1.6 $\mu$ s
D4	保留, 置1
D3	热敏电阻端接电阻 0 = 不起作用(默认) 1 = 连接端接电阻
D2	锁定器件地址 0 = 不锁定新器件地址, 继续以器件地址0x00(默认)工作 1 = 器件锁定所提供的新器件地址
D1	递增器件地址 0 = 沿菊花链向上传输数据时, 不递增器件地址 1 = 沿菊花链向上传输数据时, 递增器件地址(默认)
D0	菊花链寄存器回读 0 = 不起作用, 在单寄存器回读模式下读取寄存器 1 = 设置菊花链进行寄存器回读(默认)

### 选择转换输入

控制寄存器的位[D15:D14]决定转换开始命令发出后转换哪些电池电压和辅助ADC输入。上电时D15和D14的默认值为00。

### 读取转换结果

控制寄存器的位[D13:D12]决定将哪些电池电压和辅助ADC转换结果提供给串行或菊花链数据输出引脚以供回读。上电时D13和D12的默认值为00。

### 转换开始格式

AD7280A的转换可以通过硬件 $\overline{\text{CNVST}}$ 引脚或通过发出软件转换开始命令来启动。控制寄存器的位D11决定转换是在 $\overline{\text{CNVST}}$ 输入的下降沿启动还是在 $\overline{\text{CS}}$ 输入的上升沿启动。上电时的默认格式为 $\overline{\text{CNVST}}$ 引脚，即D11为0。当使用 $\overline{\text{CS}}$ 输入的上升沿启动转换时，位D11在转换启动后复位为0。

### 转换均值

控制寄存器的位[D10:D9]决定每路输入要完成的转换次数，平均结果存储在相关结果寄存器中。用户可以选择仅单次转换或两次、四次、八次转换的平均结果。上电时位[D10:D9]的默认值为00，即仅单次转换。

### 关断格式

控制寄存器的位D8置1时，AD7280A进入软件关断状态。详情参见“关断”部分。上电时位D8的默认值为0。

### 软件复位

控制寄存器的位D7允许用户启动AD7280A的软件复位。完成复位操作需要两个写命令。为使AD7280A复位，必须将位D7设为1。然后必须将位D7设为0，使AD7280A退出复位状态。除控制寄存器的低位字节(地址0x0E)外，软件复位会将所有用户可配置的寄存器复位到默认值。执行软件复位时，应注意确保位[D6:D0]不会被不当覆盖。

### 设置采集时间

控制寄存器的位[D6:D5]决定ADC的采集时间。详情参见“采集时间”部分。采集时间的默认值为400 ns，即00。

### 热敏电阻端接电阻

如果用户希望在AUXTERM引脚上使用单个热敏电阻端接电阻，则应将控制寄存器的位D3置1。注意，由于建立时间要求，热敏电阻端接电阻选项只能用在AD7280A的采集时间被设置为最高值(1.6  $\mu\text{s}$ ，位[D6:D5]设为11)的情况下。D3的默认值为0。

### 锁定器件地址

控制寄存器的位D2与位D1一起使用，允许用户定义并锁定菊花链中各AD7280A的器件地址。位D1用于产生各器件地址，然后以写命令形式提供给菊花链中的各AD7280A。当位D2置1时，AD7280A锁定提供给它的器件地址，该新器件地址用于所有随后的CRC计算。当位D2置0时，AD7280A不锁定器件地址。这种情况下，CRC计算使用器件地址0x00。D2的默认值为0。

### 递增器件地址

AD7280A沿着菊花链向上传输写命令时，会接收到作为该写命令一部分的器件地址，控制寄存器的位D1决定AD7280A是否递增器件地址。当位D1置1时，随着命令沿着菊花链向上传输，器件地址递增。这种工作模式用在初始上电和退出硬件关断时，以便定义菊花链堆叠中各AD7280A的器件地址。当位D1置0时，随着命令沿着菊花链向上传输，器件地址无变化。D1的默认值为1。

### 菊花链寄存器回读

控制寄存器的位D0用于使能对菊花链中各AD7280A的寄存器回读。当位D0置1时，施加足够的时钟可以将读取寄存器识别的寄存器地址中存储的数据依次从各AD7280A移出。该数据沿着菊花链向下传递，由DSP/微处理器回读。当位D0置0时，菊花链读取禁用。更多信息请参阅“菊花链接口”部分和“与AD7280A接口示例”部分。D0的默认值为1。

### 电池过压寄存器

电池过压寄存器决定AD7280A的高压阈值。如果电池电压转换结果超过过压阈值，就会触发报警输出。AD7280A允许用户在1 V至5 V范围内设置过压阈值。过压阈值的分辨率为8位，即16 mV。上电时过压阈值的默认值为0xFF (5 V)。

# AD7280A

## 电池欠压寄存器

电池欠压寄存器决定AD7280A的低压阈值。如果电池电压转换结果低于欠压阈值，就会触发报警输出。AD7280A允许用户在1 V至5 V范围内设置欠压阈值。欠压阈值的分辨率为8位，即16 mV。上电时欠压阈值的默认值为0x00 (1 V)。

## AUX ADC过压寄存器

AUX ADC过压寄存器决定AD7280A辅助ADC输入的高压阈值。超出此阈值的转换结果会触发报警输出。AD7280A允许用户在0 V至5 V范围内设置该阈值，分辨率为8位，即19 mV。上电时辅助ADC过压阈值的默认值为0xFF (5 V)。

## AUX ADC欠压寄存器

AUX ADC欠压寄存器决定AD7280A辅助ADC输入的低压阈值。低于此阈值的转换结果会触发报警输出。AD7280A允许用户在0 V至5 V范围内设置该阈值，分辨率为8位，即19 mV。上电时辅助ADC欠压阈值的默认值为0x00 (0 V)。

## 报警寄存器

报警寄存器决定报警功能的配置。报警可以配置为静态或动态信号。

- 静态信号是一个高电平信号，拉低表示电池单元或辅助ADC发生过压或欠压。
- 动态信号是一个方波，其频率可以设置为100 Hz、1 kHz或10 kHz。

当多个AD7280A以菊花链模式工作时，选择静态或动态报警仅在菊花链中电位最高的AD7280A上设置。菊花链中其余AD7280A的报警寄存器应设置为通过菊花链传递报警信号。每个器件通过菊花链传递静态或动态报警信号，或将信号拉低以表示电池单元或辅助ADC发生过压或欠压。

有关报警寄存器设置的更多信息，请参见表11和表12。上电时报警寄存器的默认值为0x00。

## 电池平衡寄存器

电池平衡寄存器决定6个电池平衡输出的状态。6个CBx输出通过写入电池平衡寄存器的位[D7:D2]来设置。电池平衡寄存器由软件复位或在硬件关断后复位。上电时电池平衡寄存器的默认值为0x00。

表15. 电池平衡寄存器设置

位	描述
D7	设置CB6输出 0 = 输出关闭 1 = 输出开启
D6	设置CB5输出 0 = 输出关闭 1 = 输出开启
D5	设置CB4输出 0 = 输出关闭 1 = 输出开启
D4	设置CB3输出 0 = 输出关闭 1 = 输出开启
D3	设置CB2输出 0 = 输出关闭 1 = 输出开启
D2	设置CB1输出 0 = 输出关闭 1 = 输出开启
[D1:D0]	保留，置0

## CBx定时器寄存器

CBx定时器寄存器允许用户设置各电池平衡输出的时间。AD7280A允许用户在0分钟至36.9分钟范围内设置CBx定时器的值，CBx定时器的分辨率为71.5秒。上电时CBx定时器寄存器的默认值为0x00。当CBx定时器值设置为0x00时，CBx定时器未激活，即CBx输出完全由电池平衡寄存器的内容控制。更多信息请参阅“电池平衡输出”部分。

表16. CBx定时器寄存器设置

位	描述
[D7:D3]	5位二进制码，用以在0分钟至36.9分钟范围内设置CB定时器的值。
[D2:D0]	保留，置000

### PD定时器寄存器

PD定时器寄存器允许用户配置一定的时间，经过该时间后，AD7280A自动关断。AD7280A允许用户在0分钟至36.9分钟范围内设置PD定时器的值，PD定时器的分辨率为71.5秒。同时使用PD定时器和CBx定时器时，PD定时器的值至少应比CBx定时器的设置值大71.5秒，因为PD定时器优先于CBx定时器。上电时PD定时器寄存器的默认值为0x00。

**表17. PD定时器寄存器设置**

位	描述
[D7:D3]	5位二进制码，用以在0分钟至36.9分钟范围内设置PD定时器的值。
[D2:D0]	保留，置000

### 读取寄存器

读取寄存器与控制寄存器的位[D13:D12]和位D0一起决定AD7280A的读取操作。要从单个AD7280A或AD7280A器件链回读单个寄存器，首先应将所需的寄存器地址写入读取寄存器。要从单个AD7280A或AD7280A器件链回读一系列转换结果，应将地址0x00写入读取寄存器。上电时读取寄存器的默认值为0x00。

**表18. 读取寄存器设置**

位	描述
[D7:D2]	要读取的寄存器的6位二进制地址
[D1:D0]	保留，置00

### CNVST控制寄存器

CNVST控制寄存器允许用户选通来自 $\overline{\text{CNVST}}$ 引脚的输入信号。

$\overline{\text{CNVST}}$ 控制寄存器的位D0可以使内部 $\overline{\text{CNVST}}$ 信号保持高电平，不受 $\overline{\text{CNVST}}$ 引脚上的外部噪声或毛刺影响。在高噪声环境中，可以利用该设置防止转换不当启动。使用 $\overline{\text{CS}}$ 的上升沿执行软件转换开始命令时，建议将位D0设为1以关闭 $\overline{\text{CNVST}}$ 引脚(参见“转换开始格式”部分)。

$\overline{\text{CNVST}}$ 控制寄存器的位D1可以在 $\overline{\text{CNVST}}$ 选通脉冲中开启一个窗口，以便仅让一个 $\overline{\text{CNVST}}$ 脉冲通过。在 $\overline{\text{CNVST}}$ 引脚的下降沿后，该窗口自动关闭。要使用该功能，用户应在每次转换启动请求之前将10写入 $\overline{\text{CNVST}}$ 控制寄存器的位[D1:D0]。

上电时 $\overline{\text{CNVST}}$ 控制寄存器的默认值为0x00。

**表19. CNVST控制寄存器设置**

位 [D7:D2]	位D1	位D0	描述
000000	0	0	$\overline{\text{CNVST}}$ 输入未选通(默认)
000000	X	1	$\overline{\text{CNVST}}$ 输入选通
000000	1	0	允许单个 $\overline{\text{CNVST}}$ 脉冲选通更多 $\overline{\text{CNVST}}$ 脉冲

## 串行接口

AD7280A串行接口为模式1 SPI兼容型，即时钟极性(CPOL)为0，时钟相位(CPHA)为1。接口由四个信号构成： $\overline{CS}$ 、SCLK、SDI和SDO。SDI线用于将数据传输至片内寄存器中，SDO线则用于读取片内寄存器和转换结果寄存器。SCLK是器件的串行时钟输入，所有数据传输(无论是SDI上还是SDO上)均相对于SCLK进行。数据应在SCLK下降沿读入AD7280A，并在SCLK上升沿读出AD7280A。 $\overline{CS}$ 输入用于对来往器件的串行数据进行帧传输。

AD7280A仅支持32位数据传输，在 $\overline{CS}$ 的上升沿复位一个计数器，确保AD7280A在 $\overline{CS}$ 的每个下降沿自动与DSP/微处理器重新同步。可以使用8位或16位字来构成一个32位命令，但为正确构建32位命令，必须使用单个32位宽 $\overline{CS}$ 帧。

通过写入控制寄存器的高位字节，也可以使用 $\overline{CS}$ 的上升沿启动转换序列。图2给出了AD7280A串行接口的时序图。有关菊花链接口的更多信息，请参阅“菊花链接口”部分。

### 写入AD7280A

在电池监控应用中，通过菊花链方式可以连接多达8个AD7280A，以便监控最多48个锂离子电池单元的电压。因此，除了要写入的数据以外，每个写操作还必须包括器件地址和寄存器地址。对菊花链中的所有AD7280A进行寻址时，还必须包括一个附加识别位。利用AD7280A的SPI接口和菊花链接口，使用一个32位写周期就能更新8个AD7280A的堆叠中的任何寄存器。32位写序列如表20所示。AD7280A还要求在每个写命令中包括一个8位CRC。

#### 器件地址

器件地址为5位地址，可以唯一地识别电池监控堆叠中的各AD7280A。初始上电时，各AD7280A配置为默认地址0x00。利用一个简单的命令序列就可以让堆叠中的各AD7280A采用唯一的器件地址(参见“AD7280A初始化”部分)。

表20. 32位写周期

器件地址 <sup>1</sup>	寄存器地址	寄存器数据	寻址所有器件	保留(0位)	8位CRC	位模式(010)
D31 至 D27	D26 至 D21	D20 至 D13	D12	D11	D10 至 D3	D2 至 D0

<sup>1</sup> 器件地址以LSB优先方式配置。例如，要寻址堆叠中的第二个器件，即第一个从器件，输入AD7280A的位序应当是10000。寄存器地址、数据位和CRC位则是以MSB优先方式输入。

AD7280A可以锁定器件地址，并在随后的读写命令中使用。器件地址以逆序(LSB优先)写入或读出AD7280A堆叠。

#### 寄存器地址

AD7280A的寄存器映射如表13所示。每个寄存器地址为6位，用于写入或读出AD7280A的片内寄存器时。

#### 寄存器数据

对AD7280A器件堆叠中的一个器件发出一个写命令时，要写入的数据为8位字。如表13所示，所有读/写寄存器都是8位宽。有关各寄存器正确设置的更多信息，请参见“寄存器映射”部分。

#### 寻址所有器件

除了向个别AD7280A发出写命令外，还可以向AD7280A菊花链中的所有器件同时发出写命令。要写入菊花链中的所有器件，须将写命令中的位D12设为1。发出写入所有器件的命令时，器件地址应设为0x00。此器件地址还用于计算与写入所有器件命令一起传输的8位CRC。

#### 8位CRC

AD7280A的所有写命令，无论是写入个别器件还是写入器件链，都包括一个8位循环冗余校验(CRC)。如果写命令中的CRC无效，则接收到该命令的AD7280A不会执行该命令。写命令的CRC根据写命令的位[D31:D11]计算，包括器件地址、寄存器地址、要写入的数据、寻址所有器件位和位D11。有关CRC的更多信息，请参阅“循环冗余校验”部分。

#### 位模式(010)

AD7280A的32位写命令的位[D2:D0]必须是固定的位模式010，它提供额外的验证级。对于AD7280A接收到的每个写命令，都会验证该位模式的位置是否正确。如果写命令中的位模式不正确，则接收到该命令的AD7280A不会执行该命令。



## 读取AD7280A

AD7280A有两类读操作：

- 读取转换结果
- 读取寄存器数据

从转换结果读取操作返回的数据包括器件地址、通道地址、写应答位、8位CRC信息以及12位转换数据。表21列出了转换结果读取操作的32位读周期。

从寄存器数据读取操作返回的数据包括器件地址、寄存器地址、写应答位、8位CRC信息以及8位寄存器数据。表22列出了寄存器数据读取操作的32位读周期。

利用AD7280A的SPI接口和菊花链接口，可以使用 $N \times 8 \times 32$ 位读周期读取8个AD7280A组成的堆叠中任何AD7280A的转换结果，其中N为相应器件完成的转换数量，即12、9或6(参见表8)。

### 器件地址

器件地址如“写入AD7280A”部分所述。使用菊花链回读模式从器件回读寄存器或转换数据时，必须将SDI线设置为写入特定地址，也就是说，不应让SDI线处于空闲高电平或低电平状态，并且必须将寻址所有器件位设为0。该地址必须是AD7280A器件链中的顶端器件，或者是一个值高于顶端器件的地址。建议写入可用的最高地址(地址0x1F)，并且将寻址所有器件位设为0。32位写命令为0xF800030A。

### 通道地址

利用通道地址可以唯一地识别各个电压和辅助ADC输入结果。每个通道地址为4位。寄存器映射中提供了各通道的地址(参见表13)。

**表21. 32位转换结果读取周期**

器件地址 <sup>1</sup>	通道地址	转换数据	写应答	8位CRC	保留(0位)
D31 至 D27	D26 至 D23	D22 至 D11	D10	D9 至 D2	D1 至 D0

<sup>1</sup> 器件地址以LSB优先方式配置。例如，要寻址堆叠中的第二个器件，即第一个从器件，输入AD7280A的位序应当是10000。寄存器地址、通道地址、数据位和CRC位则是以MSB优先方式输入。

**表22. 32位寄存器数据读取周期**

器件地址 <sup>1</sup>	寄存器地址	寄存器数据	保留(0位)	写应答	8位CRC	保留(0位)
D31 至 D27	D26 至 D21	D20 至 D13	D12 至 D11	D10	D9 至 D2	D1 至 D0

<sup>1</sup> 器件地址以LSB优先方式配置。例如，要寻址堆叠中的第二个器件，即第一个从器件，输入AD7280A的位序应当是10000。寄存器地址、数据位和CRC位则是以MSB优先方式输入。

## 寄存器地址

AD7280A的寄存器映射如表13所示。每个寄存器地址为6位，用于写入或读出AD7280A的片内寄存器时。

## 寄存器数据

寄存器数据为上一写命令请求的8位寄存器数据。

## 转换数据

转换数据为电池电压输入、辅助ADC输入或ADC自测转换的12位转换结果。

## 写应答位

如“写入AD7280A”部分所述，传输给AD7280A的写命令中包括一个8位CRC。CRC根据位[D31:D11]计算。CRC校验在器件执行写命令之前完成。

AD7280A使用相同的CRC算法计算CRC，并将其与器件在所传输的写命令中接收到的CRC比较。如果两个CRC值一致，则执行命令，并将随后的器件数据传输中的写应答位设为1。如果传输的CRC与计算的CRC不一致，则不执行写命令，并且写应答位设为0。有关使用写应答位的示例，请参阅“写应答”部分。

## 8位CRC

AD7280A的所有数据回读操作都包括一个8位循环冗余校验(CRC)。从AD7280A回读转换数据时，8位CRC包括器件地址、通道地址、转换数据和写应答位。从AD7280A回读寄存器数据时，8位CRC包括器件地址、寄存器地址、寄存器数据、2个保留的0位和写应答位。两种情况下，CRC均在32位读周期的位[D31:D10]上产生，并使用同一读周期的位[D9:D2]传输。有关CRC的更多信息，请参阅“循环冗余校验”部分。

## 菊花链接口

在电池监控应用中，通过菊花链方式可以连接多达8个AD7280A，以便监控最多48个锂离子电池单元的电压。每个AD7280A最多能够监控6个锂离子电池单元，并采用6个锂离子电池单元的顶端和底端电压供电。因此，各AD7280A的电源电压与菊花链中相邻AD7280A的电源电压最大相差30 V。由于这个原因，标准串行接口菊花链方法无法使用。

AD7280A包括一个独立于标准SPI接口的菊花链接口。通过菊花链接口，链中的各AD7280A与相邻AD7280A之间可以互相传递数据。

如串行接口部分所述，SPI接口由四个信号构成： $\overline{CS}$ 、SCLK、SDI和SDO。除这些引脚外，还有三个可选的接口引脚：ALERT、 $\overline{CNVST}$ 和 $\overline{PD}$ 。菊花链接口包括与这7个接口信号对应的信号，以便菊花链中的相邻器件之间能够通信。例如，各AD7280A的串行时钟通过SCLK引脚接收，并通过SCLKhi引脚传递给菊花链中位于其上方的器件。

$\overline{CS}$ 、SCLK、SDI、 $\overline{CNVST}$ 和 $\overline{PD}$ 引脚沿着菊花链向上传递数据，当AD7280A配置为主器件时，这些引脚用作3 V或5 V逻辑接口引脚；当AD7280A配置为从器件时，这些引脚用作菊花链接口引脚。

当AD7280A配置为主器件时，SDO和ALERT引脚用作3 V或5 V逻辑接口引脚。当AD7280A配置为从器件时，这些引脚处于三态。沿着菊花链向下传递数据时，还需要两个引脚——SDOlo和ALERTlo。

如“串行接口”部分所述，写入8个AD7280A堆叠中的任意寄存器只需要一个32位写周期。回读所有监控电池组的通道的转换数据需要 $N \times 8 \times 32$ 位读周期，其中N为相应器件完成的转换数量，即12、9或6。确保菊花链接口正常工作的推荐SCLK频率为1 MHz。采用1 MHz SCLK时，回读48个通道的电压转换结果大约需要1.54 ms。

读取AD7280A器件堆叠中的单个器件时(菊花链寄存器回读禁用；控制寄存器的位D0=0)，SCLK频率必须低于1 MHz才能沿着AD7280A器件链向上回读器件的寄存器数据，这是因为菊花链的相邻器件之间存在传播延迟(参见表3中的 $t_{\text{DELAY}}$ )。如果器件是在菊花链模式下读取寄存器或转换数据，则该延迟不适用，也就是说，在菊花链模式下始终可以使用1 MHz的最高SCLK频率。

## 回读转换或寄存器数据时的AD7280A寻址

SPI接口读取数据和写入数据是同时发生的：当器件在一个命令中读取数据时，它在同一读/写周期中通过SDO引脚提供输出数据。使用菊花链回读模式从AD7280A同时读取寄存器数据和转换数据时，SDI线不得处于空闲高电平或低电平状态，必须设置一个地址，写入菊花链中的顶端器件，或者写入一个地址高于菊花链顶端器件的器件。任何一种情况下，寻址所有器件位(写命令的位D12)均应设为0，并且必须包括有效的CRC。建议写入可用的最高地址(地址0x1F)，并且将寻址所有器件位设为0。32位写命令为0xF800030A。

## AD7280A初始化

初始上电及退出关断模式时，所有AD7280A的器件地址默认值都是0x00。应按顺序执行下列命令，以便菊花链中的各AD7280A都能确定其在链中的唯一地址。通过下面的操作序列可以配置链中所有器件的器件地址，并且可以通过菊花链回读进行确认。也可以使用这些命令的一个子集来配置器件地址，而不进行回读确认。

1. 对菊花链中的所有器件发送一个命令，将锁定器件地址位(D2)置1，将递增器件地址位(D1)置0，并将菊花链寄存器回读位(D0)置1。32位写命令为0x01C2B6E2。
2. 对菊花链中的所有器件发送第二个命令，将控制寄存器的低位字节地址0x0E写入所有器件的读取寄存器。32位写命令为0x038716CA。
3. 为了验证菊花链中的所有AD7280A都已接收并锁定唯一的器件地址，所有器件都应请求读取菊花链寄存器。这可以通过连续施加 $\overline{CS}$ 提供的32 SCLK帧集来实现，直到菊花链中各器件的控制寄存器低位字节均已完成读取。用户应确认所有器件地址是有序的。32位写命令为0xF800030A。
4. 重复执行该命令，直到完成菊花链中所有器件的控制寄存器数据回读。

## 写应答

对于AD7280A接收到的所有写命令，器件内部都会在接收数据的位[D31:D11]上执行CRC计算，并将此CRC与DSP/微处理器传输的CRC比较验证。如果二者不一致，AD7280A就不会执行写操作。AD7280A还会检查写命令中的位模式010的位置是否正确，如“串行接口”部分所述。如果预期的010模式与从DSP/微处理器接收到的模式不一致，AD7280A就不会执行写操作。

如果随后将 $\overline{CS}$ 脉冲提供的32 SCLK周期帧施加于AD7280A，SDO上的位D10(写应答位)将告知处理器上一次写操作是否成功(如果写操作成功，则写应答位置1)。写应答位包括在读周期的8位CRC中。注意，为将写应答位沿着AD7280A器件链向下正确传递，读取寄存器必须加载任何非0x00的值。

下面是说明写入和配置AD7280A器件堆叠时，如何使用写应答位的一个例子。本例设置8个AD7280A器件堆叠中所有器件的控制寄存器的高位字节。

1. 执行一个写入所有器件命令，将0x0E载入读取寄存器(寻址控制寄存器的低位字节)。
2. 执行一个写入所有器件命令，将控制寄存器的高位字节(地址0x0D)设置为所需的值。
3. 将额外的8组32 SCLK周期帧(均由 $\overline{CS}$ 提供)施加于主器件。对于每个32 SCLK帧，器件地址位D31至D27应设为0x1F。32位写命令为0xF800030A。在第一个32 SCLK帧上，从主器件回读的数据包括对控制寄存器高位字节写入主器件的写应答位。在第二个32 SCLK帧上回读的数据包括对控制寄存器高位字节写入堆叠中第一个从器件的写应答位，依此类推。

仅写入一个寄存器时，为从菊花链中的从AD7280A回读写应答位，菊花链中位置较低器件的控制寄存器的位[D13:D12]必须设为1(表示不读取这些器件)。

例如，写入菊花链中器件1的寄存器后，为从该器件回读写应答位，必须关闭器件0(主器件)的读操作。此外，在此模式下，当从菊花链中高于主器件的器件回读写应答位时，SCLK频率必须低于1 MHz。

## 循环冗余校验

AD7280A 32位SPI接口的读和写周期包括8位循环冗余校验(CRC)。CRC可以用来检查数据在与AD7280A传输期间有无更改。循环冗余校验的原理是将要传输的数据除以一个固定的多项式，然后将该数学运算的余数附加于数据，构成传输的一部分。在接收端，对接收到的数据应完成同样的数学运算，由此来确认接收到的数据与原先发送的数据相同。

AD7280A用来计算CRC位的多项式为 $x^8 + x^5 + x^3 + x^2 + x + 1$ 。对于最多22位数据的计算，该CRC多项式的Hamming距离为4。除法利用图40所示的数字电路实现。

## 写操作CRC

写入AD7280A时，CRC必须在DSP/微处理器中计算，然后作为写命令的一部分发送。CRC必须根据写命令的位[D31:D11]进行计算，包括器件地址、寄存器地址、要写入的数据、寻址所有器件位和位D11(保留的0输入位)。将该数据除以CRC多项式，所得的8位余数就是CRC位CRC\_7至CRC\_0。

如果用户寻址AD7280A堆叠中的所有器件(寻址所有器件位D12置1)，则CRC必须使用器件地址0x00计算，并且写入器件的数据的器件地址必须是0x00。AD7280A对接收数据的位[D31:D11]上执行相同的CRC计算，并将此CRC与DSP/微处理器传输的CRC比较验证。如果二者不一致，AD7280A就不会执行写操作。为便于用户验证堆叠中的AD7280A已收到并实施命令，32位读周期中还包括一个写应答位。有关写应答位的更多信息，请参阅“写应答”部分。

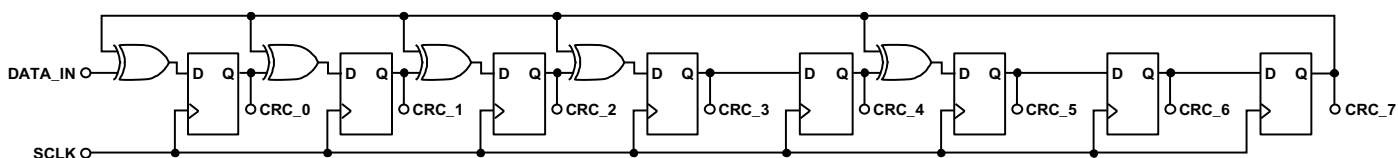


图40. CRC实现

# AD7280A

## 读操作CRC

读取AD7280A时，8位CRC由AD7280A根据32位读周期的位[D31:D10]产生，并使用同一读周期的位[D9:D2]传输。接收数据除以CRC多项式，所得的8位余数就是CRC位CRC\_7至CRC\_0。用户可以比较计算得到的CRC位与从AD7280A接收到的CRC位，确认AD7280A传输的数据有无更改。

在菊花链模式下工作时，各AD7280A从菊花链中位于其上的器件接收转换或寄存器数据，并对接收数据执行CRC计算。如果内部产生的CRC与菊花链中位于其上的器件接收到的CRC不一致，AD7280A就会用内部产生的CRC的倒数替换接收到的CRC。

## CRC伪代码

可以使用下面的伪代码来计算CRC。首先必须声明下列变量：

- Num\_Bits为用于计算CRC结果的数据位数：数据写入AD7280A时，它是21；从AD7280A读取数据时，它是22。
- i是一个整数变量。
- xor\_1、xor\_2、xor\_3、xor\_4和xor\_5是整数变量。XOR门的这些输出从电路实现方案(见图40)中最左侧的XOR门开始。
- data\_in表示计算CRC的数据位：写操作是位[D31:D11]，读操作是位[D31:D10]。此数据将输入提供给第一个XOR门。
- CRC\_0、CRC\_1、CRC\_2、CRC\_3、CRC\_4、CRC\_5、CRC\_6和CRC\_7是整数变量。移位寄存器的这些输出从电路实现方案(见图40)中最左侧的移位寄存器开始。

除data\_in外，所有其它变量都应初始化为0。下面的代码实现了图40所示的CRC计算。

```
for (i=Num_Bits; i>=0; i--)
{
    xor_5 = CRC_4 ^ CRC_7;
    xor_4 = CRC_2 ^ CRC_7;
    xor_3 = CRC_1 ^ CRC_7;
    xor_2 = CRC_0 ^ CRC_7;
    xor_1 = data_in[i] ^ CRC_7;

    CRC_7 = CRC_6;
    CRC_6 = CRC_5;
    CRC_5 = xor_5;
    CRC_4 = CRC_3;
    CRC_3 = xor_4;
    CRC_2 = xor_3;
    CRC_1 = xor_2;
    CRC_0 = xor_1;
}
```

## CRC计算示例1

本例说明如何构建一个写入主器件(器件0)控制寄存器高位字节的32位写命令，包括CRC计算。要写入的数据为0x0C。

CRC由DSP/微处理器根据位[D31:D11]进行计算，包括器件地址、寄存器地址、要写入寄存器的数据、寻址所有器件位和保留位。

- 器件地址：00000 (0x00)
- 寄存器地址：001101 (0x0D)
- 数据：00001100 (0x0C)
- 寻址所有器件位：0 (0x0)
- 保留位：0 (0x0)

因此，输入CRC算法的数据为000000011010000110000 (0x003430)。

完成计算后，CRC\_7到CRC\_0的值为01010001 (0x51)。因此，对于该串行写操作，发送至AD7280A的数据为0000000110100001100000100010001010001010 (0x01A1828A)。

## CRC计算示例2

本例说明如何构建一个写入菊花链中器件1控制寄存器高位字节的32位写命令，包括CRC计算。要写入的数据为0x0C。

CRC由DSP/微处理器根据位[D31:D11]进行计算，包括器件地址、寄存器地址、要写入寄存器的数据、寻址所有器件位和保留位。

- 器件地址(LSB优先写入)：10000 (0x10)
- 寄存器地址：001101 (0x0D)
- 数据：00001100 (0x0C)
- 寻址所有器件位：0 (0x0)
- 保留位：0 (0x0)

因此，输入CRC算法的数据为100000011010000110000 (0x103430)。

完成计算后，CRC\_7到CRC\_0的值为01110100 (0x74)。因此，对于该串行写操作，发送至AD7280A的数据为1000000110100001100011010001010001010 (0x81A183A2)。

**CRC计算示例3**

本例分析从主器件(器件0)的控制寄存器低位字节读取的32位寄存器。

AD7280A根据位[D31:D10]计算CRC，包括器件地址、寄存器地址、寄存器数据、2个保留的0位和写应答位。计算所得的CRC与位[D31:D10]和位[D1:D0]一同发送给DSP/微处理器。

从AD7280A接收的数据如下：0000 0001 1100 0010 1000 0110 0110 1000 (0x01C28668)。

- 器件地址：00000 (0x00)
- 寄存器地址：001110 (0x0E)
- 寄存器数据：00010100 (0x14)
- 保留0：0 (0x0)
- 写应答：1 (0x1)
- CRC：10011010 (0x9A)
- 保留0：0 (0x0)

DSP/微处理器根据从AD7280A回读的数据位[D31:D10]再次计算CRC位。因此，输入CRC算法的数据为0000000111000010100001 (0x0070A1)。

完成计算后，CRC\_7到CRC\_0的值为10011010 (0x9A)。该结果与AD7280A发送的CRC一致，因此数据传输有效。

**CRC计算示例4**

本例分析从器件1的电池电压3转换结果寄存器读取的32位转换结果。

AD7280A根据位[D31:D10]计算CRC，包括器件地址、通道地址、转换数据和写应答位。计算所得的CRC与位[D31:D10]和位[D1:D0]一同发送给DSP/微处理器。

从AD7280A接收的数据如下：1000 0001 0100 1100 1101 0101 0001 1000 (0x814CD518)。

- 器件地址(LSB优先读取)：10000 (0x10)
- 通道地址：0010 (0x2)
- 转换数据：100110011010 (0x99A)
- 写应答：1 (0x1)
- CRC：01000110 (0x46)
- 保留0：0 (0x0)

DSP/微处理器根据从AD7280A回读的数据位[D31:D10]再次计算CRC位。因此，输入CRC算法的数据为1000000101001100110101 (0x205335)。

完成计算后，CRC\_7到CRC\_0的值为01000110 (0x46)。该结果与AD7280A发送的CRC一致，因此数据传输有效。

## 与AD7280A接口示例

AD7280A支持多种读取选项。用户可以回读下列内容：

- 菊花链中所有器件完成的所有转换结果
- 菊花链中所有器件的各个寄存器
- 菊花链中选定器件的各个寄存器

每种情况下，用户首先必须写入选定器件的读取寄存器，以配置该器件通过输出端提供正确的数据。回读单个寄存器时，应将该寄存器的地址写入选定器件的读取寄存器。从菊花链中的任意或所有器件回读转换结果时，应将地址0x00写入选定器件的读取寄存器。

当写入读取寄存器的地址为0x00时，选择供回读的转换结果通过设置控制寄存器的位[D13:D12]来控制(参见表14)。这些位允许用户从四个不同的回读选项中选择一项：

- 回读12个转换结果：6个电压和6个辅助结果。
- 回读9个转换结果：6个电压和3个辅助结果。
- 回读6个转换结果：仅6个电压结果。
- 关闭该器件的读操作。

要回读菊花链中单个AD7280A的个别寄存器，应遵循下列步骤：

1. 对于菊花链中的所有其它器件，将控制寄存器的位[D13:D12]设为11，选择不读取这些器件。
2. 对于目标器件，设置控制寄存器的位[D13:D12]以开启读操作。

注意，就32位写周期而言，首先关闭菊花链中所有AD7280A的读操作会更有效。这是通过单个写周期实现的，使用写命令中的位D12寻址菊花链中的所有器件。然后，用户可以寻址个别器件，设置控制寄存器的位[D13:D12]以开启该器件的读操作。

## 转换和回读程序

从菊花链中的任意或所有AD7280A回读转换数据时，AD7280A返回的转换结果是相应器件最后完成的转换结果集。建议用户同时设置控制寄存器的位[D15:D14]，选择各器件要完成的转换数量，并通过 $\overline{\text{CNVST}}$ 引脚或 $\overline{\text{CS}}$ 上升沿启动转换，作为读操作的一部分。这样，用户将能利用最有效数量的32位写和读操作实现简单的转换和回读程序。

下面是该程序的一般示例，用于转换和回读AD7280A菊花链中的所有器件：

1. 将0x00写入菊花链中所有器件的读取寄存器。注意，0x00是此寄存器在上电时和软件复位操作后的默认值。
2. 写入所有器件的控制寄存器。设置位[D15:D14]以选择所需的转换。设置位[D13:D12]以选择供回读的转换结果。
3. 通过 $\overline{\text{CNVST}}$ 下降沿或 $\overline{\text{CS}}$ 上升沿启动转换(设置控制寄存器的位D11以选择转换开始格式)。
4. 提供完成每次转换所需的充足时间以及等待时间 $t_{\text{WAIT}}$ 。参见“转换电池电压和辅助ADC输入”部分。
5. 施加一个 $\overline{\text{CS}}$ 低电平脉冲，为要回读的每个转换结果提供一个32 SCLK周期帧。

## 示例

下面的转换和/或回读程序示例可以用于通过AD7280A器件链来监控锂离子电池组上的AD7280A电压和/或辅助ADC输入的应用。

**示例1：初始上电和退出关断模式时初始化菊花链中的所有器件**

示例1给出了一个典型的器件初始化例程。

1. 要初始化所有器件地址，将菊花链中所有器件的控制寄存器的位D2和位D0置1，位D1置0。32位写命令为0x01C2B6E2(见表23中的写命令1)。
2. 将对应于控制寄存器低位字节的寄存器地址写入所有器件的读取寄存器。32位写命令为0x038716CA(见表23中的写命令2)。
3. 施加一个 $\overline{\text{CS}}$ 低电平脉冲，为要回读的菊花链中每个器件提供一个32 SCLK周期帧。所有转换结果回读都应同时写入32位命令0xF800030A，如“串行接口”部分所述(见表23中的写命令3)。此读操作用于验证菊花链中的所有AD7280A都已收到并锁定唯一的器件地址。确认所有器件地址是有序的。

**示例2：转换并读取所有器件、所有电压和所有辅助ADC输入**

本例中，假设菊花链中的所有AD7280A均已初始化到正确的器件地址。

**表23. 示例1：初始化菊花链中的所有AD7280A器件**

写命令	器件地址	寄存器地址	数据	写入所有器件	D11	8位CRC	D2至D0	32位写命令
写命令1	00000	001110	00010101	1	0	11011100	010	0x01C2B6E2
写命令2	00000	011100	00111000	1	0	11011001	010	0x038716CA
写命令3	11111	000000	00000000	0	0	01100001	010	0xF800030A

**表24. 示例2：转换并读取所有AD7280A器件的所有电压和所有辅助ADC输入**

写命令	器件地址	寄存器地址	数据	写入所有器件	D11	8位CRC	D2至D0	32位写命令
写命令1	00000	011100	00000000	1	0	00111001	010	0x038011CA
写命令2	00000	001101	00000000	1	0	01100011	010	0x01A0131A
写命令3	00000	011101	00000010	1	0	10000101	010	0x03A0546A
写命令4	11111	000000	00000000	0	0	01100001	010	0xF800030A

1. 将寄存器地址0x00写入所有器件的读取寄存器。计算写入所有器件的命令的CRC时，使用器件地址0x00。32位写命令为0x38011CA(见表24中的写命令1)。

注意，0x00是读取寄存器在上电时和软件复位后的默认值，因此这一写操作可能不是必需的。

2. 将所有器件的控制寄存器的位[D15:D12]设为0。32位写命令为0x01A0131A(见表24中的写命令2)。

注意，这是控制寄存器的位[D15:D12]在上电时和软件复位后的默认值，因此这一写操作可能不是必需的。

3. 将0x02写入所有器件的 $\overline{\text{CNVST}}$ 控制寄存器，以便通过 $\overline{\text{CNVST}}$ 引脚启动转换。32位写命令为0x03A0546A(见表24中的写命令3)。

4. 通过 $\overline{\text{CNVST}}$ 的下降沿启动转换。

5. 提供完成所有转换所需的充足时间以及等待时间 $t_{\text{WAIT}}$ 。完成所有转换后，施加一个 $\overline{\text{CS}}$ 低电平脉冲，为要回读的每个转换结果提供一个32SCLK周期帧。32位写命令为0xF800030A，如“串行接口”部分所述(见表24中的写命令4)。

# AD7280A

## 示例3：转换并读取所有器件、所有电压和每器件3路辅助ADC输入

本例中，假设菊花链中的所有AD7280A均已初始化到正确的器件地址。

1. 将寄存器地址0x00写入所有器件的读取寄存器。计算写入所有器件的命令的CRC时，使用器件地址0x00。32位写命令为0x038011CA(见表25中的写命令1)。

注意，0x00是读取寄存器在上电时和软件复位后的默认值，因此这一写操作可能不是必需的。

2. 将所有器件的控制寄存器的位D15和位D13设为0。将所有器件的控制寄存器的位D14和位D12设为1。32位写命令为0x01AA1062(见表25中的写命令2)。

3. 将0x02写入所有器件的 $\overline{\text{CNVST}}$ 控制寄存器，以便通过 $\overline{\text{CNVST}}$ 引脚启动转换。32位写命令为0x03A0546A(见表25中的写命令3)。

4. 通过 $\overline{\text{CNVST}}$ 的下降沿启动转换。

5. 提供完成所有转换所需的充足时间以及等待时间 $t_{\text{WAIT}}$ 。完成所有转换后，施加一个 $\overline{\text{CS}}$ 低电平脉冲，为要回读的每个转换结果提供一个32 SCLK周期帧。32位写命令为0xF800030A，如“串行接口”部分所述(见表25中的写命令4)。

表25. 示例3：转换并读取所有AD7280A器件的所有电压和3路辅助ADC输入

写命令	器件地址	寄存器地址	数据	写入所有器件	D11	8位CRC	D2至D0	32位写命令
写命令1	00000	011100	00000000	1	0	00111001	010	0x038011CA
写命令2	00000	001101	01010000	1	0	00001100	010	0x01AA1062
写命令3	00000	011101	00000010	1	0	10000101	010	0x03A0546A
写命令4	11111	000000	00000000	0	0	01100001	010	0xF800030A



**示例4：转换并读取一个器件的一路电压或辅助ADC输入**

本例中，假设菊花链中的所有AD7280A均已初始化到正确的器件地址。

1. 将对应于要读取电压或辅助ADC输入结果的寄存器地址写入要读取器件的读取寄存器(寄存器地址参见表13)。本例中，从堆叠中的器件3读取电池电压6寄存器结果。32位写命令为0xC382865A(见表26中的写命令1)。
2. 将所有器件的控制寄存器的位[D13:D12]设为1。该设置关闭所有器件的读操作。32位写命令为0x01B617EA(见表26中的写命令2)。
3. 设置要读取器件的控制寄存器的位[D13:D12]，以便回读所需的电压。除自测转换外，无法仅转换一个通道，必须完成6个、9个或12个通道的转换。本例从堆叠中的器件3读取电压转换结果，因此，器件3的控制寄存器位D14和位D12应设为0，位D15和位D13应设为1。32位写命令为0xC1B400FA(见表26中的写命令3)。

4. 将0x02写入器件3的 $\overline{\text{CNVST}}$ 控制寄存器，以便通过该器件的 $\overline{\text{CNVST}}$ 引脚启动转换。32位写命令为0xC3A0417A(见表26中的写命令4)。
5. 通过 $\overline{\text{CNVST}}$ 的下降沿启动转换。
6. 提供完成所有转换所需的充足时间以及等待时间 $t_{\text{WAIT}}$ 。
7. 写入 $\overline{\text{CNVST}}$ 控制寄存器以选通所有器件的 $\overline{\text{CNVST}}$ 信号。32位写命令为0x03A0340A(见表26中的写命令5)。这一写操作可以防止 $\overline{\text{CNVST}}$ 引脚上的噪声或毛刺意外启动转换，此外还能更新菊花链中所有器件的片内输出寄存器。
8. 施加一个 $\overline{\text{CS}}$ 低脉冲以提供一个32 SCLK周期帧，进而回读所需的电压或辅助ADC结果。该帧应同时写入32位命令0xF800030A，如“串行接口”部分所述(见表26中的写命令6)。

注意，当读取AD7280A堆叠中的单个器件时，SCLK频率必须低于1 MHz才能从菊花链中高于主器件的器件中回读寄存器数据。

**表26. 示例4：转换并读取一个AD7280A器件的一路电压或辅助ADC结果**

写命令	器件地址	寄存器地址	数据	写入所有器件	D11	8位CRC	D2至D0	32位写命令
写命令1	11000	011100	00010100	0	0	11001011	010	0xC382865A
写命令2	00000	001101	10110000	1	0	11111101	010	0x01B617EA
写命令3	11000	001101	10100000	0	0	00011111	010	0xC1B400FA
写命令4	11000	011101	00000010	0	0	10000111	010	0xC3A0417A
写命令5	00000	011101	00000001	1	0	10000001	010	0x03A0340A
写命令6	11111	000000	00000000	0	0	01100001	010	0xF800030A

# AD7280A

## 示例5：读取所有器件的单个配置寄存器

本例中，假设菊花链中的所有AD7280A均已初始化到正确的器件地址。

1. 将所有器件的控制寄存器位D0设为1。该写操作使能所有器件的菊花链寄存器读操作。32位写命令为0x01C2B6E2(见表27中的写命令1)。
2. 将对应于要读取配置寄存器的寄存器地址写入所有器件的读取寄存器(寄存器地址参见表13)。本例读取所有器件的电池平衡寄存器。32位写命令为0x038A12B2(见表27中的写命令2)。
3. 施加一个CS低电平脉冲，为堆叠中的每个器件提供一个32 SCLK周期帧，以便从所有器件回读所需的寄存器内容。该帧应同时写入32位命令0xF800030A，如“串行接口”部分所述(见表27中的写命令3)。

## 示例6：读取一个器件的单个配置寄存器

本例中，假设菊花链中的所有AD7280A均已初始化到正确的器件地址。

1. 将所有器件的控制寄存器的位[D13:D12]设为1。该设置关闭所有器件的读操作。32位写命令为0x01A6151A(见表28中的写命令1)。
2. 将要读取器件的控制寄存器位[D13:D12]设为0。本例读取堆叠中的器件1。32位写命令为0x81A00222(见表28中的写命令2)。
3. 将对应于要读取配置寄存器的寄存器地址写入要读取器件的读取寄存器(寄存器地址参见表13)。本例读取堆叠中器件1的报警寄存器。32位写命令为0x8389800A(见表28中的写命令3)。
4. 施加一个 $\overline{CS}$ 低脉冲以提供一个32 SCLK周期帧，进而回读所需的寄存器内容。该帧应同时写入32位命令0xF800030A，如“串行接口”部分所述(见表28中的写命令4)。当读取AD7280A堆叠中的单个器件时，SCLK频率必须低于1 MHz才能从菊花链中高于主器件的器件中回读寄存器数据。

表27. 示例5：读取所有AD7280A器件的单个配置寄存器

写命令	器件地址	寄存器地址	数据	写入所有器件	D11	8位CRC	D2至D0	32位写命令
写命令1	00000	001110	00010101	1	0	11011100	010	0x01C2B6E2
写命令2	00000	011100	01010000	1	0	01010110	010	0x038A12B2
写命令3	11111	000000	00000000	0	0	01100001	010	0xF800030A

表28. 示例6：读取一个AD7280A器件的单个配置寄存器

写命令	器件地址	寄存器地址	数据	写入所有器件	D11	8位CRC	D2至D0	32位写命令
写命令1	00000	001101	00110000	1	0	10100011	010	0x01A6151A
写命令2	10000	001101	00000000	0	0	01000100	010	0x81A00222
写命令3	10000	011100	01001100	0	0	00000001	010	0x8389800A
写命令4	11111	000000	00000000	0	0	01100001	010	0xF800030A

**示例7：所有器件的自测转换**

示例7给出了菊花链中所有器件的自测转换程序。

1. 要选择自测转换，将所有器件的控制寄存器位 [D15:D14] 置 1，位 [D13:D12] 置 0。32 位写命令为 0x01B81092(见表29中的写命令1)。
2. 将所有器件的控制寄存器位D0设为1。该设置使能所有器件的菊花链寄存器读操作。32位写命令为0x01C2B6E2(见表29中的写命令2)。
3. 将对应于自测转换的寄存器地址写入所有器件的读取寄存器(寄存器地址参见表13)。32位写命令为0x038617CA(见表29中的写命令3)。
4. 将0x02写入所有器件的 $\overline{\text{CNVST}}$ 控制寄存器，以便通过 $\overline{\text{CNVST}}$ 引脚启动转换。32位写命令为0x03A0546A(见表29中的写命令4)。
5. 通过 $\overline{\text{CNVST}}$ 的下降沿启动转换。
6. 提供完成自测转换所需的充足时间以及等待时间 $t_{\text{WAIT}}$ 。

7. 写入 $\overline{\text{CNVST}}$ 控制寄存器以选通所有器件的 $\overline{\text{CNVST}}$ 信号。32位写命令为0x03A0340A(见表29中的写命令5)。这一写操作可以防止 $\overline{\text{CNVST}}$ 引脚上的噪声或毛刺意外启动转换，此外还能更新菊花链中所有器件的片内输出寄存器。
8. 施加一个 $\overline{\text{CS}}$ 低脉冲以提供一个32 SCLK周期帧，进而回读所需的电压。该帧应同时写入32位命令0xF800030A，如“串行接口”部分所述(见表29中的写命令6)。

**示例8：所有器件的软件复位**

示例8给出了菊花链中所有器件的软件复位程序。

1. 将所有器件的控制寄存器位D7置1，以便将AD7280A置于软件复位状态。32位写命令为0x01D2B412(见表30中的写命令1)。
2. 将所有器件的控制寄存器位D7置0，使AD7280A退出软件复位状态。32位写命令为0x01C2B6E2(见表30中的写命令2)。

**表29. 示例7：所有AD7280A器件的自测转换**

写命令	器件地址	寄存器地址	数据	写入所有器件	D11	8位CRC	D2至D0	32位写命令
写命令1	00000	001101	11000000	1	0	00010010	010	0x01B81092
写命令2	00000	001110	00010101	1	0	11011100	010	0x01C2B6E2
写命令3	00000	011100	00110000	1	0	11111001	010	0x038617CA
写命令4	00000	011101	00000010	1	0	10000101	010	0x03A0546A
写命令5	00000	011101	00000001	1	0	10000001	010	0x03A0340A
写命令6	11111	000000	00000000	0	0	01100001	010	0xF800030A

**表30. 示例8：所有AD7280A器件的软件复位**

写命令	器件地址	寄存器地址	数据	写入所有器件	D11	8位CRC	D2至D0	32位写命令
写命令1	00000	001110	10010101	1	0	10000010	010	0x01D2B412
写命令2	00000	001110	00010101	1	0	11011100	010	0x01C2B6E2

## EMC指南

### 原理图和布局布线指南

为了优化AD7280A器件链在高噪声条件下的性能(例如遇到电磁干扰时),应遵循下列原理图和布局布线指南(见图29)。

- 菊花链中的所有AD7280A器件实体应位于单一印刷电路板(PCB)上。建议不要在PCB之间进行菊花链连接。不同PCB可以用于独立的菊花链。但在这种情况下,PCB之间的通信通过SPI或CAN等协议进行。
- 每个菊花链连接应使用一个22 pF电容。根据菊花链的数据流方向,这些电容应端接于上一个器件的 $V_{SS}$ 引脚或下一个器件的 $V_{DD}$ 引脚。 $\overline{PD}$ 、 $\overline{CS}$ 、SCLK、SDI和 $\overline{CNVST}$ 菊花链连接沿菊花链向上传递数据,这些引脚上的22 pF电容应端接于上一个器件的 $V_{SS}$ 引脚。SDOlo和ALERTlo菊花链连接沿菊花链向下传递数据,这些引脚上的22 pF电容应端接于下一个器件的 $V_{DD}$ 引脚。
- 应使用一条直接的低阻抗走线将下一个器件的 $V_{DD}$ 引脚连接到上一个器件的 $V_{SS}$ 引脚。AD7280A菊花链连接采用相邻AD7280A的 $V_{DD}/V_{SS}$ 电压工作。确保电源之间通过低阻抗路径相连可以优化菊花链通信的性能。
- 应用PCB至少应具有4层。AD7280A菊花链连接应布设在PCB内层上。
- AD7280A菊花链连接上下都应由 $V_{SS}$ 电源层提供屏蔽,该电源层连接到菊花链中上一个器件的 $V_{SS}$ 引脚。屏蔽应从上一个器件的 $V_{SS}$ 和菊花链低引脚(引脚15、17、21至28),覆盖到下一个器件的菊花链高引脚(引脚42至48)和 $V_{DD}$ 引脚的低阻抗连接走线。在高噪声环境下工作时,该屏蔽为菊花链连接提供最大的保护。
- AD7280A器件在PCB上应尽可能靠近,以使菊花链连接的长度最短。
- 为尽可能降低到达AD7280A  $V_{DD}/V_{SS}$ 引脚的噪声,从电池引出的 $V_{DD}$ 和 $V_{SS}$ 电源走线之间应插入铁氧体磁珠。可以将这些磁珠插入PCB上电池单元连接之间的PCB走线中和各电源引脚中。

注意,可以用小值电阻代替铁氧体磁珠。可以使用的最大电阻值为20  $\Omega$ 。连接主芯片的 $V_{SS}$ 线不得包括电阻,相反,从电池单元连接器到 $V_{SS}$ 引脚应采用直接连接。

ADI公司还建议采取如下措施:

- 在AD7280A监控的6个电池单元上使用一个100 nF电容。该电容实体应靠近PCB上的电池单元连接器。
- 正确端接器件上所有未使用的引脚。有关正确端接未使用引脚的更多信息,请参阅“引脚配置和功能描述”部分。

### 在高噪声环境下工作

当AD7280A在高噪声环境下工作时,例如遇到电磁干扰时,SPI或菊花链输入和输出上可能出现毛刺。为了限制此类毛刺对AD7280A运作的影响,每路菊花链输入首先都需要经过滤波,然后才由器件内部处理。 $\overline{PD}$ 引脚上的滤波器为130  $\mu\text{s}$ 宽(更多信息参见“关断”部分)。其余菊花链输入( $\overline{CS}$ 、SCLK、SDI、 $\overline{CNVST}$ 、SDIhi和ALERThi)上的滤波器为150 ns宽。如果任何引脚上的毛刺宽于这些值,AD7280A可能会受影响,应采取措施确保器件正常工作。

SCLK和 $\overline{CS}$ 引脚上出现的毛刺可能会导致AD7280A丢失与DSP/微处理器的同步。然而,这种同步丢失仅影响发生毛刺期间的32位字。AD7280A接口在 $\overline{CS}$ 的上升沿复位,确保器件重新同步,如“串行接口”部分所述。

SDI或SDOhi引脚上的毛刺可能导致写入或读出AD7280A器件链的32位字中的某些位发生状态变化。这种情况下,AD7280A或DSP/微处理器接收到的8位CRC与根据所传输的32位字计算的CRC应不一致。

主器件输出报警信号时,可以观察到ALERThi引脚上的毛刺。设计报警响应软件或硬件时应注意,确保系统对此类毛刺加以适当处理。

$\overline{CNVST}$ 引脚上的毛刺可能被误解为转换开始请求。如果读操作期间发生这种情况,从AD7280A回读的数据可能不正确。

如果在回读转换结果期间，AD7280A收到第二个转换开始信号，则从器件或器件链回读的数据可能会受损，数据损坏发生在引入第二个转换开始信号的时间点，第二个转换开始信号之前回读的数据正确，但之后回读的数据可能受损。

如注意，数据损坏并不仅限于转换结果，器件地址、通道

地址和CRC数据也可能受损。应使用 $\overline{\text{CNVST}}$ 控制寄存器选通转换开始信号，防止 $\overline{\text{CNVST}}$ 引脚上的毛刺直接作用于AD7280A的内部电路。

### 软件流程图

在高噪声环境下使用AD7280A时，应考虑图41所示的建议步骤序列的软件流程图。

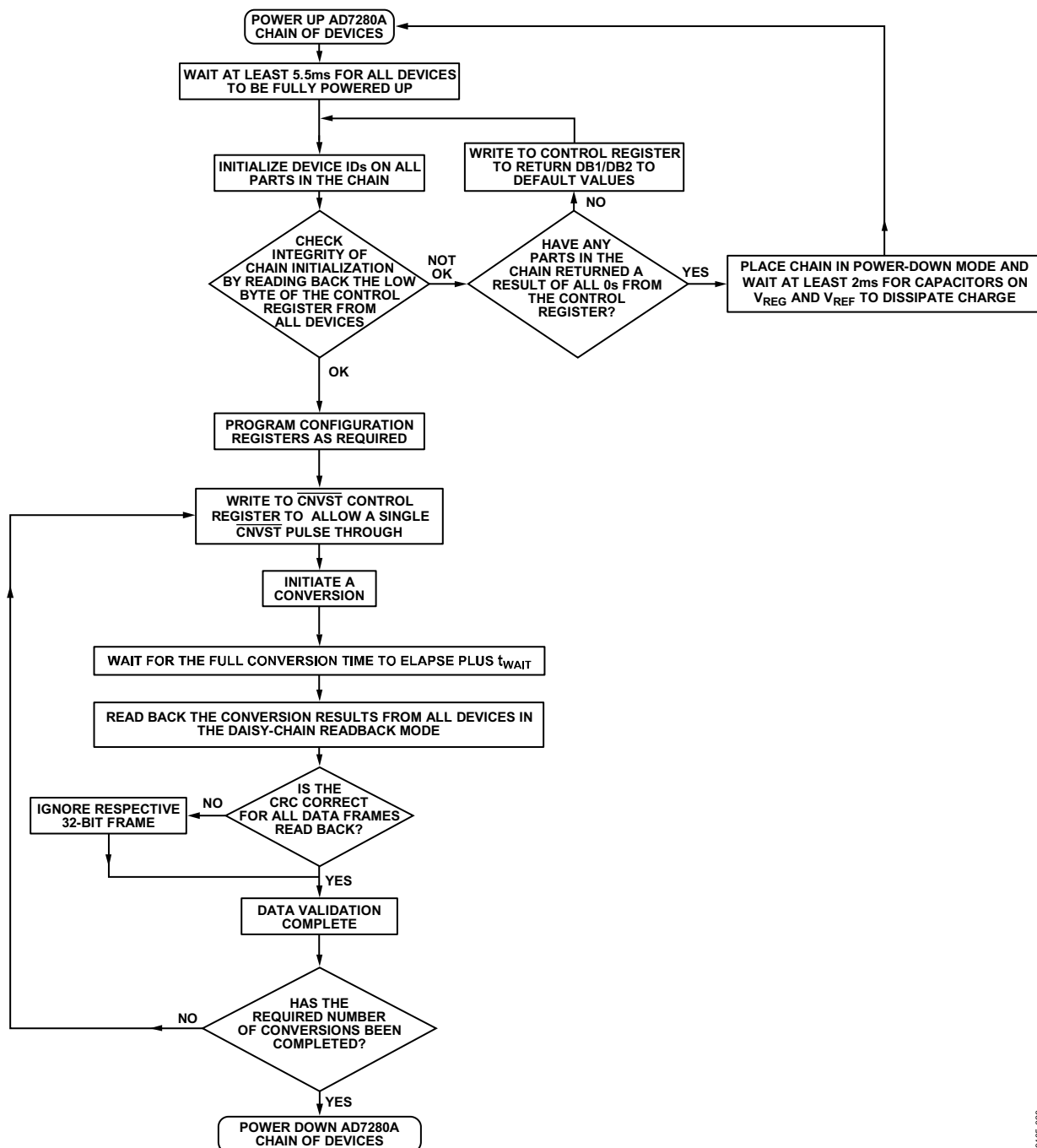
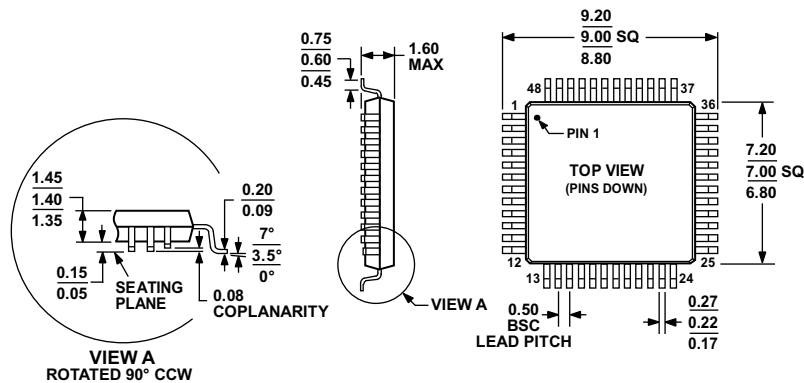


图41. 在高噪声环境下工作的建议软件流程图

# AD7280A

## 外形尺寸



COMPLIANT TO JEDEC STANDARDS MS-026-BBC

图42. 48引脚LQFP封装(ST-48) 尺寸单位: mm

051706-A

## 订购指南

型号 <sup>1,2</sup>	温度范围	封装描述	封装选项
AD7280ABSTZ	-40°C 至 +105°C	48引脚LQFP	ST-48
AD7280ABSTZ-RL	-40°C 至 +105°C	48引脚LQFP	ST-48
AD7280AWBSTZ	-40°C 至 +105°C	48引脚LQFP	ST-48
AD7280AWBSTZ-RL	-40°C 至 +105°C	48引脚LQFP	ST-48

<sup>1</sup> Z = 符合RoHS标准的器件。

<sup>2</sup> W = 通过汽车应用认证

## 汽车应用产品

AD7280AW生产工艺受到严格控制，以提供满足汽车应用的质量和可靠性要求。请注意，车用型号的技术规格可能不同于商用型号；因此，设计人员应仔细阅读本数据手册的技术规格部分。只有显示为汽车应用级的产品才能用于汽车应用。欲了解特定产品的订购信息并获得这些型号的汽车可靠性报告，请联系当地ADI客户代表。

注释

**AD7280A**

**注释**