

### 特性

频率范围(全球ISM频段)

2400 MHz至2483.5 MHz

兼容IEEE 802.15.4-2006 (250 kbps)

低功耗

接收模式: 19 mA(典型值)

发射模式: 21.5 mA(典型值)(PO = 3 dBm)

32 kHz晶振唤醒模式: 1.7  $\mu$ A

高灵敏度

-95 dBm (250 kbps)

可编程输出功率

-20 dBm至+4.8 dBm, 2 dB步长

集成稳压器

输入电压范围: 1.8 V至3.6 V

出色的接收机选择性和抗阻塞能力

零中频架构

符合EN300 440 Class 2、EN300 328、FCC CFR47 Part 15、ARIB STD-T66标准

数字RSSI测量

快速自动VCO校准

自动RF频率合成器带宽优化

片内低功耗处理器执行

无线电控制

数据包管理

数据包管理支持

前同步码地址/SFD/FCS的插入和检测

IEEE 802.15.4-2006帧滤波

IEEE 802.15.4-2006 CSMA/CA非时隙模式

灵活的256字节发射/接收数据缓冲器

SPORT模式

灵活的多RF端口接口

外部PA/LNA支持硬件

支持开关天线分集

唤醒定时器

外部元件极少

集成PLL环路滤波器、接收/发射开关、电池监控器、温度传感器、32 kHz RC和晶振

支持块读取/写入操作的灵活SPI控制接口

小尺寸封装: 5 mm x 5 mm 32引脚LFCSP

应用

无线传感器网络

自动抄表/智能计量

工业无线控制

医疗保健

无线音频/视频

消费类电子设备

ZigBee

功能框图

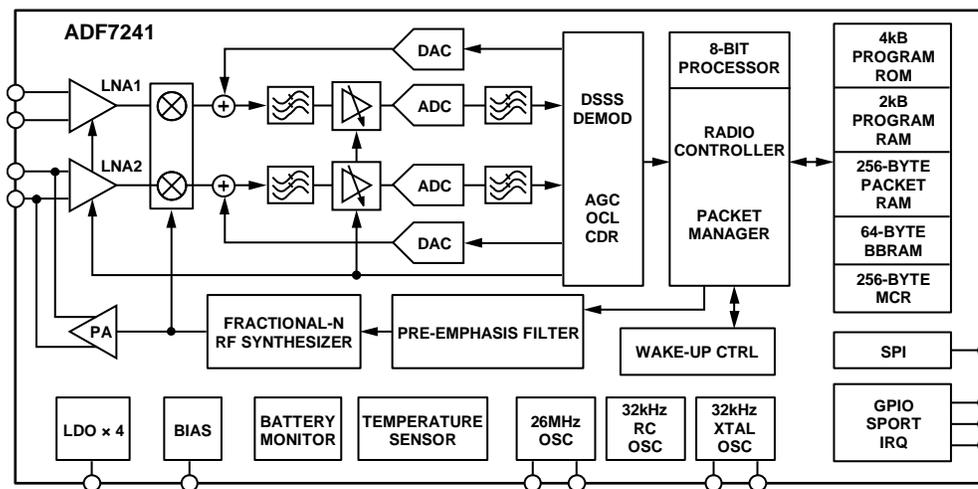


图1

Rev. 0

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 781.329.4700

Fax: 781.461.3113

[www.analog.com](http://www.analog.com)

©2011 Analog Devices, Inc. All rights reserved.

ADI中文版数据手册是英文版数据手册的译文。敬请谅解翻译中可能存在的语言组织或翻译错误。ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

## 目录

特性.....	1	自动发射-接收周转模式 .....	37
应用.....	1	IEEE 802.15.4帧滤波、自动应答和自动CSMA/CA .....	37
功能框图.....	1	接收机无线功能模块.....	39
修订历史.....	2	SPORT接口 .....	40
概述.....	3	SPORT模式.....	40
技术规格.....	5	器件配置.....	41
通用规格.....	5	配置值.....	41
RF频率合成器规格.....	5	RF端口配置/天线分集.....	42
发射机规格.....	6	辅助功能.....	43
接收机规格.....	6	温度传感器.....	43
辅助规格.....	8	电池监控器.....	43
功耗规格.....	9	唤醒控制器(WUC).....	43
时序和数字规格.....	9	发射测试模式.....	44
时序图.....	11	串行外设接口(SPI).....	45
绝对最大额定值.....	15	通用特性.....	45
ESD警告.....	15	命令访问.....	45
引脚配置和功能描述.....	16	状态字.....	45
典型工作特性.....	18	存储器映射.....	47
术语.....	22	BBRAM.....	47
无线电控制器.....	23	调制解调器配置RAM (MCR).....	47
休眠模式.....	25	程序ROM.....	47
RF频率合成器.....	26	程序RAM.....	47
RF频率合成器校准.....	26	数据包RAM.....	47
RF频率合成器带宽.....	27	存储器访问.....	49
RF通道频率编程.....	27	写入ADF7241.....	50
参考晶振.....	27	读取ADF7241.....	50
发射机.....	28	可下载的固件模块.....	53
发射工作模式.....	28	中断控制器.....	54
IEEE 802.15.4自动接收-发射周转模式.....	30	配置.....	54
功率放大器.....	30	中断源描述.....	55
接收机.....	33	应用电路.....	56
接收操作.....	33	寄存器映射.....	60
接收机校准.....	33	外形尺寸.....	71
接收时序和控制.....	35	订购指南.....	71
空闲信道评估(CCA).....	36		
链路质量指示(LQI).....	36		

## 修订历史

2011年1月—修订版0：初始版

## 概述

ADF7241是一款高集成度、低功耗、高性能收发器，在全球通用的2.4 GHz ISM频段工作。其设计注重灵活性、鲁棒性、易用性和低功耗特性。在数据包和数据流两种模式下，该IC均支持IEEE 802.15.4-2006 2.4 GHz PHY要求。而且只需极少的外部元件，该器件就能达到下列标准：FCC CFR47 Part 15、ETSI EN 300 440(2类设备)、ETSI EN 300 328 (FHSS, DR > 250 kb/s)、ARIB STD T-66。

ADF7241符合IEEE 802.15.4-2006 2.4 GHz PHY要求，可提供250 kbps的固定数据速率和DSSS-OQPSK调制功能。ADF7241的发射路径基于一个使用低噪声小数N分频RF频率合成器的直接闭环VCO调制方案。该VCO能够自动校准，工作频率是基频的两倍，因而可减少杂散发射并避免PA牵引效应。RF频率合成器的带宽自动针对发射和接收操作而优化，以实现最佳的相位噪声、调制质量和频率合成器建立时间性能。发射机输出功率可以在-20 dBm至+4 dBm范围内进行编程，且自动PA斜坡能力可满足瞬时杂散性能要求。该IC还集成一个偏置和控制电路，可大大简化与外部PA的接口。

接收路径基于零中频架构，提供非常高的抗阻塞和选择性能力，这对于2.4 GHz频段等存在严重干扰的环境至关重要。此外，该架构不受镜像通道中阻塞器抑制性能下降的影响，而这在低中频接收机中非常常见。该IC采用1.8 V至3.6 V的电源电压工作，接收和发射模式下的功耗非常低，且RF性能极佳，特别适合电池供电系统。

ADF7241具有一个灵活的双端口RF接口，除了支持开关天线分集以外，该接口还能配合外部LNA和/或PA使用。

ADF7241集成了一个功耗极低的定制8位处理器，可支持许多收发器管理功能。这些功能由处理器的两个主要模块处理：无线电控制器和数据包管理器。

无线电控制器管理IC在各种工作模式和配置下的状态。主机MCU可以使用单字节命令与无线电控制器接口。在发射模式下，可以将数据包管理器配置为向片内数据包RAM中存储的有效载荷数据添加前同步码和SFD。在接收模式

下，数据包管理器可以在接收到有效SFD时检测和产生一个MCU中断，并将所接收的有效载荷数据存储数据包RAM中。发射和接收数据包RAM空间共有256字节，用于从主机MCU处理速度中分离出无线数据速率。因此，ADF7241数据包管理器可以减轻主机MCU的处理负担，并降低整体系统功耗。

此外，对于要求数据流的应用，该器件通过同步双向串行端口(SPORT)提供Bit级的输入/输出数据，并且可以与多种DSP直接接口，如ADSP-21xx、SHARC®、TigerSHARC®、Blackfin®等。SPORT接口可供选用。

处理器还允许下载和执行一组固件模块，其中包括IEEE 802.15.4自动模式(如节点地址过滤等)和非时隙CSMA/CA。ADI公司提供这些固件模块的执行代码。

为了进一步优化系统功耗，ADF7241集成了一个低功耗32 kHz RC唤醒振荡器，后者在收发器活动时，依据26 MHz晶振进行校准。对于要求高度精确唤醒定时的应用，也可以利用集成的32 kHz晶振作为唤醒定时器。该IC上有一个带备用电池的RAM(BBRAM)，当IC处于休眠状态时，该RAM可以保存IEEE 802.15.4-2006网络节点地址。

ADF7241还具有一个非常灵活的中断控制器，后者可以向主机MCU提供MAC级和PHY级中断。该IC配有一个SPI接口，支持突发模式数据传输，可实现高数据吞吐效率。该IC还集成了一个带数字回读功能的温度传感器和一个电池监控器。

# ADF7241

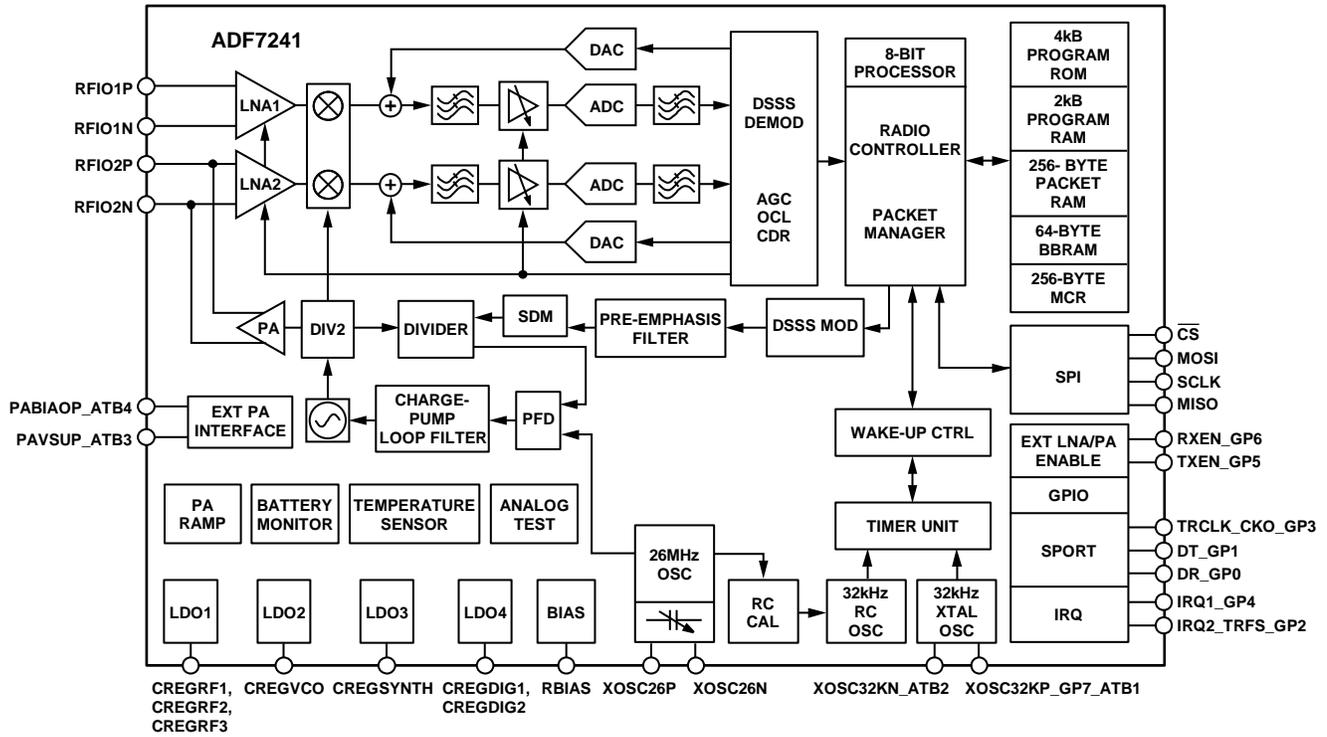


图2. 详细功能框图

09522-011

## 技术规格

除非另有说明，VDD\_BAT = 1.8 V至3.6 V，GND = 0 V，TA = T<sub>MIN</sub>至T<sub>MAX</sub>。典型规格在VDD\_BAT = 3.6 V、T<sub>A</sub> = 25°C且f<sub>CHANNEL</sub> = 2450 MHz条件下测得。除非另有说明，所有测量都是采用ADF7241参考设计RFIO2端口进行的。

### 通用规格

表1

参数	最小值	典型值	最大值	单位	测试条件
通用参数					
电源电压范围					
VDD_BAT输入	1.8		3.6	V	
频率范围	2400		2483.5	MHz	
工作温度范围	-40		+85	°C	
数据速率		250		kbps	

### RF频率合成器规格

表2

参数	最小值	典型值	最大值	单位	测试条件
通道频率分辨率		10		kHz	
相位误差		3		度	接收模式； 积分带宽从10 kHz到400 kHz
		1.5		度	发射模式； 积分带宽从10 kHz到1800 kHz
VCO校准时间		52		μs	适用于所有模式
频率合成器建立时间					经过VCO校准之后，频率合成器在此时间内建立到目标频率的±5 ppm以内
		53		μs	接收模式
		80		μs	发射模式
相位噪声					接收模式
		-135		dBc/Hz	10 MHz频率偏移
		-145		dBc/Hz	≥50 MHz频率偏移
参考和时钟相关杂散		70		dBc	接收模式；f <sub>CHANNEL</sub> = 2405 MHz、2450 MHz 和2480 MHz
整数边界杂散		60		dBc	接收模式；在f <sub>CHANNEL</sub> = 2405 MHz、2418 MHz、 2431 MHz、2444 MHz、2457 MHz、2470 MHz， 且偏移为400 kHz下测量
晶振					
晶振频率		26		MHz	并行负载谐振晶体
最大并行负载电容		18		pF	
最小并行负载电容		7		pF	
最大晶振ESR		365.3		Ω	保证0.2 ppm的最大晶振频率误差；XOSC26P和 XOSC26N负载33 pF
休眠到空闲唤醒时间		300		μs	XOSC26N和XOSC26P负载15 pF

# ADF7241

## 发射机规格

表3

参数	最小值	典型值	最大值	单位	测试条件
发射机规格					
最大发射功率	3			dBm	有关如何使能此模式的详情，请参见“功率放大器”部分
最小发射功率	-25			dBm	
最大发射功率(高功率模式)	4.8			dBm	
最小发射功率(高功率模式)	-22			dBm	
发射功率波动	2			dB	发射功率 = 3 dBm, $f_{\text{CHANNEL}} = 2400 \text{ MHz}$ 至 $2483.5 \text{ MHz}$ , $T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$ , $VDD\_BAT = 1.8 \text{ V}$ 至 $3.6 \text{ V}$
发射功率控制分辨率	2			dB	发射功率 = 3 dBm
最佳PA匹配阻抗	43.7 + 35.2j			$\Omega$	最大发射功率 = 3 dBm时
谐波和杂散发射					
符合ETSI EN 300 440标准					
25 MHz至30 MHz			-36	dBm	未调制载波, 10 kHz RBW <sup>1</sup>
30 MHz至1 GHz			-36	dBm	未调制载波, 100 kHz RBW <sup>1</sup>
47 MHz至74 MHz、87.5 MHz至118 MHz、174 MHz至230 MHz、470 MHz至862 MHz			-54	dBm	未调制载波, 100 kHz RBW <sup>1</sup>
高于1 GHz			-30	dBm	未调制载波, 1 MHz RBW <sup>1</sup>
符合ETSI EN 300 328标准					
1800 MHz至1900 MHz			-47	dBm	未调制载波
5150 MHz至5300 MHz			-97	dBm/Hz	
符合FCC CFR47, Part15					
4.5 GHz至5.15 GHz			-41	dBm	1 MHz RBW1
7.25 GHz至7.75 GHz			-41	dBm	1 MHz RBW1
发射EVM	2			%	采用Rohde & Schwarz FSU矢量分析仪和Zigbee™选项测量
发射EVM波动	1			%	$f_{\text{CHANNEL}} = 2405 \text{ MHz}$ 至 $2480 \text{ MHz}$ , $T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$ , $VDD\_BAT = 1.8 \text{ V}$ 至 $3.6 \text{ V}$ RBW = 100 kHz; $ f - f_{\text{CHANNEL}}  > 3.5 \text{ MHz}$
发射功率频谱密度模板	-56			dBm	
发射20 dB带宽	2252			MHz	

<sup>1</sup> RBW = 分辨率带宽

## 接收机规格

表4

参数	最小值	典型值	最大值	单位	测试条件
接收机通用规格					
RF前端LNA和混频器IIP3		-13.6		dBm	最大增益, $f_{\text{BLOCKER1}} = 5 \text{ MHz}$ , $f_{\text{BLOCKER2}} = 10.1 \text{ MHz}$ , $P_{\text{RF,IN}} = -35 \text{ dBm}$
		-12.6		dBm	最大增益, $f_{\text{BLOCKER1}} = 20 \text{ MHz}$ , $f_{\text{BLOCKER2}} = 40.1 \text{ MHz}$ , $P_{\text{RF,IN}} = -35 \text{ dBm}$
		-10.5		dBm	最大增益, $f_{\text{BLOCKER1}} = 40 \text{ MHz}$ , $f_{\text{BLOCKER2}} = 80.1 \text{ MHz}$ , $P_{\text{RF,IN}} = -35 \text{ dBm}$

参数	最小值	典型值	最大值	单位	测试条件
RF前端LNA和混频器IP2		24.7		dBm	最大增益, $f_{\text{BLOCKER1}} = 5 \text{ MHz}$ , $f_{\text{BLOCKER2}} = 5.5 \text{ MHz}$ , $P_{\text{RF,IN}} = -50 \text{ dBm}$
RF前端LNA和混频器1 dB压缩点		-20.5		dBm	最大增益
RFIO2端口的接收机LO电平		-100		dBm	IEEE 802.15.4数据包模式
RFIO1x端口的LNA输入阻抗		50.2 – 52.2j		$\Omega$	RX状态下测量
RFIO2x端口的LNA输入阻抗		74.3 – 10.7j		$\Omega$	RX状态下测量
接收杂散发射					
符合EN 300 440标准					
30 MHz至1000 MHz			-57	dBm	
1 GHz至12.75 GHz			-47	dBm	
接收路径IEEE 802.15.4-2006模式 灵敏度( $P_{\text{r},\text{in},\text{min}}$ , IEEE 802.15.4)		-95		dBm	最大增益, $f_{\text{BLOCKER1}} = 5 \text{ MHz}$ , $f_{\text{BLOCKER2}} = 5.5 \text{ MHz}$ , $P_{\text{RF,IN}} = -50 \text{ dBm}$
饱和电平		-15		dBm	1% PER, PSDU长度为20字节
CW阻塞器抑制					$P_{\text{RF,IN}} = P_{\text{RF,IN,MIN}} + 3 \text{ dB}$
±5 MHz		55		dB	IEEE 802.15.4 + 3 dB
±10 MHz		60		dB	
±20 MHz		63		dB	
±30 MHz		64		dB	
调制阻塞器抑制					$P_{\text{RF,IN}} = P_{\text{RF,IN,MIN}} + 3 \text{ dB}$
±5 MHz		48		dB	
±10 MHz		61		dB	
±15 MHz		62.5		dB	
±20 MHz		65		dB	
±30 MHz		65		dB	
同道抑制		-6		dB	$P_{\text{RF,IN}} = P_{\text{RF,IN,MIN}} + 10 \text{ dB}$ 调制阻塞器
带外阻塞器抑制					$P_{\text{RF,IN}} = P_{\text{RF,IN,MIN}} + 3 \text{ dB}$ , IEEE 802.15.4 + 3 dB,
-5 MHz					测量条件: $f_{\text{CHANNEL}} = 2405 \text{ MHz}$
-10 MHz		-34.2		dBm	
-20 MHz		-30.7		dBm	
-30 MHz		-29.7		dBm	
-60 MHz		-25.7		dBm	
		-24.2		dBm	
+5 MHz		-33.4		dBm	$P_{\text{RF,IN}} = P_{\text{RF,IN,MIN}} + 3 \text{ dB}$ , IEEE 802.15.4 + 3 dB,
+10 MHz		-29.9		dBm	测量条件: $f_{\text{CHANNEL}} = 2480 \text{ MHz}$
+20 MHz		-28.2		dBm	
+30 MHz		-23.7		dBm	
+60 MHz		-29.9		dBm	
接收通道带宽		2252		kHz	双边带宽; 级联模拟和数字通道滤波
频率误差容差	-80		+80	ppm	$P_{\text{RF,IN}} = P_{\text{RF,IN,MIN}} + 3 \text{ dB}$ 采用IEEE 802.15.4-2006数据包模式测量
RSSI					
动态范围		85		dB	
精度		±3		dB	
平均时间		128		$\mu\text{s}$	
最小灵敏度		-95		dBm	

# ADF7241

## 辅助规格

表5

参数	最小值	典型值	最大值	单位	测试条件
32 kHz RC振荡器					
频率		32.768		kHz	校准后
频率精度		1		%	25°C时校准后
频率漂移					
温度系数		0.14		%/°C	
电压系数		4		%/V	
校准时间		1		ms	
32 kHz晶振					
频率		32.768		kHz	
最大ESR		319.8		kΩ	XOSC32KP和XOSC32KN上连接10 pF的电容
启动时间		2000		ms	XOSC32KP和XOSC32KN上连接12.5 pF的负载电容
唤醒定时器					
预分频器节拍周期	0.0305		20,000	ms	
唤醒周期	$61 \times 10^{-6}$		$1.31 \times 10^5$	sec	
温度传感器					
范围	-40		+85	°C	
分辨率		4.7		°C	
精度		±6.4		°C	使用线性调整后的1000次ADC回读的平均值，在已知温度下校准
电池监控器					
触发电压	1.7		3.6	V	
触发电压步长		62		mV	
启动时间		5		μs	
功耗		30		μA	
外部PA接口					
R <sub>ON</sub> , PAVSUP_ATB3至VDD_BAT电阻值		5		Ω	extpa_bias_mode = 0, 1, 2, 5, 6
R <sub>OFF</sub> , PAVSUP_ATB3至GND电阻值		10		MΩ	extpa_bias_mode = 3、4、掉电
R <sub>OFF</sub> , PABIASOP_ATB4至GND电阻值		10		MΩ	extpa_bias_mode = 0、掉电
PABIASOP_ATB4源电流, 最大值		80		μA	extpa_bias_mode = 1, 3
PABIASOP_ATB4吸电流, 最小值		-80		μA	extpa_bias_mode = 2, 4
PABIASOP_ATB4电流控制分辨率		6		Bits	extpa_bias_mode = 1, 2, 3, 4, 5
PABIASOP_ATB4顺从电压		150		mV	extpa_bias_mode = 2, 4
PABIASOP_ATB4顺从电压		3.45		V	extpa_bias_mode = 1, 3
伺服环路偏置电流		22		mA	extpa_bias_mode = 5, 6
伺服环路偏置电流控制步长		0.349		mA	extpa_bias_mode = 5, 6

## 功耗规格

表6

参数	最小值	典型值	最大值	单位	测试条件
功耗					
TX模式功耗					
-20 dBm		16.5		mA	IEEE 802.15.4-2006连续包传输模式
-10 dBm		17.4		mA	IEEE 802.15.4-2006连续包传输模式
0 dBm		19.6		mA	IEEE 802.15.4-2006连续包传输模式
+3 dBm		21.5		mA	IEEE 802.15.4-2006连续包传输模式
+4 dBm		25		mA	IEEE 802.15.4-2006连续包传输模式
空闲模式		1.8		mA	XTO26M + 数字有效
PHY_RDY模式		10		mA	
RX模式功耗		19		mA	IEEE 802.15.4-2006数据包模式
测试状态		3		mA	
SLEEP_BBRAM		0.3		μA	保存BBRAM内容
SLEEP_BBRAM_RCO		1		μA	32 kHz RC振荡器运行, 保存一些BBRAM内容, 且已使能唤醒定时器
SLEEP_BBRAM_XTO		1.7		μA	32 kHz晶振运行, 保存一些BBRAM内容, 且已使能唤醒定时器

## 时序和数字规格

表7. 逻辑电平

参数	最小值	典型值	最大值	单位	测试条件
逻辑输入					
输入高电压 $V_{INH}$	$0.7 \times V_{DD\_BAT}$			V	
输入低电压 $V_{INL}$			$0.2 \times V_{DD}$	V	
输入电流 $I_{INH}/I_{INL}$		±1		μA	
输入电容 $C_{IN}$		10		pF	
逻辑输出					
输出高电压 $V_{OH}$	$V_{DD\_BAT} - 0.4$			V	$I_{OH} = 500 \mu A$
输出低电压 $V_{OL}$			0.4	V	$I_{OL} = 500 \mu A$
输出上升/下降		5		ns	
输出负载		7		pF	

表8. GPIO

参数	最小值	典型值	最大值	单位	测试条件
GPIO输出					
输出驱动电平		5		mA	所有GPIO处于逻辑高电平状态
输出驱动电平		5		mA	所有GPIO处于逻辑低电平状态

表9. SPI接口时序

参数	最小值	典型值	最大值	单位	描述
$t_1$			15	ns	$\overline{CS}$ 下降沿到MISO建立时间(TRX有效)
$t_2$	40			ns	$\overline{CS}$ 到SCLK建立时间
$t_3$	40			ns	SCLK高电平时间
$t_4$	40			ns	SCLK低电平时间
$t_5$	80			ns	SCLK周期
$t_6$		10		ns	SCLK下降沿到MISO延迟时间
$t_7$	5			ns	MOSI到SCLK上升沿建立时间
$t_8$	5			ns	MOSI到SCLK上升沿保持时间

# ADF7241

参数	最小值	典型值	最大值	单位	描述
t <sub>9</sub>	40			ns	SCLK到CS保持时间
t <sub>10</sub>	10			ns	$\overline{\text{CS}}$ 高电平到SCLK等待时间
t <sub>11</sub>	270			ns	$\overline{\text{CS}}$ 高电平时间
t <sub>12</sub>		300	400	μs	$\overline{\text{CS}}$ 低电平到MISO高电平唤醒时间, 带10 pF负载电容的26 MHz晶振, T <sub>A</sub> = 25°C
t <sub>13</sub>			20	ns	SCLK上升时间
t <sub>14</sub>			20	ns	SCLK下降时间
t <sub>15</sub> , t <sub>16</sub>	2			ms	执行RC_RESET或RC_SLEEP命令之后唤醒时的 $\overline{\text{CS}}$ 高电平时间(见图5和图31), 带10 pF负载的26 MHz晶振

**表10. IEEE 802.15.4状态跃迁时序**

参数	最小值	典型值	最大值	单位	测试条件
空闲到PHY_RDY状态		142		μs	
PHY_RDY到空闲状态		13.5		μs	
PHY_RDY或TX到RX状态(不同通道)		192		μs	执行VCO校准
PHY_RDY或RX到TX状态(不同通道)		192		μs	执行VCO校准
PHY_RDY或TX到RX状态(相同通道)		140		μs	跳过VCO校准
RX或PHY_RDY到TX状态(相同通道)		140		μs	跳过VCO校准
RX通道变化		192		μs	执行VCO校准
TX通道变化		192		μs	执行VCO校准
TX到PHY_RDY状态		23		μs	
PHY_RDY到CCA状态		192		μs	
CCA到PHY_RDY状态		14.5		μs	
RX到空闲状态		5.5		μs	
TX到空闲状态		30.5		μs	
空闲到测试状态		19		μs	
测试到空闲状态		6		μs	
CCA到空闲状态		14.5		μs	
RX到CCA状态		18		μs	
CCA到RX状态		205		μs	

**表11. IEEE 802.15.4-2006 SPORT模式时序**

参数	最小值	典型值	最大值	单位	测试条件/注释
t <sub>21</sub>	18			μs	SFD检测到TRCLK_CKO_GP3(数据位时钟)有效延迟时间
t <sub>22</sub>		2		μs	TRCLK_CKO_GP3位周期
t <sub>23</sub>	0.51			μs	DR_GP0到TRCLK_CKO_GP3下降沿建立时间
t <sub>24</sub>		16		μs	TRCLK_CKO_GP3符号突发周期
t <sub>35</sub>	1.3		6.2	μs	PA标称功率到TRCLK_CKO_GP3活动/进入TX状态
t <sub>36</sub>		14		μs	RC_PHY_RDY到TRCLK_CKO_GP3关闭
t <sub>37</sub>		10		μs	RC_PHY_RDY到PA关断

**表12. MAC时序**

参数	最小值	典型值	最大值	单位	测试条件/注释
t <sub>26</sub>		38		μs	从接收到帧到rx_pkt_rcvd中断产生的时间
t <sub>27</sub>			150	μs	从发出RC_TX命令到更新寄存器delaycfg2位mac_delay_ext (0x10B[7:0])的容许时间
t <sub>28</sub>			150	μs	从发出RC_TX命令到取消RC_TX命令的容许时间
t <sub>RX_MAC_DELAY</sub>		192		μs	标准所定义的IEEE 802.15.4模式

时序图

SPI接口时序图

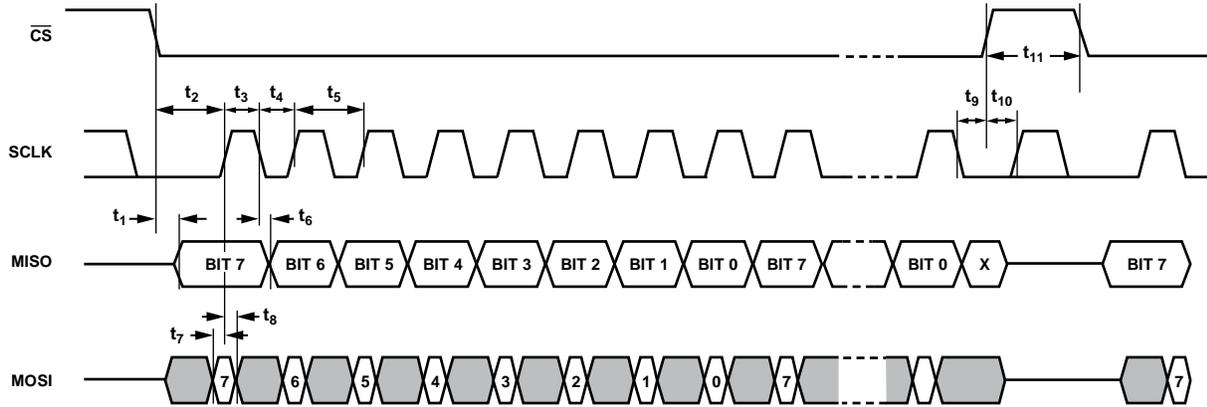


图3. SPI接口时序

更多说明和时序图参见“串行外设接口”部分。

休眠到空闲SPI时序图

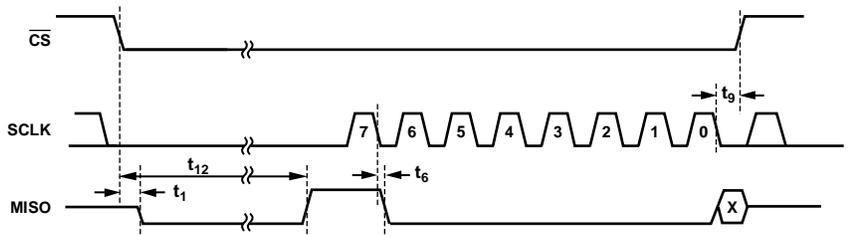


图4. 休眠到空闲状态时序

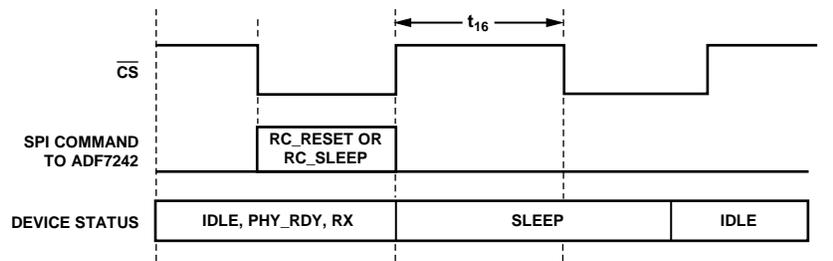
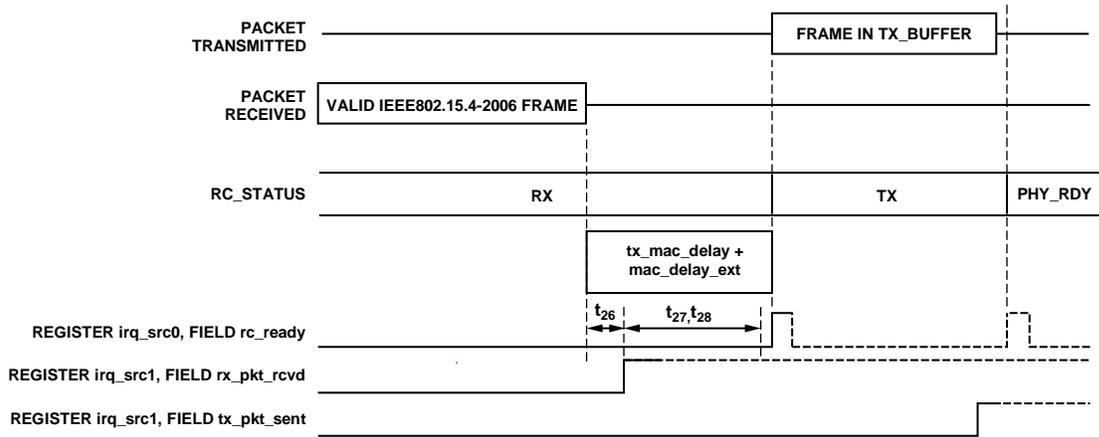


图5. 执行RC\_RESET或RC\_SLEEP命令后唤醒

## MAC延迟时序图



08/32-016

图6. IEEE 802.15.4 MAC时序

## IEEE 802.15.4 RX SPORT模式时序图

表13. IEEE 802.15.4 RX SPORT模式配置

寄存器rc_cfg、域rc_mode (0x13E[7:0])	寄存器gp_cfg、域gpio_config (0x32C[7:0])	功能
2	1	位时钟和数据可用(见图7)
0	7	符号时钟和数据可用(见图8)

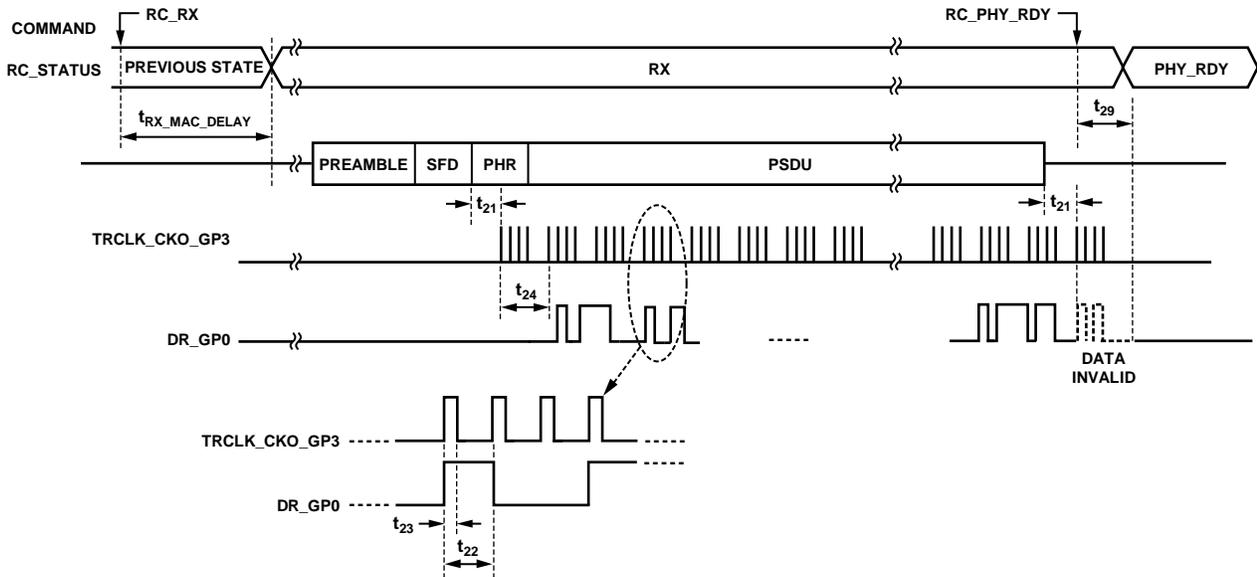
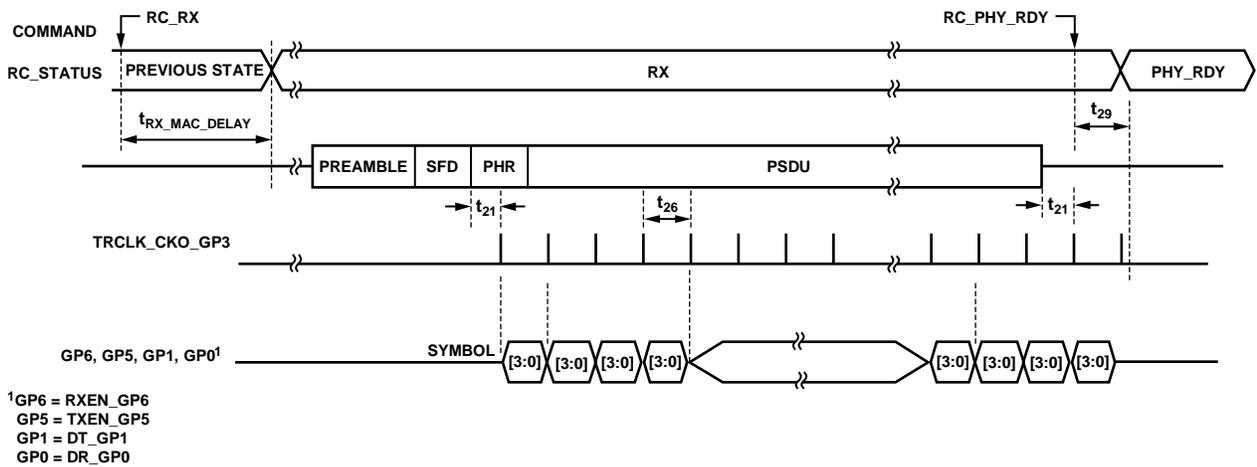


图7. IEEE 802.15.4 RX SPORT模式：位时钟和数据可用



<sup>1</sup>GP6 = RXEN\_GP6  
GP5 = TXEN\_GP5  
GP1 = DT\_GP1  
GP0 = DR\_GP0

图8. IEEE 802.15.4 RX SPORT模式：符号时钟输出

# ADF7241

## IEEE 802.15.4 TX SPORT模式时序图

表 14. IEEE 802.15.4 TX SPORT模式配置

寄存器rc_cfg、域rc_mode (0x13E[7:0])	寄存器gp_cfg、域gpio_config (0x32C[7:0])	功能
3	1 or 4	PA斜升后传输开始(见图9) gpio_config = 1: 数据在时钟的上升沿逐个输入 gpio_config = 4: 数据在时钟的下降沿逐个输入

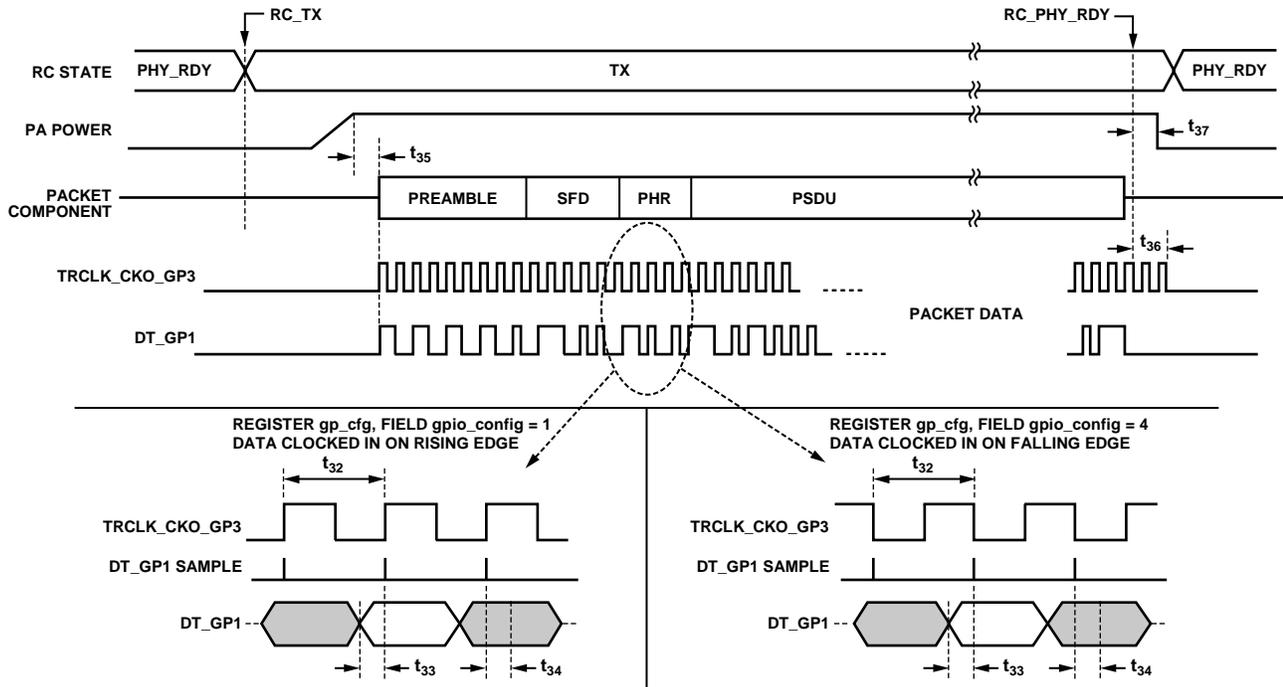


图9. IEEE 802.15.4-2006 TX SPORT模式

详情参见“SPORT接口”部分。

09322-112

## 绝对最大额定值

除非另有说明， $T_A = 25^\circ\text{C}$ 。

表15

参数	额定值
VDD_BAT至GND	-0.3 V至+3.9 V
工作温度范围	
工业级	-40°C至+85°C
存储温度范围	-65°C至+125°C
最高结温	150°C
LFCSP封装 $\theta_{JA}$ 热阻	26°C/W
回流焊	
峰值温度	260°C
峰值温度时间	40秒

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

LFCSP封装的底部焊盘应连接到地。

本器件为高性能RF集成电路，ESD额定值小于2 kV，对ESD(静电放电)敏感。搬运和装配时应采取适当的防范措施。

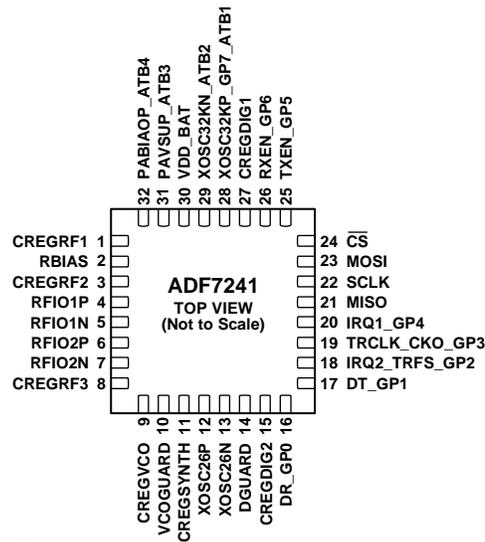
### ESD警告



#### ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

## 引脚配置和功能描述



NOTES  
1. THE EXPOSED PADDLE MUST BE CONNECTED TO GROUND.

09332-010

图10. 引脚配置

表16. 引脚功能描述

引脚编号	引脚名称	描述
1	CREGRF1	RF部分的调节电源终端。应将一个220 nF去耦电容连接在此引脚与GND之间。
2	RBIAS	27 kΩ偏置电阻到地。
3	CREGRF2	RF部分的调节电源。应连接一个100 pF去耦电容到地。
4	RFIO1P	差分RF输入端口1(正极)。需要一个10 nF去耦电容。
5	RFIO1N	差分RF输入端口1(负极)。需要一个10 nF去耦电容。
6	RFIO2P	差分RF输入/输出端口2(正极)。需要一个10 nF去耦电容。
7	RFIO2N	差分RF输入/输出端口2(负极)。需要一个10 nF去耦电容。
8	CREGRF3	RF部分的调节电源。应将一个100 pF去耦电容连接在此引脚与GND之间。
9	CREGVCO	VCO部分的调节电源。应将一个220 nF去耦电容连接在此引脚与GND之间。
10	VCOGUARD	VCO部分的防护沟道。连接到引脚9(CREGVCO)。
11	CREGSYNTH	PLL部分的调节电源。应将一个220 nF去耦电容连接在此引脚与GND之间。
12	XOSC26P	外部晶振和负载电容的终端1。使用外部振荡器时，此引脚不连接(NC)。
13	XOSC26N	外部晶振和负载电容的终端2。外部振荡器的输入端。
14	DGUARD	数字部分的防护沟道。连接到引脚15(CREGDIG2)。
15	CREGDIG2	数字部分的调节电源。应连接一个220 nF去耦电容到地。
16	DR_GP0	SPORT接收数据输出/通用IO端口。
17	DT_GP1	SPORT发射数据输入/通用IO端口。
18	IRQ2_TRFS_GP2	中断请求输出2/IEEE 802.15.4-2006符号时钟/通用IO端口。
19	TRCLK_CKO_GP3	SPORT时钟输出/通用IO端口。
20	IRQ1_GP4	中断请求输出1/通用IO端口。
21	MISO	SPI接口串行数据输出。
22	SCLK	SPI接口数据时钟输入。
23	MOSI	SPI接口串行数据输入。
24	$\overline{CS}$	SPI接口片选输入(和唤醒信号)。
25	TXEN_GP5	外部PA使能信号/通用IO端口。
26	RXEN_GP6	外部LNA使能信号/通用IO端口。
27	CREGDIG1	数字部分的调节电源。应将一个1 nF去耦电容连接在此引脚与地之间。
28	XOSC32KP_GP7_ATB1	32 kHz晶振的终端1/通用IO端口/模拟测试总线1。
29	XOSC32KN_ATB2	32 kHz晶振的终端2/模拟测试总线2。

引脚编号	引脚名称	描述
30	VDD_BAT	来自电池的未调节电源输入。
31	PAVSUP_ATB3	外部PA电源终端/模拟测试总线3。
32	PABIAOP_ATB4	外部PA偏置电压输出/模拟测试总线4。
33 (EPAD)	GND	公共地终端。底部焊盘必须连接到地。

## 典型工作特性

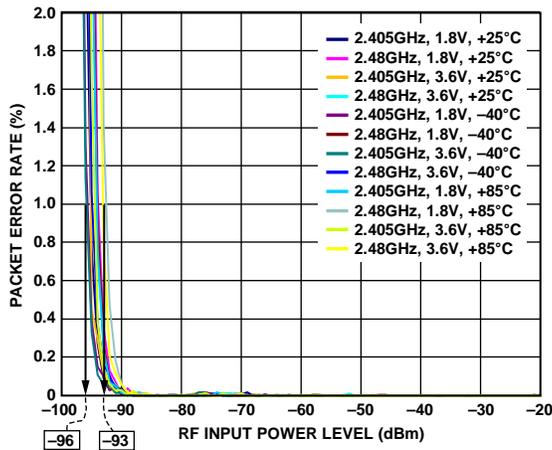


图11. IEEE 802.15.4-2006数据包模式灵敏度与温度和VDD\_BAT的关系,  $f_{\text{CHANNEL}} = 2.405 \text{ GHz}$ , 2.45 GHz, 2.48 GHz, RFIO2x

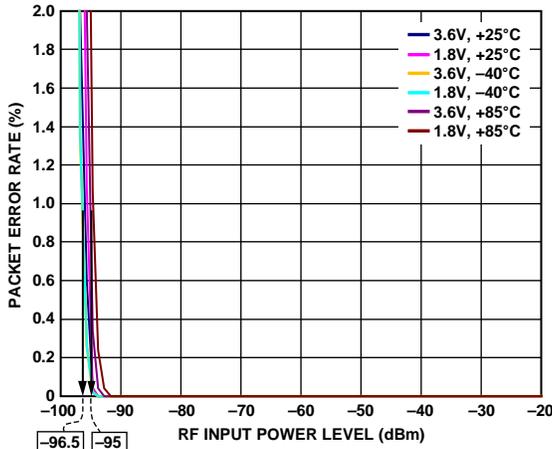


图12. IEEE 802.15.4-2006数据包模式PER与RF输入功率水平、温度和VDD\_BAT的关系,  $f_{\text{CHANNEL}} = 2.45 \text{ GHz}$ , RFIO2x

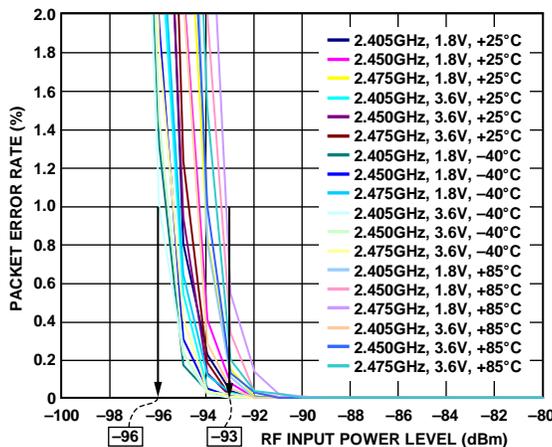


图13. IEEE 802.15.4数据包模式灵敏度与温度和VDD\_BAT的关系,  $f_{\text{CHANNEL}} = 2.405 \text{ GHz}$ , 2.45 GHz, 2.475 GHz, RFIO1x

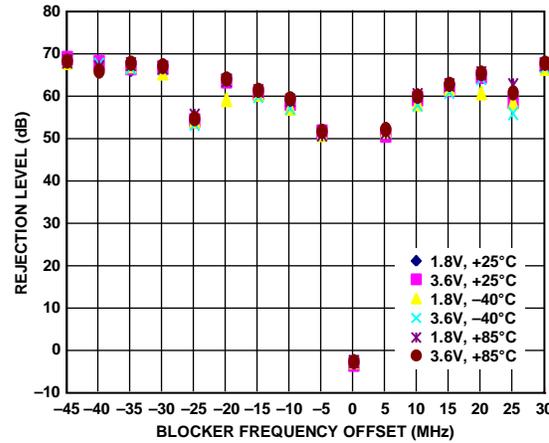


图14. IEEE 802.15.4-2006数据包模式阻塞器抑制与温度和VDD\_BAT的关系, 调制阻塞器,  $P_{\text{WANTED}} = -85 \text{ dBm} + 3 \text{ dB}$ ,  $f_{\text{CHANNEL}} = 2.45 \text{ GHz}$ , RFIO2x

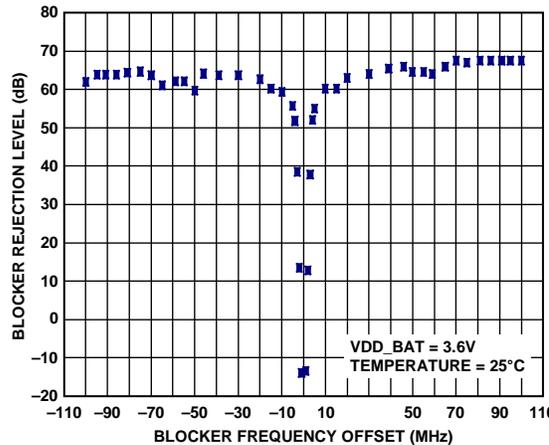


图15. IEEE 802.15.4-2006数据包模式宽带阻塞器抑制, CW阻塞器,  $P_{\text{WANTED}} = -95 \text{ dBm} + 3 \text{ dB}$ ,  $f_{\text{CHANNEL}} = 2.45 \text{ GHz}$ , RFIO2x

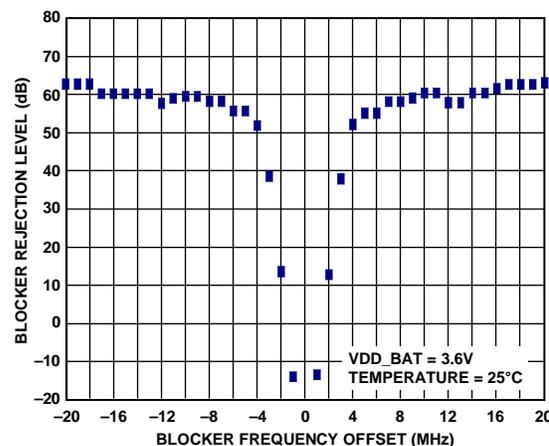


图16. IEEE 802.15.4数据包模式窄带阻塞器抑制, CW阻塞器,  $P_{\text{WANTED}} = -95 \text{ dBm} + 3 \text{ dB}$ ,  $f_{\text{CHANNEL}} = 2.45 \text{ GHz}$ , RFIO2x

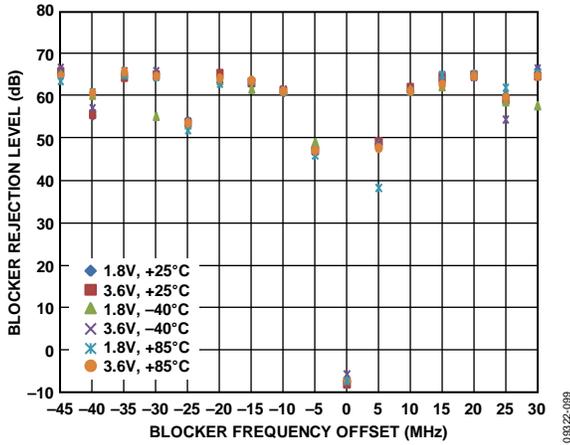


图17. IEEE 802.15.4数据包模式宽带阻塞器抑制与温度和VDD\_BAT的关系, 调制阻塞器,  $P_{WANTED} = -95 \text{ dBm} + 3 \text{ dB}$ ,  $f_{CHANNEL} = 2.45 \text{ GHz}$ , RFIO2x

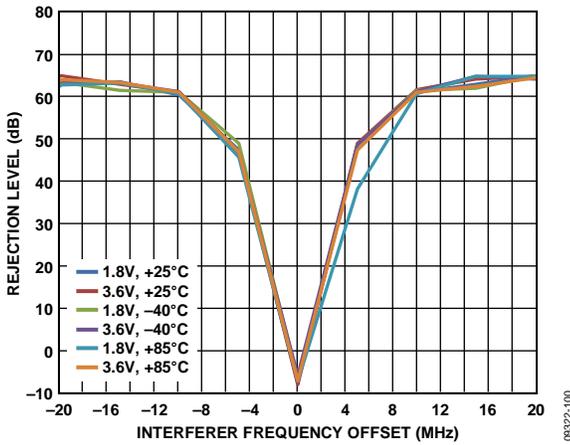


图18. IEEE 802.15.4数据包模式窄带阻塞器抑制与温度和VDD\_BAT的关系, 调制阻塞器,  $P_{WANTED} = -95 \text{ dBm} + 3 \text{ dB}$ ,  $f_{CHANNEL} = 2.45 \text{ GHz}$ , RFIO2x

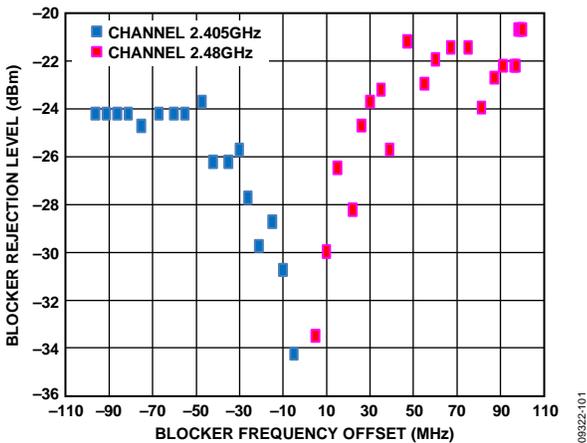


图19. IEEE 802.15.4数据包模式带外阻塞器抑制, CW阻塞器,  $P_{WANTED} = -95 \text{ dBm} + 3 \text{ dB}$ ,  $f_{CHANNEL} = 2.405 \text{ GHz}$ 和 $2.48 \text{ GHz}$ , RFIO2x, VDD\_BAT = 3.6 V, 温度 = 25°C

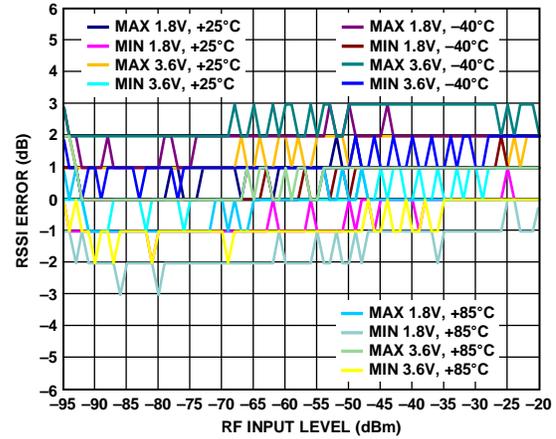


图20. IEEE 802.15.4数据包模式RSSI误差与RF输入功率水平、温度和VDD\_BAT的关系,  $f_{CHANNEL} = 2.45 \text{ GHz}$ , RFIO2x

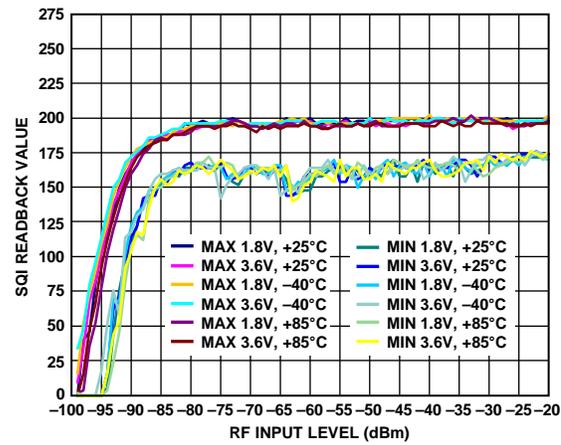


图21. IEEE 802.15.4数据包模式SQI与RF输入功率水平、温度和VDD\_BAT的关系,  $f_{CHANNEL} = 2.45 \text{ GHz}$ , RFIO2x

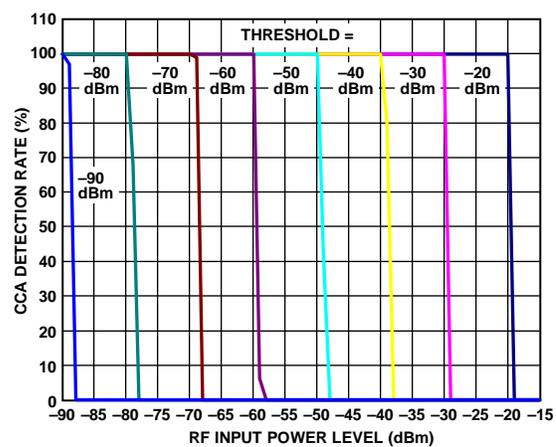


图22. IEEE 802.15.4-2006 CCA操作与RSSI阈值的关系,  $f_{CHANNEL} = 2.45 \text{ GHz}$ , VDD\_BAT = 3.6 V, 温度 = 25°C, RFIO2x

# ADF7241

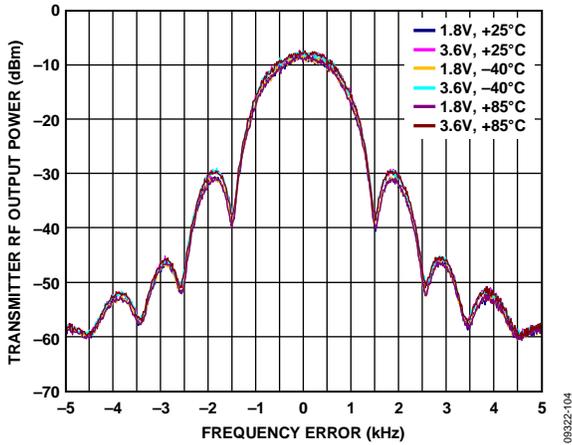


图23. IEEE 802.15.4-2006发射机频谱与温度和VDD\_BAT的关系， $f_{\text{CHANNEL}} = 2.45 \text{ GHz}$ ，输出功率 = 3 dBm

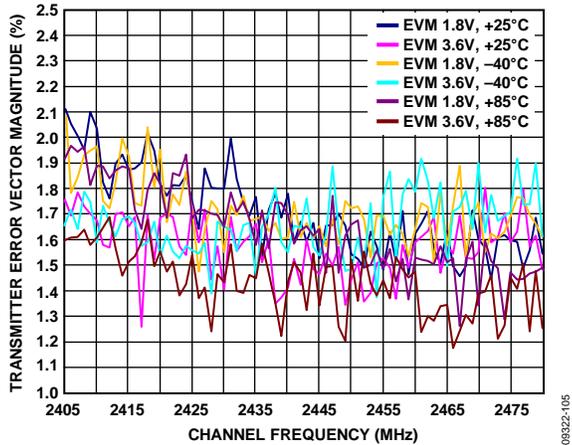


图24. IEEE 802.15.4-2006发射机EVM与温度和VDD\_BAT的关系，所有通道，输出功率 = 3 dBm

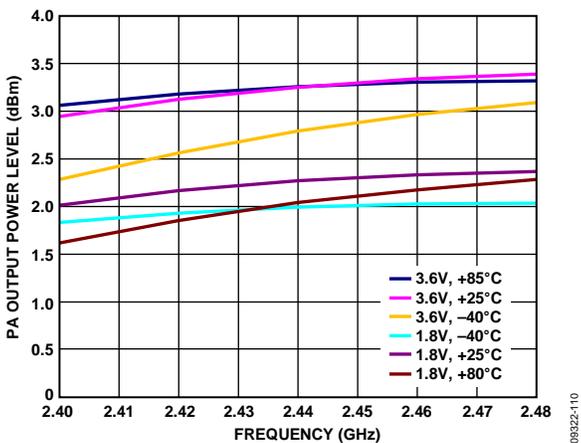


图25. PA输出功率与RF载波频率、温度和VDD\_BAT的关系 (依照ADF7241参考设计，使用分立匹配网络和谐波滤波器)

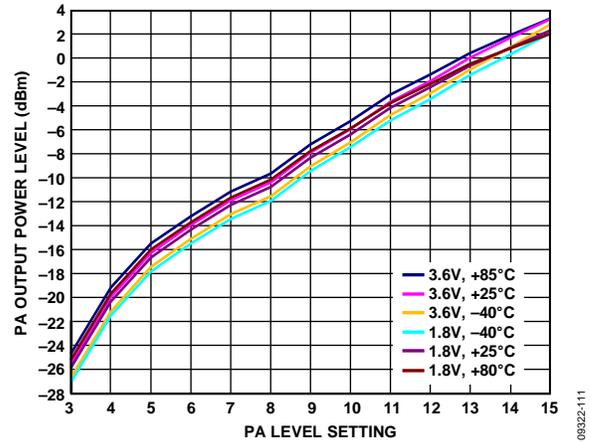


图26. PA输出功率与控制字、温度和VDD\_BAT的关系， $f_{\text{CHANNEL}} = 2.44 \text{ GHz}$  (依照ADF7241参考设计，使用分立匹配网络和谐波滤波器)

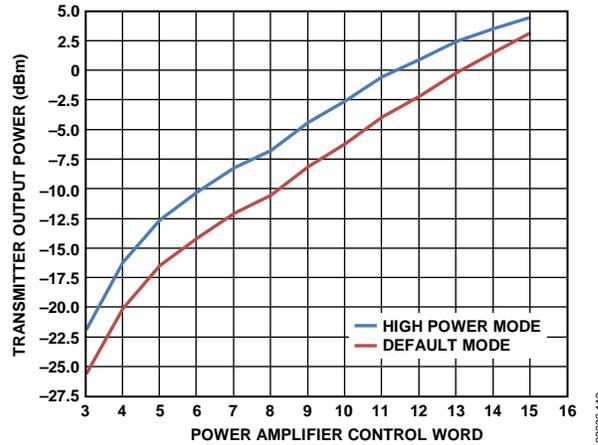


图27. 默认模式和高功率模式下发射机输出功率与控制字的关系， $f_{\text{CHANNEL}} = 2.45 \text{ GHz}$ ， $VDD\_BAT = 3.6 \text{ V}$ ，温度 = 25°C，RF载波频率 (依照ADF7241参考设计，使用分立匹配网络和谐波滤波器)

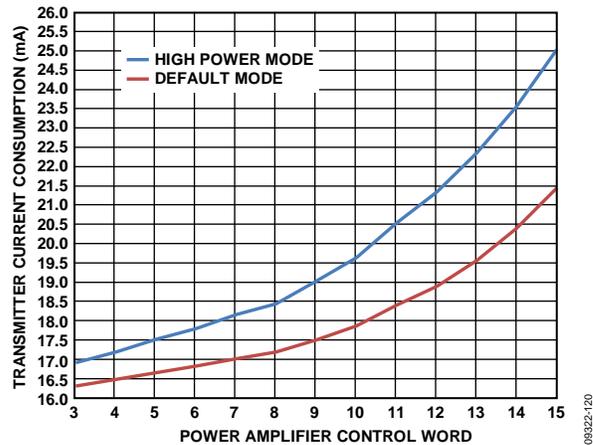


图28. 默认模式和高功率模式下发射机功耗与控制字的关系， $f_{\text{CHANNEL}} = 2.45 \text{ GHz}$ ， $VDD\_BAT = 3.6 \text{ V}$ ，温度 = 25°C

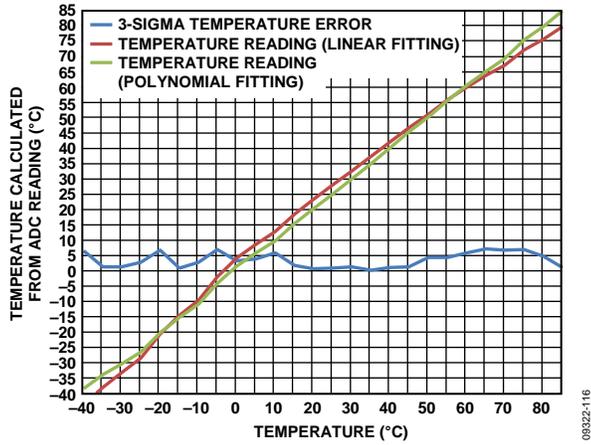


图29. 温度传感器性能(1000次ADC回读的平均值)和3- $\Sigma$ 误差与温度的关系,  $VDD\_BAT = 3.6\text{ V}$

## 术语

### ACK

IEEE 802.15.4-2006应答帧

### ADC

模数转换器

### AGC

自动增益控制

### Battmon

电池监控器

### CCA

空闲信道评估

### BBRAM

备用电池随机存取存储器

### CSMA/CA

载波侦听多路访问/冲突避免

### DR

数据速率

### DSSS

直接序列扩频

### FCS

帧检验序列

### FHSS

跳频扩频

### FCF

帧控制域

### LQI

链路质量指示器

### MCR

调制解调器配置寄存器

### MCU

微控制器单元

### NC

不连接

### OCL

失调校正环路

### OQPSK

失调正交相移键控

### PA

功率放大器

### PHR

物理层报头

### PHY

物理层

### POR

上电复位

### PSDU

物理层服务数据单元

### RC

无线电控制器

### RCO32K

32 kHz RC振荡器

### RSSI

接收信号强度指示器

### RTC

实时时钟

### SFD

帧起始定界符

### SQI

信号质量指示器

### VCO

电压控制振荡器

### WUC

唤醒控制器

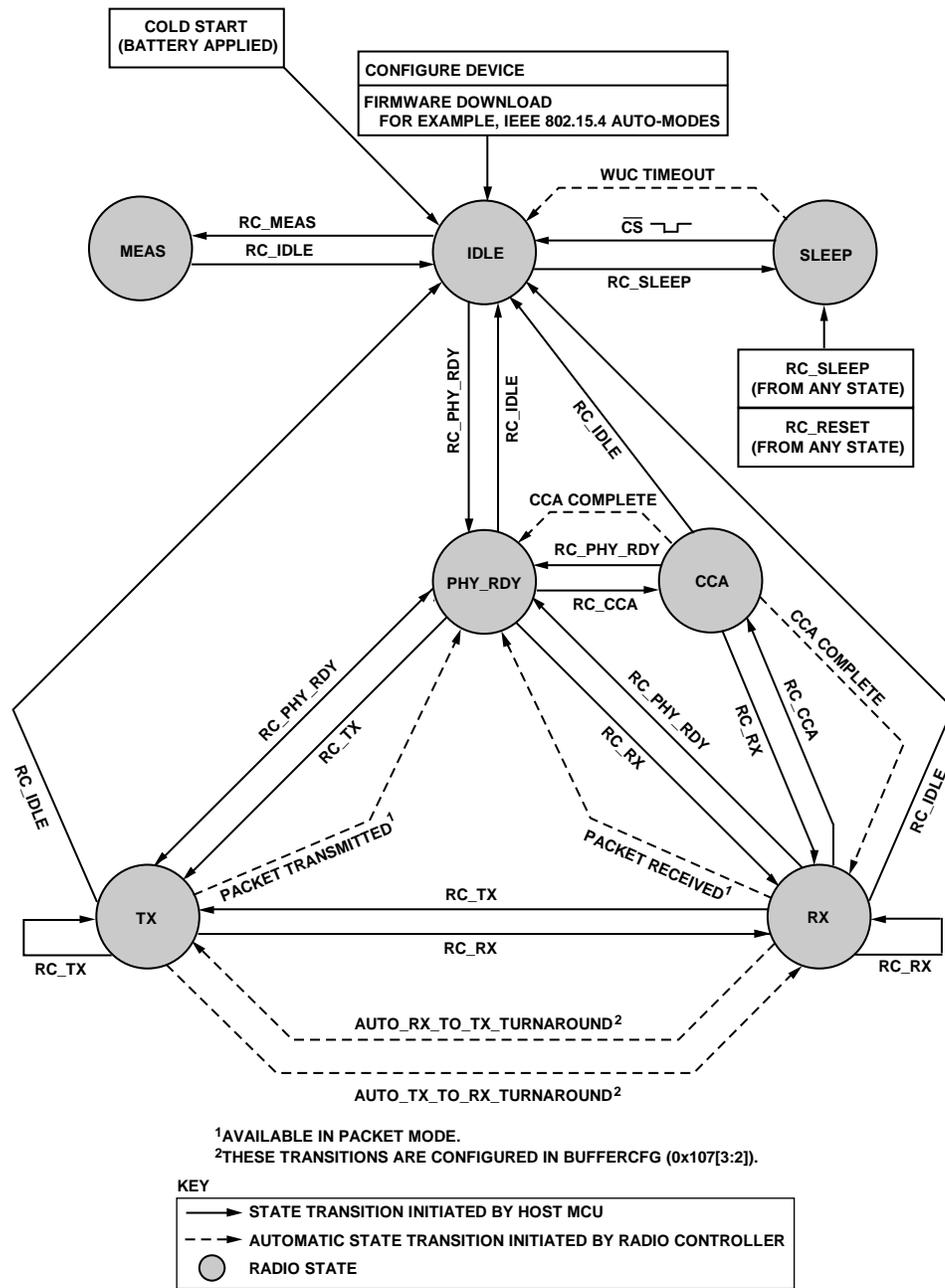
### XTO26M

26 MHz晶振

### XTO32K

32 kHz晶振

# 无线电控制器



08322-024

图30. 状态图

# ADF7241

ADF7241集成了一个无线电控制器，用于管理该IC在各种工作模式和配置下的状态。主机MCU可以使用单字节命令与无线电控制器接口。无线电控制器的功能包括控制各种模块的上电和掉电序列，以及在器件的不同状态下执行系统校准。图30给出了ADF7241的状态图，图中显示了由主机MCU启动和由无线电控制器自动启动的可能状态转换。

## 器件初始化

首次对ADF7241施加电池电压时，应执行冷启动序列，如图31所示。该启动序列描述如下：

- 将电池电压VDD\_BAT以所需的电压上升速度施加给器件。经过时间 $t_{RAMP}$ 之后，VDD\_BAT达到其最终电压值。
- 经过 $t_{RAMP}$ 后，执行SPI命令RC\_RESET。此命令复位并关闭器件。
- 经过指定的时间 $t_{15}$ 之后，主机MCU可以将SPI的CS端口设为低电平。
- 等待SPI的MISO输出(PI\_READY标志)变为高电平，那时器件处于空闲状态，已准备好接受命令。

当主机MCU将SPI的CS端口设为低电平时，器件发生上电复位。器件的所有LDO连同26 MHz晶振和数字内核均使能。在无线电控制器将配置寄存器初始化为其默认值后，器件进入空闲状态。

仅在首次对器件施加电池电压时，才需要执行冷启动序列。此后可以使用热启动序列，即主机MCU将SPI的CS端口设为低电平，以将器件从休眠状态唤醒。

## 空闲状态

在此状态下，接收和发射模块均掉电。数字部分使能，且所有配置寄存器和数据包RAM都可以访问。在此状态下，任何配置参数都必须由主机MCU设置，如调制方案、通道频率和唤醒控制器配置等。

在休眠状态下拉低 $\overline{CS}$ 输入将使器件转换到空闲状态。从休眠状态到空闲状态的转换时序如图4所示。在休眠状态以外的所有其它状态中，通过发出RC\_IDLE命令也可以进入空闲状态。

## PHY\_RDY状态

从空闲状态进入PHY\_RDY状态时，RF频率合成器使能，并且会执行系统校准。在此状态下，接收和发射模块均未使能。从RX、TX或CCA状态进入PHY\_RDY状态时，会省略系统校准过程。

在空闲、RX、TX或CCA状态下，通过发出RC\_PHY\_RDY命令可以进入PHY\_RDY状态。

## RX状态

从PHY\_RDY或TX状态进入RX状态时，RF频率合成器会自动校准到编程设置的通道频率。对于单通道通信系统，如果要求周转时间较短，可以忽略频率合成器校准过程。经过可编程的MAC延迟时间后，如果用户使能了器件，ADF7241将开始搜索前同步码和同步字。

在PHY\_RDY、CCA或TX状态下，通过发出RC\_RX命令可以进入RX状态。根据工作模式不同(可通过寄存器buffercfg的域rx\_buffer\_mode配置为数据包模式或SPORT模式)，器件可以在收到一个包后自动返回PHY\_RDY状态，或者保持RX状态，直至接到命令要求进入不同的状态。详情参见“接收机”部分。

## CCA状态

进入CCA状态时，会执行空闲信道评估。在PHY\_RDY或RX状态下，通过发出RC\_CCA命令可以进入CCA状态。默认情况下，完成空闲信道评估后，ADF7241会自动返回RC\_CCA命令的起源状态。

## TX状态

进入TX状态时，RF频率合成器会自动校准到编程设置的通道频率。对于单通道通信系统，如果要求周转时间较短，可以忽略频率合成器校准过程。经过可编程的延迟时间后，PA功率上升，同时传输启动。

在PHY\_RDY或RX状态下，通过发出RC\_TX命令可以进入TX状态。根据工作模式不同(可通过寄存器buffercfg的域rx\_buffer\_mode配置为数据包模式或SPORT模式)，器件可以在发送一个包后自动返回PHY\_RDY状态，或者保持TX状态，直至接到命令要求进入不同的状态。详情参见“发射机”部分。

## 测试状态

测试状态用于测量芯片温度。在此状态下，接收机和发射机模块均未使能。该器件通过ADC测量芯片温度，并会连续更新寄存器adc\_rbk的域adc\_out中的芯片温度读数。

在空闲状态下，通过发出RC\_测试命令可以使能此状态，通过发出RC\_IDLE命令可以退出此状态。

## 休眠状态

利用RC\_SLEEP命令可以进入休眠状态。在休眠状态下，器件有三种不同的工作模式，如表17所列。

**表17. ADF7241休眠模式**

休眠模式	有效电路	功能
SLEEP_BBRAM	BBRAM	不保存数据包RAM和调制解调器配置寄存器(MCR)内容。BBRAM保存IEEE 802.15.4-2006节点地址1。
SLEEP_BBRAM_XTO	BBRAM和32 kHz晶振	32 kHz晶振使能，且BBRAM保存数据。
SLEEP_BBRAM_RCO	BBRAM和32 kHz RC振荡器	32 kHz RC振荡器使能，且BBRAM保存数据。

<sup>1</sup> 详情参见“数据包模式下的接收机配置”部分。

## 休眠模式

休眠模式可以利用唤醒配置寄存器tmr\_cfg0和tmr\_cfg1进行配置。寄存器tmr\_cfg0和tmr\_cfg1的内容在休眠状态下复位。

### SLEEP\_BBRAM

此模式适合MCU自身配有唤醒定时器的应用。通过将寄存器tmr\_cfg1的域sleep\_config设为1，可启用SLEEP\_BBRAM模式。

### SLEEP\_BBRAM\_XTO

此模式使能32 kHz晶振，并在休眠状态期间将某些配置寄存器的内容保存在BBRAM中。通过将寄存器tmr\_cfg1的域sleep\_config设为5，可启用SLEEP\_BBRAM\_XTO模式。而通过将寄存器irq1\_en0的域wakeup设为1等操作，可设置唤醒中断。有关如何配置ADF7241 WUC的详情，请参见“唤醒控制器(WUC)”部分。

### SLEEP\_BBRAM\_RCO

此模式使能32 kHz RC振荡器，并在休眠状态期间将某些配置寄存器的内容保存在BBRAM中。当通信系统可以接受较低的定时器精度时，可以使用此模式。此模式可以通过将寄存器tmr\_cfg1的域sleep\_config设为11来启用。而通过将寄存器irq1\_en0的域wakeup设为1等操作，可设置唤醒中断。有关如何配置ADF7241 WUC的详情，请参见“唤醒控制器(WUC)”部分。

### 从休眠状态唤醒

主机MCU可以随时拉低 $\overline{CS}$ ，使ADF7241从休眠状态唤醒。拉低 $\overline{CS}$ 之后，必须等到MISO输出(SPI\_READY标志)变为高电平后才能访问SPI端口。此延迟反映了ADF7241的启动时间。当MISO输出为高电平时，表明数字部分的稳压器和晶振已经稳定下来。如果芯片不是处于休眠状态，拉低 $\overline{CS}$ 后MISO引脚将立即变为高电平。在已配置WUC的情况下，超时事件也会使器件退出休眠状态。有关如何配置ADF7241 WUC的详情，请参见“唤醒控制器(WUC)”部分。

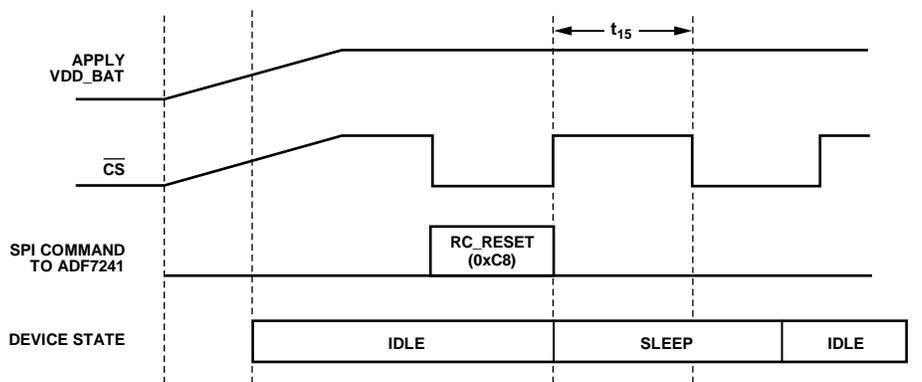


图9. IEEE 802.15.4-2006 TX SPORT模式

## RF频率合成器

ADF7241使用一个完全集成的RF频率合成器来产生发射信号和接收LO信号。该频率合成器的架构如图32所示。接收机利用频率合成器电路产生本振(LO)，以便将RF信号下变频至基带。发射机基于使用低噪声小数N分频RF频率合成器的直接闭环VCO调制方案；在该调制方案中，一个高分辨率 $\Sigma$ - $\Delta$ 调制器响应所传输的数据，在RF处产生所需的频率偏差。

ADF7241的VCO和频率合成器环路滤波器均完全集成。为了减小功率放大器上电时的VCO牵引效应，并尽量降低杂散发射，VCO以2倍的RF频率工作。然后将VCO信号二分频，以提供发射机所需的频率和接收机所需的LO频率。该频率合成器还具有自动VCO校准和带宽选择功能。

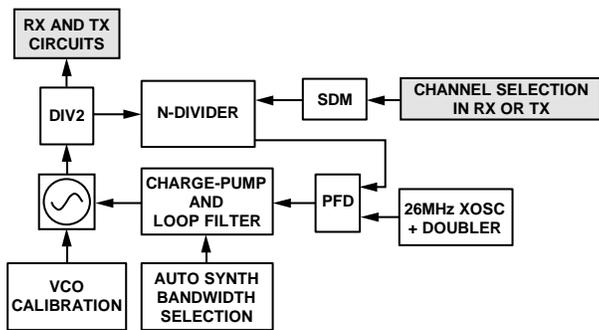


图32. 频率合成器架构

### RF频率合成器校准

在RX、CCA或TX状态下，ADF7241需要经过系统校准才能使用。当ADF7241进入休眠状态时，校准信息会复位，因此当器件在空闲与PHY\_RDY状态之间转换时，会自动执行全面的系统校准。而从TX、RX或CCA状态进入PHY\_RDY状态时，则忽略系统校准过程。

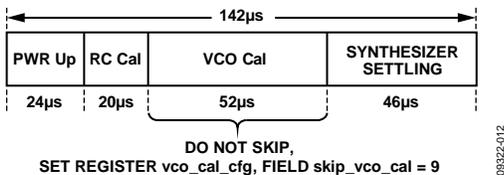


图33. RC\_PHY\_RDY之后的系统校准

图33为总系统校准时间的分解图。它包括上电延迟、接收机基带滤波器校准(RC Cal)和VCO校准(VCO Cal)。VCO校准完毕后，频率合成器即可建立至目标频率的 $\pm 5$  ppm范围内。为了减轻温度、电源电压和过程变化对VCO性能的影响，器件使用一个完全自动化的快速VCO频率和幅度校准方案。

在PHY\_RDY状态下执行系统校准时，不得跳过VCO校准阶段。因此，在从空闲状态进入PHY\_RDY状态之前，必须确保将寄存器vco\_cal\_cfg的域skip\_vco\_cal设为9。这是默认设置，因此只有在先前选择了跳过该校准的情况下，才需要重新编程。

从PHY\_RDY状态转换到RX、TX或CCA状态时，如果在PHY\_RDY状态下已经对RX、TX或CCA状态所要使用的相同通道频率执行过校准，则可以跳过VCO校准。在PHY\_RDY状态之后的任何状态下，如果需要跳过VCO校准，应使用以下序列：

1. 在PHY\_RDY状态下执行系统校准之后，应回读寄存器vco\_band\_rb的域vco\_band\_val\_rb中的VCO频段和寄存器vco\_idac\_rb的域vco\_idac\_val\_rb中的VCO偏置DAC码。
2. 在转换到任何其它状态并在相同通道频率上工作之前，应按照如下所述覆盖VCO频率和幅度DAC：
  - a) 将寄存器vco\_cal\_cfg的域skip\_vco\_cal设为15，以跳过VCO校准。
  - b) 将寄存器vco\_ovrw\_cfg的域vco\_band\_ovrw\_en设为1，以使能VCO频率覆盖模式。
  - c) 将在PHY\_RDY状态下执行系统校准后回读的VCO频段写入寄存器vco\_band\_ovrw的域vco\_band\_ovrw\_val。
  - d) 将寄存器vco\_ovrw\_cfg的域vco\_idac\_ovrw\_en设为1，以使能VCO偏置DAC覆盖模式。
  - e) 将在PHY\_RDY状态下执行系统校准后回读的VCO偏置DAC写入寄存器vco\_idac\_ovrw的域vco\_idac\_ovrw\_val。

完成上述步骤后，器件便可以转换到使用相同通道频率的其它状态，而无需执行VCO校准。在执行上述步骤之后，但未进入RX、TX或CCA状态之前的任何时间点，如果需要改变通道频率，则必须在转换到相应状态之前，将寄存器vco\_cal\_cfg的域skip\_vco\_cal设为9。这样将自动执行VCO校准。

## RF频率合成器带宽

ADF7241无线电控制器根据器件所处的状态(RX或TX)来优化RF频率合成器带宽。如果器件处于RX状态，无线电控制器将把频率合成器带宽设置为能确保实现最佳阻塞器抑制性能的值。如果器件处于TX状态，无线电控制器将根据所需的数据速率来设置RF频率合成器带宽，以确保实现最佳的调制质量。

## RF通道频率编程

频率合成器的频率通过频率控制字ch\_freq[23:0]进行编程，它包括三个寄存器：ch\_freq0、ch\_freq1和ch\_freq2。频率控制字ch\_freq[23:0]以二进制形式表示所需通道的绝对频率除以10 kHz的结果。

对频率控制字ch\_freq[23:0]写入新的通道频率时，新通道频率将在下一频率合成器校准阶段完成之后生效。默认情况下，从空闲、TX、RX或CCA状态转换到PHY\_RDY时，会执行频率合成器校准。详情参见“RF频率合成器校准”、“发射机”和“接收机”部分。为便于快速改变通道频率，在RX状态下可以在收到包之前写入新的频率控制字。下一RC\_RX或RC\_TX命令将启动所需的频率合成器校准和建立周期。类似地，在TX状态下可以在发送包之后写入新的频率控制字，并且下一RC\_RX或RC\_TX命令将启动频率合成器校准和建立周期。

## 参考晶振

片内晶振产生用于频率合成器和系统时序的参考频率。晶振工作频率为26 MHz。晶振采用幅度控制，确保能在不同工作条件下快速启动并稳定工作。晶振的精度对通信系统的性能有着非常大影响，因此应当谨慎选择晶振及相关的外部元件。除了精度和漂移特性外，还必须考虑晶振的标称负载电容。负载电容较高的晶振能够承受外部电容和印刷电路板寄生电容，不易受频率牵引影响。但较大负载电容也伴随着一些缺点，例如功耗较高、启动时间较长和调整范围较低等。选择晶振时，应权衡考虑这些优缺点。

总负载电容必须与晶振的额定负载电容相等，前者包括外部并联负载电容、XOSC26P和XOSC26N引脚的寄生电容、以及印刷电路板上走线的寄生电容。

ADF7241集成一个晶振调谐电容，以便于补偿系统性生产公差和温漂。该调谐电容由寄存器xto26\_trim\_cal的域xto26\_trim(0x371)控制。其调谐范围取决于特定晶振的负载电容。总调谐范围典型值为25 ppm。

## 发射机

### 发射工作模式

发射机工作模式主要有两种：

- IEEE 802.15.4-2006数据包模式
- IEEE 802.15.4-2006 SPORT模式

所需的工作模式通过寄存器rc\_cfg的域rc\_mode选择。

必须设置寄存器tx\_m的域preemp\_filt = 1，使能调制器预加重滤波器。如果仅使用数据包模式，则此滤波器默认使能；如果使用SPORT模式，则必须进行编程。

通过将寄存器rc\_cfg的域rc\_mode设为0(0x13E)，可选择支持数据包管理器的IEEE 802.15.4-2006兼容模式。在此模式下，ADF7241数据包管理器自动产生IEEE 802.15.4-2006兼容前同步码和SFD。也可以选择使用非标准SFD，方法是用所需的其它SFD设置寄存器sfd\_15\_4。详情参见“接收机”部分的“可编程SFD”小节。专用RAM(数据包RAM)有256个字节，构成TX\_BUFFER和RX\_BUFFER，用于存储发射和接收包。包报头必须是写入TX\_BUFFER的第一个字节。TX\_BUFFER第一个字节的地址存储在寄存器txpb的域tx\_pkt\_base中。

如果已禁用自动FCS域生成功能(寄存器pkt\_cfg的域auto\_fcs\_off设为1)，则必须将包括FCS在内的全帧写入TX\_BUFFER。这种情况下，写入TX\_BUFFER的字节数必须与PHR域中指定的长度相等。

如果已使能自动FCS域生成功能(寄存器pkt\_cfg的域

auto\_fcs\_off设为0)，则FCS会自动追加到TX\_BUFFER中的帧上。这种情况下，写入TX\_BUFFER的字节数必须等于PHR域中指定的长度减去2。

在使能和禁用自动FCS域生成功能两种情况下，TX\_BUFFER中的帧格式如图34所示。

有关如何配置IEEE 802.15.4-2006 TX SPORT模式的详情，请参见“SPORT接口”部分。

### IEEE 802.15.4-2006发射机时序和控制

本部分适用于使能IEEE 802.15.4-2006数据包模式时的情况。两个延迟定时器(寄存器delaycfg1的域tx\_mac\_delay和寄存器delaycfg2的域mac\_delay\_ext)会在RC\_TX命令之后的CS信号上升沿与发射操作开始之间引入一个受控延迟，从而保持对传输时隙的精确控制。图35显示了发射操作的时序，其中假设ADF7241在执行RC\_TX命令之前处于PHY\_RDY、RX或TX状态。

如“功率放大器”部分所述，使能后外部PA接口将在频率合成器校准之前上电，以为偏置伺服环路的建立提供充足的时间。PA的斜升在总MAC延迟时间逝去之前不久完成。如果已使能中断，则在转换到TX状态时将产生一个rc\_ready中断(参见“中断控制器”部分)。PA斜升阶段完成之后，收发器进入TX状态。在收发器进入TX状态之前，完成PA斜升所需的最短和最长时间由表11中的参数t35给出。

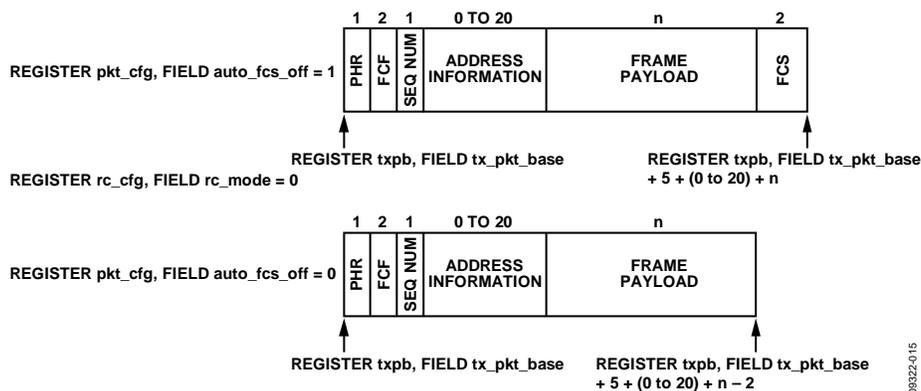


图9. IEEE 802.15.4-2006 TX SPORT模式

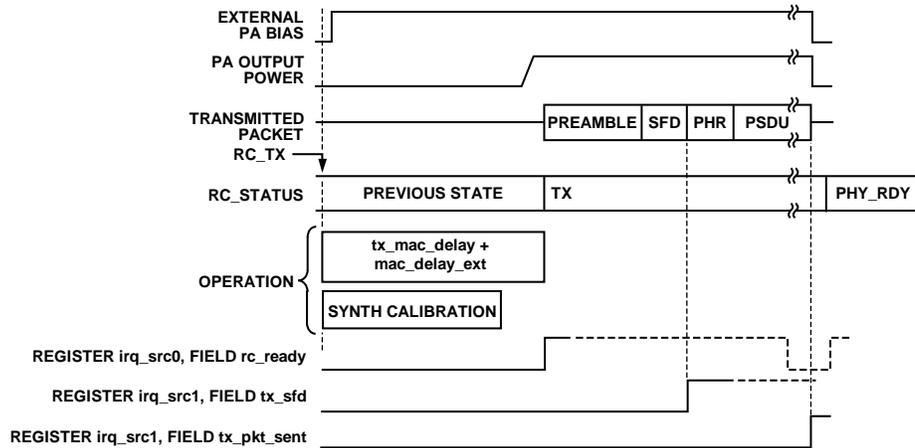


图35. 发射时序和控制

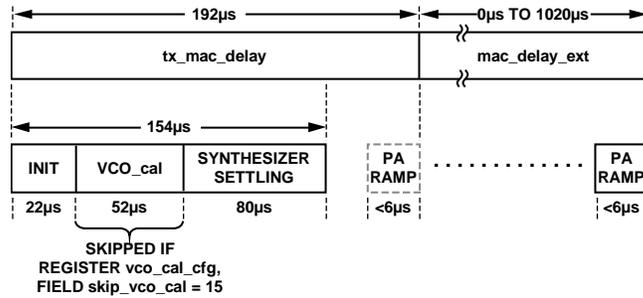


图36. RC\_TX之后的频率合成器校准

无线电控制器首先发送自动产生的前同步码和SFD。如果已使能中断，则在SFD发送完毕之后将置位一个SFD中断。然后，数据包管理器从PHR字节开始读取TX\_BUFFER，并发送其内容。传输完整个帧后，无线电控制器关闭PA并置位一个tx\_pkt\_sent中断。如果未配置自动工作模式，ADF7241随后自动返回PHY\_RDY状态。

默认情况下，每次发出RC\_TX命令时都会重新校准频率合成器。图36显示了每次收发器进入TX状态时执行的频率合成器校准序列。总TX MAC延迟时间定义为寄存器delaycfg1的域tx\_mac\_delay和寄存器delaycfg2的域mac\_delay\_ext所配置的延迟时间之和。寄存器delaycfg1的域tx\_mac\_delay能以1µs的步长进行编程，而寄存器delaycfg2的域mac\_delay\_ext则能以4µs的步长进行编程。寄存器delaycfg1的域tx\_mac\_delay的默认值为12个IEEE 802.15.4-2006-2.4 GHz符号长度或192µs。

寄存器delaycfg2的域mac\_delay\_ext的默认值为0µs。发出RC\_TX命令之后，在寄存器delaycfg1的域tx\_mac\_delay所定义的延迟时间消逝过程中，可以更新寄存器delaycfg2的域mac\_delay\_ext，直到表12所规定的时间t27为止。因此，对于使用时隙CSMA/CA的网络，可以动态调整其应答

(ACK)帧的传输时序。为确保频率合成器在PA斜升之前正确建立，总TX MAC延迟时间不应短于表10中规定的PHY\_RDY或RX到TX时序要求的值。在表12中参数t28所规定的时间之前，可以通过发出RC\_PHY\_RDY、RC\_RX或RC\_IDLE命令来中止RC\_TX命令。

如果要求的周转时间较短，可以跳过VCO校准(VCO\_cal)。在VCO\_cal使能的情况下，发出最后一个RC\_PHY\_RDY、RC\_RX、RC\_CCA或RC\_TX命令之后，如果通道频率控制字ch\_freq[23:0]保持不变，则可以跳过VCO校准。不过，初始化、频率合成器建立和PA斜坡阶段是必不可少的，因为频率合成器带宽会在收发操作之间发生改变。对于单通道通信系统，或者对于收到包后在同一通道上发送ACK帧的系统，跳过VCO校准是一个可行的选择。

通过将寄存器vco\_cal\_cfg的域skip\_vco\_cal设为15，即可跳过VCO校准。这种情况下，tx\_mac\_delay可以降至140µs。如果寄存器vco\_cal\_cfg的域skip\_vco\_cal = 9，则会执行VCO校准。

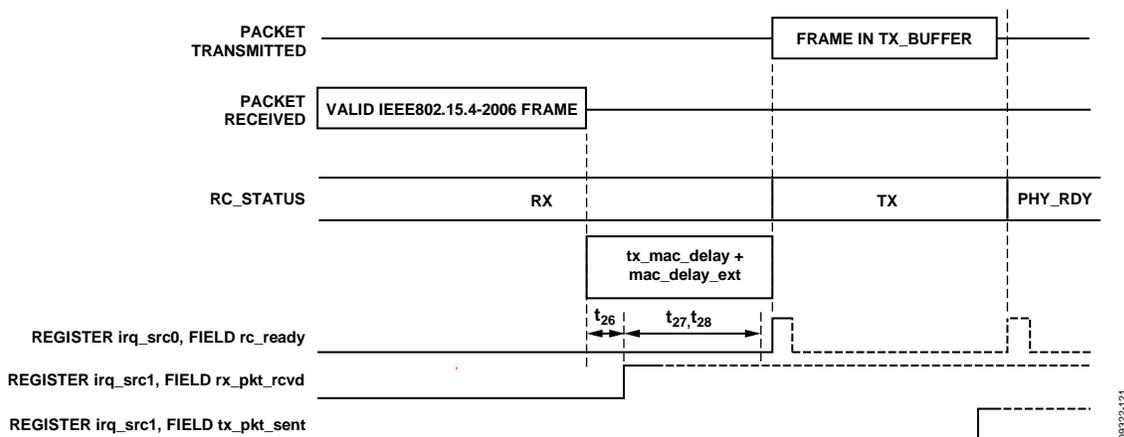


图36. RC\_TX之后的频率合成器校准

## IEEE 802.15.4自动接收-发射周转模式

在IEEE 802.15.4-2006数据包模式下工作时(寄存器rc\_cfg的域rc\_mode = 0)，ADF7241支持一种自动接收-发射周转模式，该模式有利于及时传输应答帧。

图37显示了自动接收-发射周转模式的时序。通过设置寄存器buffercfg的域auto\_rx\_to\_tx\_turnaround使能该模式后，ADF7241在收到IEEE 802.15.4-2006有效帧后会自动进入TX状态。经过总发射MAC延迟时间(tx\_mac\_delay + mac\_delay\_ext)之后，ADF7241进入TX状态并发送TX\_BUFFER中存储的帧。发送完毕后，ADF7241进入PHY\_RDY状态。在收到最后一个符号到产生rx\_pkt\_rcvd中断之间有38 μs的延迟。发射MAC延迟超时周期在收到最后一个符号之后立即开始计时。因此，在收到帧后，主机MCU最多有t28 μs (见表12)的时间来通过发出RC\_IDLE、RC\_PHY\_RDY或RC\_RX命令取消发射操作。

## 功率放大器

集成功率放大器(PA)连接到RFIO2P和RFIO2N RF端口。它内置一个谐波滤波器，可简化外部谐波滤波器的设计。PA的输出功率以2 dB的平均步长通过寄存器extpa\_msc的域pa\_pwr设置。在控制范围的下端，步长会增大。图26显示了输出功率步长变化与控制字值的典型关系。该PA还提供一种高功率模式，其使能方法是将寄存器pa\_bias的域pa\_bias\_ctrl设为63并将寄存器pa\_cfg的域pa\_bridge\_dbias设为21。

## PA斜坡控制器

ADF7241的PA斜坡控制器可使发射机产生的频谱散射降至最小。进入TX状态时，斜坡控制器使PA的输出功率从最

小值自动斜升到指定的标称值。在数据包模式下，包的传输在斜坡阶段结束后开始。当数据包传输完成或者退出TX状态时，PA立即关闭。通过将寄存器ext\_ctrl的域pa\_shutdown\_mode设为1，可以使PA的输出功率以与斜坡阶段相同的斜坡率斜降。

图38显示了PA斜坡曲线的形状及其时序。它是一个线性dB形状。斜坡时间取决于寄存器extpa\_msc的域pa\_pwr中的输出功率设置，并可通过寄存器pa\_rr的域pa\_ramp\_rate指定，计算公式如下：

$$t_{ramp} = 2^{pa\_rr.pa\_ramp\_rate} \times 2.4 \text{ ns} \times extpa\_msc.pa\_pwr$$

## 外部PA接口

ADF7241集成了一个偏置模块，用于连接外部PA电路，如图39所示。它适合基于单GaAs MOSFET的外部PA电路和各种集成PA模块。主要元件如图40所示。引脚VDD\_BAT与引脚PAVSUP\_ATB3之间的开关控制外部FET的电源电流。PABIOP\_ATB4可以用于设置外部FET的偏置点。该偏置点由一个5位DAC和/或一个偏置伺服环路控制。

为使主机MCU能够直接控制外部PA接口，应将寄存器ext\_ctrl的域extpa\_auto\_en设为0。然后，主机MCU即可利用寄存器pd\_aux的域extpa\_bias\_en使能或禁用外部PA。如果寄存器ext\_ctrl的域extpa\_auto\_en为1，则外部PA在进入TX状态时自动开启，并在退出TX状态时自动关闭。如果使用此设置，主机MCU不应更改寄存器pd\_aux的域extpa\_bias\_en的配置。

PAVSUP\_ATB3和PABIAOP\_ ATB4两个引脚的功能取决于寄存器extpa\_msc的域extpa\_bias\_mode所选择的模式，如表18所示。

DAC的基准电流源通过寄存器extpa\_msc的域extpa\_bias\_src (0x3AA[3])进行控制。如果寄存器extpa\_msc的域extpa\_bias\_src为0，则电流来自外部偏置电阻。如果寄存器extpa\_msc的域extpa\_bias\_src为1，则电流来自内部基准电压发生器。第一个选项更为精确，可能的话建议使用。

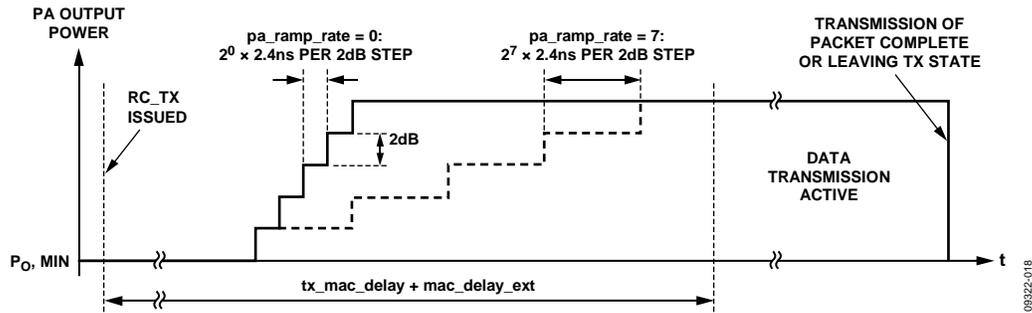


图38. PA斜坡曲线

# ADF7241

## 外部PA接口模式

- 模式0允许接通或断开外部电路的电源。对于没有专用掉电引脚和/或具有高掉电电流的电路，这一模式很有用。
- 模式1允许接通或断开外部电路的电源。此外，PABIAOP\_ATB4引脚用作可编程电流源。如果在PABIAOP\_ATB4与GND之间连接一个适当的电阻，则可以产生可编程电压。
- 模式2允许接通或断开外部PA电路的电源。此外，PABIAOP\_ATB4引脚用作可编程电流吸收器。如果在PABIAOP\_ATB4与VDD\_BAT之间连接一个适当的电阻，则可以产生可编程电压。
- 模式3与模式1基本相同，不同之处在于PAVSUP\_ATB3与VDD\_BAT之间的开关是断开的。
- 模式4与模式2基本相同，不同之处在于PAVSUP\_ATB3与VDD\_BAT之间的开关是断开的。
- 模式5主要用于基于单外部FET的PA电路。此FET的电源电压通过PAVSUP\_ATB3引脚进行控制，以便确保掉电状态下的漏电流非常低。偏置伺服环路控制外部FET的栅极偏置电压，使得通过电源开关的电流与基准电

流相等。偏置伺服环路的基准电流由5位参考DAC产生。在这种模式下，偏置伺服环路期望FET中的电流随着PABIAOP\_ATB4输出端电压升高而变大。

- 模式6与模式5基本相同，不同之处在于偏置伺服环路期望FET中的电流随着PABIAOP\_ATB4输出端电压降低而变大。

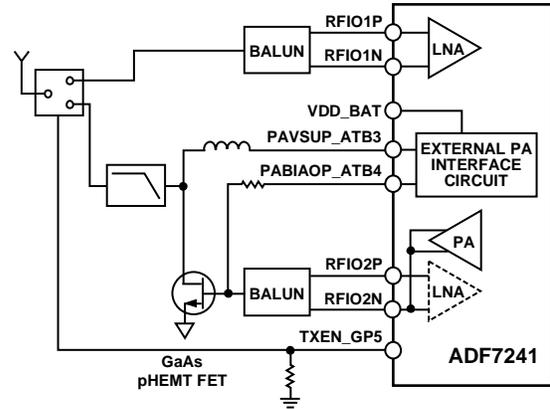


图39. 典型外部PA应用电路

表18. PA接口

寄存器extpa_msc域 extpa_bias_mode X2	寄存器pd_aux域 extpa_bias_en1	VDD_BAT至PAVSUP_ATB3开关	引脚PABIAOP_ATB4的功能
X <sup>2</sup>	0	断开	未使用
0	1	闭合	未使用
1	1	闭合	电流源
2	1	闭合	电流吸收器
3	1	断开	电流源
4	1	断开	电流吸收器
5	1	闭合	偏置电流伺服输出，正极性
6	1	闭合	偏置电流伺服输出，负极性
7	1	保留	保留

<sup>1</sup> 当寄存器ext\_ctrl的域extpa\_auto\_en为1时自动使能。

<sup>2</sup> X = 无关。

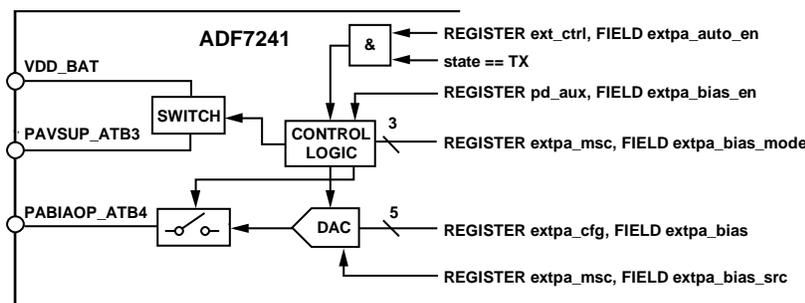


图40. 外部PA接口电路详图

## 接收机

### 接收操作

接收机工作模式主要有两种：

- IEEE 802.15.4-2006数据包管理器模式
- IEEE 802.15.4-2006 SPORT模式

所需的工作模式通过寄存器rc\_cfg的域rc\_mode选择。有关SPORT模式的详情，请参见“SPORT接口”部分。

后解调器滤波器的输出馈入一组相关器，以比较输入数据序列与期望的IEEE 802.15.4-2006序列。接收机模块主要有三种工作状态：

- 前同步码验证
- 符号时序恢复
- 数据符号接收

在前同步码验证期间，相关器检查有无前同步码。验证前同步码之后，器件进入符号时序恢复模式。一旦检测到有效的SFD，即可实现器件符号时序。ADF7241支持可编程的SFD。详情参见“可编程SFD”部分。

收到的符号随后被传送至数据包管理器(数据包模式下)或SPORT接口(SPORT模式下)。在SPORT模式下，对于接收到的每个符号，引脚TRCLK\_CKO\_GP3会输出4个串行时钟，而引脚DR\_GP0会移出4个数据位。详情参见“SPORT接口”部分。

在数据包模式下，当数据包管理器确定包传输结束时，ADF7241自动转入PHY\_RDY或TX状态，或者仍然保持RX状态，具体取决于寄存器buffercfg的域rx\_buffer\_mode的设置(参见“数据包模式下的接收机配置”部分)。而在SPORT模式下，器件将保持RX状态，直到用户发出命令要求变换为其它状态。

### 可编程SFD

用户可以选择标准IEEE 802.15.4-2006 SFD字节以外的SFD。寄存器sfd\_15\_4的域sfd\_symbol\_1和域sfd\_symbol\_2(0x3F4[7:0])的默认设置为标准IEEE 802.15.4-2006 SFD。如果用户用其它值设置此寄存器，则将使用该值作为接收和发送SFD。要求如下：

- 该值不能是一个重复的符号(例如不能是0x11或0x22)。
- 该值不能与前同步码符号相似(即不能是符号0x0或0x8)。

### 数据包模式下的接收机配置

通过将寄存器rc\_cfg的域rc\_mode设为0 (0x13E[7:0])，可选

择支持数据包管理。当ADF7241在RC\_RX命令之后进入RX状态并检测到SFD时，会覆盖RX\_BUFFER。SFD的输入帧会被剔除，而其后的所有数据(包括帧长度PHR)被写入RX\_BUFFER。

如果寄存器pkt\_cfg的域auto\_fcs\_off为1，则输入帧的FCS会被存储在RX\_BUFFER中。接收到整个帧后，无论FCS正确与否，都会置位rx\_pkt\_rcvd中断。如果auto\_fcs\_off=0，则无线电控制器根据IEEE 802.15.4-2006标准中定义的FCS多项式(见公式1)来计算输入帧的FCS，并将结果与输入帧的FCS进行比较。只有当两个FCS域一致时，才会置位rx\_pkt\_rcvd中断。FCS不写入RX\_BUFFER，而是用测得的RSSI和接收帧的信号质量指示器(SQI)值替换(见图41)。

$$G_{16}(x) = x^{16} + x^{12} + x^5 + 1 \quad (1)$$

无线电控制器在接收到帧后的行为可以通过寄存器buffercfg的域rx\_buffer\_mode (0x107[1:0])进行配置。如果rx\_buffer\_mode采用默认值0，当发生rx\_pkt\_rcvd中断条件时，器件自动返回到PHY\_RDY状态。这样，在主机MCU从ADF7241读取RX\_BUFFER之前，它不会被下一个帧覆盖。这是因为新帧始终是从寄存器rxpb的域rx\_pkt\_base(0x315[7:0])所存储的地址开始写入RX\_BUFFER。注意，在RC\_RX命令之后的MAC延迟逝去之前，禁止接收下一个帧。

如果寄存器buffercfg的域rx\_buffer\_mode为1 (0x107[1:0])，则器件仍将保持RX状态，并会在将帧写入RX\_BUFFER之后经过一个MAC延迟周期，然后会开始接收下一个包。根据网络设置的不同，如果一个帧在MCU从RX\_BUFFER读取帧之前到达，则这种模式可能会破坏RX\_BUFFER的完整性且不被注意。

如果寄存器buffercfg的域rx\_buffer\_mode为2 (0x107[1:0])，则禁用帧接收。对于RSSI测量和CCA，如果要保存RX\_BUFFER的内容，这种模式很有用。

### 接收机校准

每次发出RC\_RX命令时，都会校准接收路径。图42显示频率合成器和接收路径的校准序列和时序。当寄存器vco\_cal\_cfg的域skip\_vco\_cal设为15 (0x36F[3:0])时，会省略VCO校准(VCO\_cal)。如果在PHY\_RDY、RX与TX的状态转换期间ch\_freq[23:0]的值保持不变，则VCO校准是一个可选项。频率合成器建立阶段是必需的，因为RX和TX操作对PLL带宽的优化方式不同。静态失调校正阶段(OCL\_stat)和动态失调校正阶段(OCL\_dyn)同样是必不可少的。

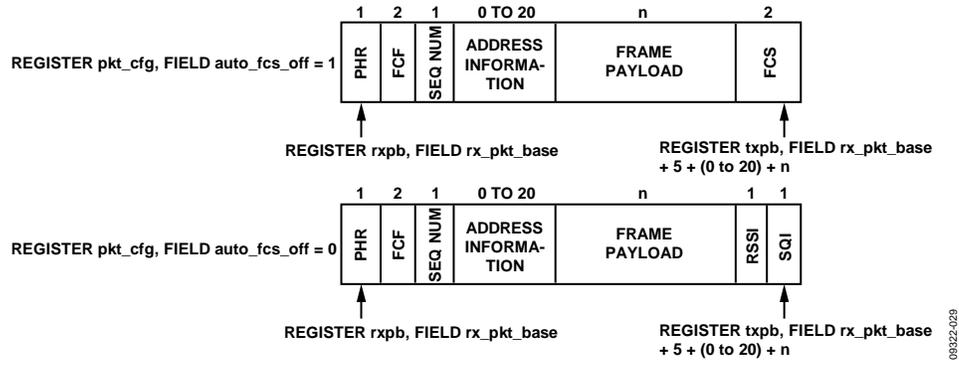


图41. 数据包管理器在RX\_BUFFER中存储的IEEE 802.15.4-2006包域

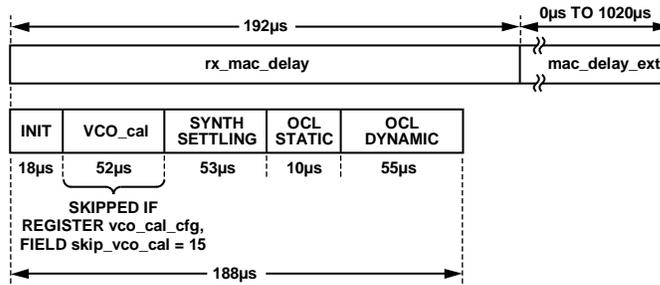


图42. 接收路径校准

### 接收时序和控制

寄存器rc\_cfg的域rc\_mode (0x13E[7:0])设为0时选择数据包模式，设为2时选择RX SPORT模式。有关SPORT接口操作的详细信息，请参见“SPORT接口”部分。默认情况下，ADF7241在收到RC\_RX命令后会立即执行频率合成器和接收路径校准。经过接收机MAC延迟之后，器件转换到RX状态。总接收机MAC延迟等于寄存器delaycfg0的域rx\_mac\_delay (0x109[7:0])和寄存器delaycfg2的域mac\_delay\_ext (0x10B[7:0])所配置的延迟时间之和。寄存器delaycfg0的域rx\_mac\_delay (0x109[7:0])能以1 μs的步长进行编程，而寄存器delaycfg2的域mac\_delay\_ext (0x10B[7:0])则能以4 μs的步长进行编程。寄存器delaycfg2的域mac\_delay\_ext通常置0。不过，可以动态使用它来精确对准RX时序。

图43显示了数据包模式的时序序列。如果使能SPORT模式，时序序列基本相同，不同之处在于不会产生rx\_pkt\_rcvd中断，也不会自动转入PHY\_RDY状态。

进入RX状态时，如果寄存器cca2的域rx\_auto\_cca为1 (0x106 [1])，将开始执行CCA测量。当状态字中可提供CCA结果时，无线电控制器置位cca\_complete中断。检测到SFD时，无线电控制器会置位rx\_sfd中断，主机MCU可以利用该中断实现同步。默认情况下，RX\_BUFFER中接收到有效帧后，ADF7241会转入PHY\_RDY状态。同时，如果使能了中断，则还会置位rx\_pkt\_rcvd中断。这种机制可以保证RX\_BUFFER的完整性。通过适当的无线电控制器命令，可以随时退出RX状态。

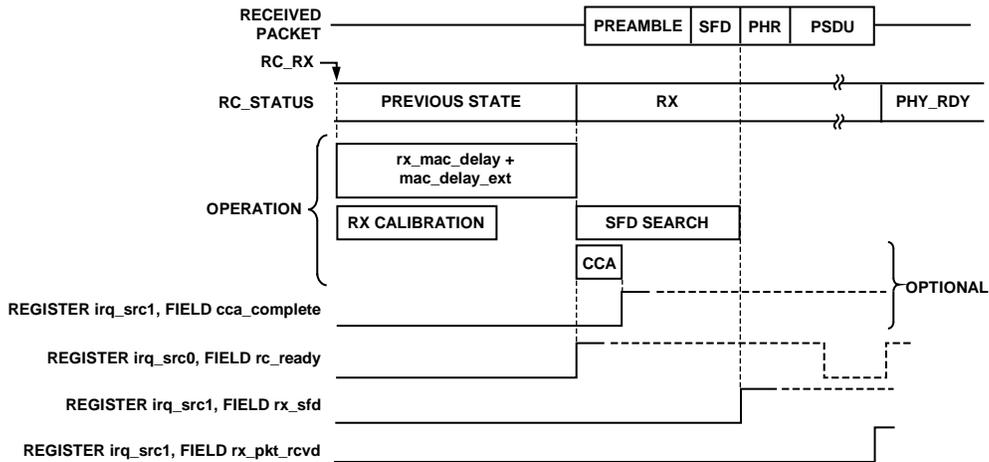


图43. 接收时序和控制

## 空闲信道评估(CCA)

ADF7241的CCA功能符合IEEE 802.15.4-2006标准CCA模式1的要求。利用RC\_CCA命令可以特别请求CCA；当收发器进入RX状态时，可以自动获得CCA。无论何种情况，CCA均值窗口的开始都由发出RC\_CCA或RC\_RX命令的时间，以及在寄存器delaycfg0的域rx\_mac\_delay (0x109[7:0])和寄存器delaycfg2的域mac\_delay\_ext(0x10B[7:0])中配置延迟的时间来定义。CCA结果通过比较以下两个值来确定：寄存器cca1的域cca\_thres(0x105[7:0])与CCA均值窗口全程测得的RSSI平均值。如果测得的RSSI值小于寄存器cca1域cca\_thres(0x105[7:0])众配置的阈值，则状态字中的CCA\_RESULT置1，否则复位。当状态字中的CCA\_RESULT有效时，cca\_complete中断置位。

图44显示了当寄存器cca2的域continuous\_cca为0 (0x106[2])时，发出RC\_CCA命令之后的时序序列。RC\_CCA命令之后，收发器会在经过一定的延迟时间后启动CCA观测窗口，该延迟时间等于寄存器delaycfg0的域rx\_mac\_delay (0x109[7:0])和寄存器delaycfg2的域mac\_delay\_ext (0x10B[7:0])所配置的延迟时间之和。在CCA均值窗口结束时，cca\_complete中断置位，而收发器进入PHY\_RDY状态。

当寄存器cca2的域continuous\_cca为1 (0x106[2])时，收发器将保持CCA状态，并继续重复计算CCA结果，直到发出RC\_PHY\_RDY命令。图45显示了这一情况。经过RX MAC延迟时间之后，当第一个CCA均值窗口结束时，会出现第一个cca\_complete中断。然后，每次cca\_complete中断置位时，收发器都会重新启动CCA均值窗口。

这种配置适用于通道扫描时间较长的情况。状态字中的CCA\_RESULT可以用来确定CCA均值期间CCA RSSI是否超过了所配置的阈值。或者，每次发生cca\_complete中断后，主机MCU可以读取寄存器rrb域rssi\_readback中的RSSI值。如图45所示，RSSI回馈值保存整个CCA均值窗口中前一RSSI测量周期的结果，并仅在cca\_complete中断置位前不久更新。

## 链路质量指示(LQI)

在IEEE 802.15.4-2006标准中，链路质量指示(LQI)衡量所收到的IEEE 802.15.4-2006帧的信号强度和信号质量。ADF7241可提供多种测量，利用这些测量结果可以在MCU中计算出兼容IEEE 802.15.4-2006标准的LQI值。第一个参数是RSSI值(参见“接收机无线电模块”部分中的“自动增益控制(AGC)”和“接收信号强度指示器(RSSI)”小节)。

LQI计算所需的第二个参数可以从寄存器lrb的域sqi\_readback (0x30D[7:0])读取，它包含一个8位值，代表所收到的IEEE 802.15.4-2006帧的质量。该参数随信号质量单调递增，并必须按比例进行调整以便符合IEEE 802.15.4-2006标准。

如果ADF7241在数据包模式(寄存器rc\_cfg的域rc\_mode = 0 (0x13E[7:0]))下工作，并且寄存器pkt\_cfg的位auto\_fcs\_off为0 (0x108[0])，则接收帧的SQI测量结果随同帧一起存储在RX\_BUFFER中。SQI针对整个包进行测量，其结果取代接收帧FCS的第二个字节并存储在RX\_BUFFER中。

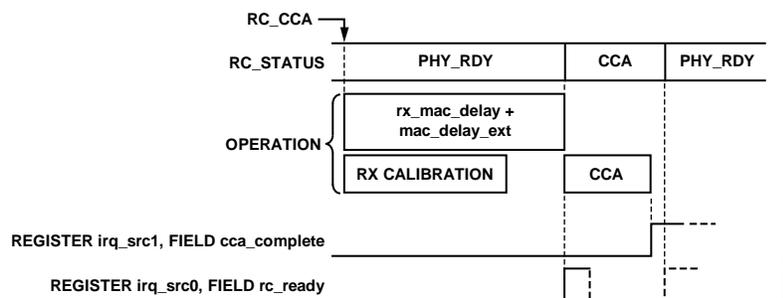


图44. CCA时序序列，寄存器cca2的域continuous\_cca = 0 (0x106[2])

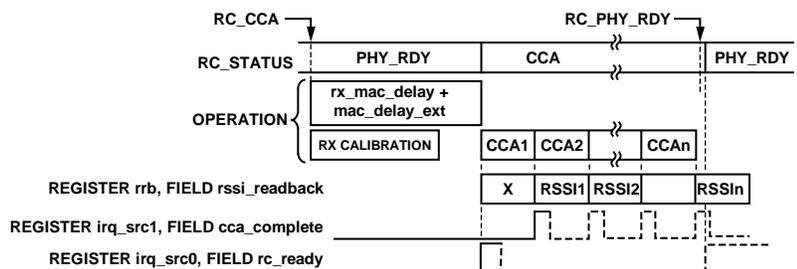


图45. CCA时序序列，寄存器cca2的域continuous\_cca = 1 (0x106[2])

### 自动发射-接收周转模式

在IEEE 802.15.4-2006数据包模式下工作时，ADF7241提供一种自动发射-接收周转模式，该模式有利于及时接收应答帧。

图46显示了自动发射-接收周转模式的时序。通过设置寄存器buffercfg的域auto\_tx\_to\_rx\_turnaround (0x107[3])使能该模式后，ADF7241在发送IEEE 802.15.4-2006帧后会自动进入RX状态。经过总接收机MAC延迟时间(寄存器delaycfg0的域rx\_mac\_delay和寄存器delaycfg2的域mac\_delay\_ext之和)之后，ADF7241进入RX状态，准备将帧收入RX\_BUFFER中。然后，当收到有效的IEEE 802.15.4-2006帧时，ADF7241进入PHY\_RDY状态。

IEEE 802.15.4帧滤波、自动应答和自动CSMA/CA  
固件模块RCCM\_IEEEX支持下列IEEE 802.15.4-2006功能：

- 自动IEEE 802.15.4帧滤波
- 收到有效IEEE 802.15.4帧的自动应答
- 使用支持自动重试的非时隙CSMA/CA进行自动帧传输

有关如何下载固件模块到ADF7241的详细信息，请参见“可下载固件模块”和“写入ADF7241”部分。

### 帧滤波

在IEEE 802.15.4数据包模式下工作时，ADF7241支持帧滤波功能。该功能可拒绝已接收到但不是用于该无线节点的帧。帧滤波程序是IEEE 802.15.4-2006标准第7.5.6.2节(第三级过滤)所述程序的一个超集。寄存器pkt\_cfg的域addon\_en控制是否使能帧滤波。

### 自动应答

ADF7241支持在成功接收到帧后自动发送应答帧。接收机的自动应答功能只能与IEEE 802.15.4帧滤波功能一起使用。使能后，当满足下列条件时，就会自动发送应答帧：

- 帧滤波程序接受所收到的帧。
- 接收到的帧不是一个信标或应答帧。
- 接收帧FCF中的应答请求位置1。

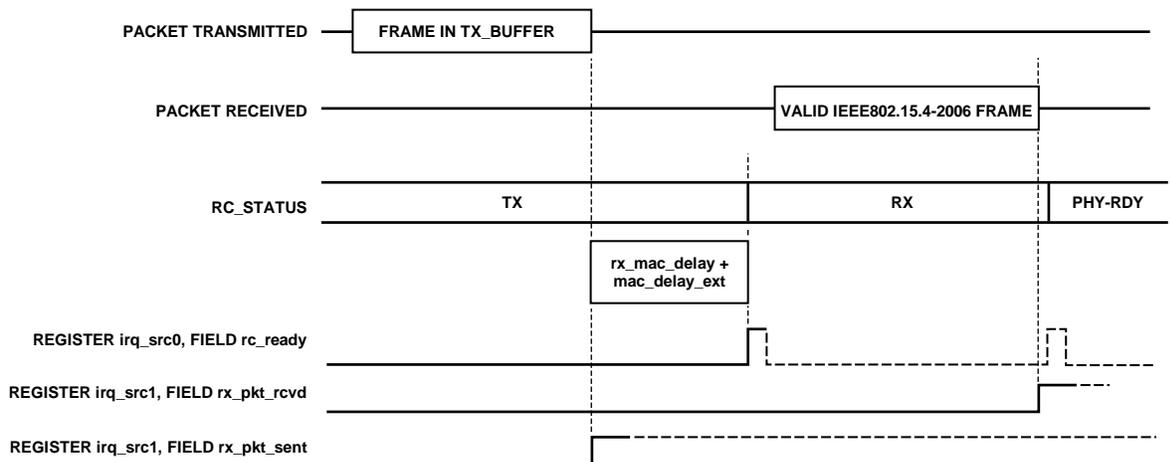


图46. IEEE 802.15.4-2006自动发射-接收周转模式

图47给出了ADF7241所编译的应答帧的格式。序列号(Seq. Num.)是从RX\_BUFFER中存储的帧复制而来。接收机的自动应答功能使用TX\_BUFFER来存储所构建的应答帧，然后发送出去。在发送之前，应答帧将覆盖TX\_BUFFER中存在的所有数据。

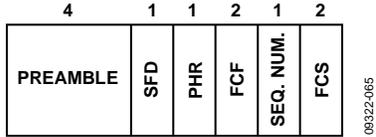


图47. ACK帧格式

ACK帧的传输开始于总延迟时间(寄存器delaycfg1的域tx\_mac\_delay和寄存器delay\_cfg2的域mac\_delay\_ext所指定的延迟时间之和)逝去之后。寄存器delaycfg1域tx\_mac\_delay的默认设置为192，而寄存器delay\_cfg2域mac\_delay\_ext的默认设置为0，因此总延迟时间为192 μs，适合使用非时隙CSMA/CA的网络。或者，在寄存器delaycfg1的域tx\_mac\_delay所指定的延迟时间消逝过程中，可以动态更新寄存器delay\_cfg2的域mac\_delay\_ext。在使用时隙CSMA/CA的网络中，利用此选项可以使应答帧与倒退时隙边界精确对齐。

使能接收机自动应答模式时，ADF7241将保持RX状态，直至接收到有效帧。此时如果使能了中断，则会产生rx\_pkt\_rcvd中断。ADF7241随后自动进入TX状态，直至应答帧传输完毕。如果使能了中断，则会产生tx\_pkt\_sent中断，表示发送阶段结束。然后，ADF7241返回到PHY\_RDY

状态。

### 自动非时隙CSMA/CA发射操作

自动CSMA/CA发射操作根据IEEE 802.15.4-2006标准关于非时隙CSMA/CA网络操作的规定，自动执行所有必要的步骤来发送帧，其中包括随机倒退的自动CCA重试、帧发送、应答帧的接收和发送失败时的自动重试。该器件部分支持时隙CSMA/CA操作。

根据IEEE 802.15.4标准，CSMA/CA CCA重试次数可以指定为0到5范围内的值。CSMA/CA也可以禁用，使得帧发送在MAC延迟逝去后立即开始。这种配置有利于在使用时隙CSMA/CA的网络中实现该发射程序。此时，CCA操作的时序必须由主机MCU控制，重试次数必须设为1。

在发送TX\_BUFFER中存储的帧之前，无线电控制器检查该帧FCF中的应答请求位是否置1。如果置1，则发送之后期望接收到应答帧。否则，帧发送完毕后，处理即结束。应答请求位是FCF字节的第5位，该字节所在的地址为寄存器txpb的域tx\_packet\_base + 1。

图48显示了自动CSMA/CA操作。下载的固件模块支持通过额外的命令RC\_CSMACA来启动此CSMA/CA操作。它还支持设置额外的中断csma\_ca\_complete，用以指示CSMA/CA程序已完成。根据IEEE 802.15.4-2006标准关于非时隙CSMA/CA的规定，第一个CCA延迟随机数量的倒退周期，单位倒退周期为320 μs。按照IEEE 802.15.4-2006标准的规定，该CCA的执行周期为128 μs。

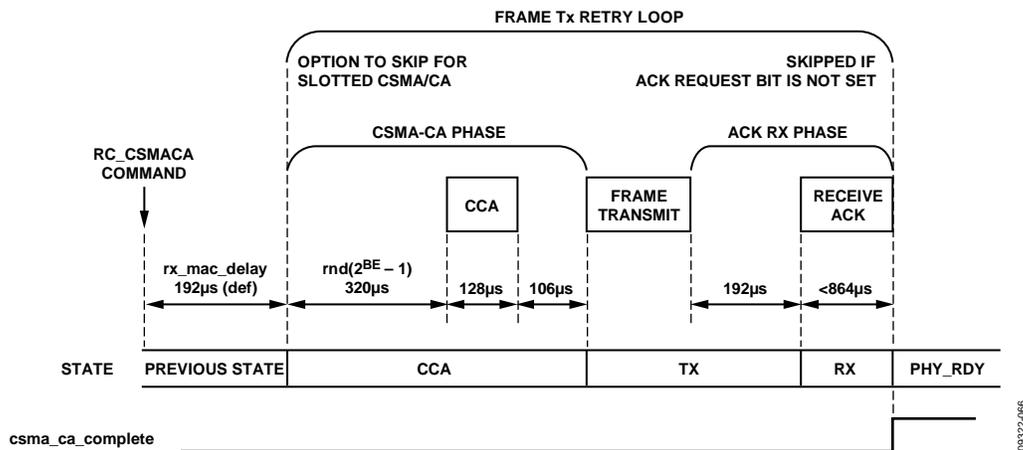


图48. 自动CSMA/CA发射操作(含CCA)

如果在CCA阶段检测到一个繁忙信道，则无线电控制器执行下一个延迟/CCA周期，直至达到指定的最大CCA重试次数。如果达到容许的最大CCA重试次数，操作将中止，且器件会转入PHY\_RDY状态。

如果CCA成功，无线电控制器将使器件从CCA状态变为TX状态，并发送TX\_BUFFER中存储的帧。从RX到TX的最短周转时间为106  $\mu$ s。如果发送帧的应答请求位和csma\_ca\_turnaround位均未置1，则一旦帧发送完成，器件即返回到PHY\_RDY状态。否则，器件将进入RX状态，并等待获得应答，最长等待时间为864  $\mu$ s。如果在此期间内未收到应答，并且尚未达到最大帧重试次数，则ADF7241仍会重新尝试发送帧，开始下一个CSMA/CA周期。否则，器件将退出到PHY\_RDY状态。发生csma\_ca\_complete中断时，该程序退出。

## 接收机无线功能模块

### 基带滤波器

ADF7241的基带滤波通过级联的模拟和数字滤波器实现。这些滤波器配置为假设晶振频率容差为 $\pm 40$  ppm时的最佳性能。

### 失调校正环路(OCL)

ADF7241配有一个快速、自主的失调校正环路(OCL)，它能消除零中频接收机路径中随时间而变化的静态和动态失调电压。OCL连续工作，不受所接收数据的格式、时序或同步约束。该方案适合跳频扩频(FHSS)通信系统。

### 自动增益控制(AGC)和接收信号强度指示器(RSSI)

ADF7241 AGC电路具有快速过载恢复功能，该功能可使用动态带宽调整来快速采集前同步码，并最佳地利用接收机路径的动态范围。失调校正阶段(当收发器进入RX状态时执行)结束后，无线电控制器会自动使能AGC。

当ADF7241处于RX状态时，RSSI回读值持续更新。结果以带符号的二进制补码形式在寄存器rrb的域rssi\_readback(0x30C[7:0])中提供，单位为dBm(相对于1 mW的dB数)。在RC\_RX命令之后的MAC延迟时间结束时，RSSI均值窗口与有效RX阶段的开始同步。

RSSI均值周期为128  $\mu$ s或8个符号周期，符合IEEE 802.15.4-2006标准。如果ADF7241在IEEE 802.15.4-2006数据包模式下工作，则接收帧的RSSI在测量后连同帧一起存储在RX\_BUFFER中。RSSI的测量窗口为检测到SFD之后的8个符号周期。测量结果取代接收帧FCS的第一个字节而存储在RX\_BUFFER中。还可以用寄存器agc\_cfg5域rssi\_offs(0x3B9[4:2])中的失调值调整RSSI回读值，以补偿RSSI测量值的系统误差和/或生产公差。调整分辨率为1 dB。

## SPORT接口

SPORT接口是一种高速同步串行接口，适合与各种MCU和DSP接口，其中包括ADSP-21xx、SHARC、TigerSHARC和Blackfin DSP等，而无需使用胶连逻辑。图66和图67为使用可用SPORT模式之一的典型应用图。该接口使用四个信号：时钟输出(TRCLK\_CKO\_GP3)、接收数据输出(DR\_GP0)、发射数据输入(DT\_GP1)和帧信号输出(IRQ2\_TRFS\_GP2)。使能SPORT接口时，IRQ2输出功能不可用。SPORT接口支持接收与发射操作。表19列出了SPORT接口选项。有关寄存器编程要求的详情，请参见“器件配置”部分。要使用SPORT接口发送IEEE 802.15.4数据包，符号码片操作必须在外部执行。

### SPORT模式

#### SPORT模式接收操作

ADF7241支持这样一种工作模式：SPORT接口有效，而数据包管理器被旁路。这种模式支持接收任意长度的数据包。通过将寄存器rc\_cfg的域rc\_mode设为2 (0x13E[7:0])并将寄存器gp\_cfg的域gpio\_config设为1 (0x32C[7:0])，可使能该模式。检测到SFD时，数据和时钟信号分别出现在SPORT输出的DR\_GP0和TRCLK\_CKO\_GP3上。在重新发出RC\_RX命令或者通过另一个命令退出RX状态之前，

SPORT接口一直有效。这种模式不支持rx\_pkt\_rvcd中断。图7显示了此配置的时序。表19详细列出了与SPORT接口模式相关的引脚功能。

#### SPORT模式下的接收符号时钟

在IEEE 802.15.4包接收期间，ADF7241提供一个符号时钟输出选项。当输入数据包与网络之间需要精确时序同步，但无法使用SFD中断(rx\_sfd)来实现时，此选项很有用。在IEEE 802.15.4-2006数据包模式下(寄存器rc\_cfg的域rc\_mode=0)，通过将寄存器gp\_cfg的域gpio\_config设为7 (0x32C[7:0])，可使能符号时钟输出。

#### SPORT模式发射操作

寄存器rc\_cfg的域rc\_mode设为3时，可使能TX SPORT模式。这种模式下，主机MCU必须执行IEEE 802.15.4码片序列。通过SPORT接口引脚DT\_GP1发送的数据应与引脚TRCLK\_CKO\_GP3上出现的时钟信号同步。图9显示了此配置的时序。此时钟信号的极性可以通过寄存器gp\_cfg的域gpio\_config设置。这种模式不支持tx\_pkt\_sent中断。表19详细列出了与此SPORT模式相关的引脚功能。

表19. SPORT接口配置

寄存器 gp_cfg域 gpio_config	寄存器rc_cfg 域rc_mode	IRQ2_TRFS_GP2	DR_GP0	DT_GP1	RXEN_GP5	RXEN_GP6	TRCLK_CKO_GP3
1	2	RX: 忽略	RX: 忽略	RX: 忽略	RX: 忽略	RX: 忽略	RX: 数据时钟
7	2	RX: 忽略	RX: 符号0	RX: 符号1	RX: 符号2	RX: 符号3	RX: 符号时钟
1	3	TX: 忽略	TX: 忽略	TX: 数据输入, 在数据时钟的 上升沿采样	TX: 忽略	TX: 忽略	TX: 数据时钟
4	3	TX: 忽略	TX: 忽略	TX: 数据输入, 在数据时钟的 下降沿采样	TX: 忽略	TX: 忽略	TX: 数据时钟

## 器件配置

ADF7241冷启动之后，或者从休眠状态唤醒器件时，需要对器件进行配置。该器件的配置模式有两种：IEEE 802.15.4-2006数据包模式和IEEE 802.15.4-2006 SPORT模式。表22详细列出了适用于这两种主要配置模式的寄存器。

表20和表21详细列出了应写入表22所示寄存器位置的值，以便将ADF7241配置为所需的工作模式。

### 配置值

如果需要使用RF端口1，而不是RF端口2(参见“RF端口配置/天线分集”部分)，则应将表20给出的所需工作模式特定值写入相关的寄存器域。

**表20. LNA端口1/LNA端口2选择所需的设置**

地址	寄存器域	值
0x39B[4]	rxfe_cfg, lna_sel	0x0: LNA1 0x1: LNA2

### IEEE 802.15.4-2006数据包模式和SPORT模式的配置值

配置IEEE 802.15.4数据包模式时不需要任何寄存器写操作，除非希望选择RF端口1，而不是RF端口2。对于SPORT模式，应将表21中列出的值写入ADF7241。

**表21. IEEE 802.15.4配置设置**

地址	寄存器名称	数据包模式	SPORT模式
0x13E	rc_cfg	N/A	见表19
0x306	tx_m	N/A	0x01
0x32C	gp_cfg	N/A	见表19

请注意，如果希望使用非标准SFD，则需要执行额外的寄存器写操作。详情参见“可编程SFD”部分。

**表22. 配置ADF7241所需的寄存器写操作**

寄存器组描述	寄存器	IEEE 802.15.4数据包模式	IEEE 802.15.4 SPORT模式
RFIO端口	0x39B	是	是
数据包/SPORT模式选择	0x13E	否	是
SPORT模式配置	0x32C	否	是
同步字	0x3F4 <sup>1</sup>	是 <sup>1</sup>	是 <sup>1</sup>
发射滤波器	0x306	否	是

<sup>1</sup> 仅当用户需要设置非标准SFD时适用。

## RF端口配置/天线分集

ADF7241配有两个全差分RF端口。端口1可用于接收，端口2则可用于接收或发送。RF端口1包括引脚RFIO1P和RFIO1N，而RF端口2包括引脚RFIO2P和RFIO2N。任何时候只能使用这两个RF端口中的一个。

由于存在两个RF端口，因此使用开关天线分集非常方便，当ADF7241连接到外部LNA和/或PA时，应用电路将非常简单。接收操作下的端口选择通过寄存器rxfe\_cfg的域lna\_sel(0x39B[4])进行配置。

### 配置A

图49所示的配置A是默认连接，其中单根天线连接到RF端口2。寄存器rxfe\_cfg的域lna\_sel设为1(默认设置)时，可选择这种配置。

### 配置B

配置B为双天线配置，适合开关天线分集应用。这种情况下，通过比较各天线上接收信号的RSSI水平并据此选择最佳天线，可以使链路余量最大化。此外，选择天线时可以使用寄存器lrb域sqi\_readback中的SQI值。

用于选择最佳天线的适当算法取决于基础通信系统的具体情况。在两根天线之间切换可能会导致接收数据流短暂中断。因此，建议让天线选择阶段与包的前同步码部分同步。在静态通信系统中，一般只需选择一次最佳天线。

### 配置C

在配置C中，利用单个外部接收/发射开关就能连接外部PA和/或LNA。PA在RF端口2上发射信号。RF端口1配置为接收输入端(寄存器rxfe\_cfg的域lna\_sel = 0)。

ADF7241提供两个信号RXEN\_GP6和TXEN\_GP5，用于自动使能外部LNA和/或PA。如果寄存器ext\_ctrl的域txen\_en为1，则ADF7241在TX状态下将在TXEN\_GP5引脚上输出逻辑高电平，而在其它状态下则输出逻辑低电平。如果寄存器ext\_ctrl的域rxen\_en为1，则ADF7241在RX状态下将在RXEN\_GP6引脚上输出逻辑高电平，而在其它状态下则输出逻辑低电平。

RXEN\_GP6和TXEN\_GP5输出端在休眠状态下具有高阻抗。因此，必须提供适当的下拉电阻，以明确这些信号在掉电期间的正确状态。有关外部PA使用的详细信息，包括集成偏置模块(可简化与基于单个FET的PA电路的连接)的详细信息，请参见“PA斜坡控制器”部分。

### 配置D

配置D与配置A相似，但前者使用偶极天线。这种情况下不需要巴伦。

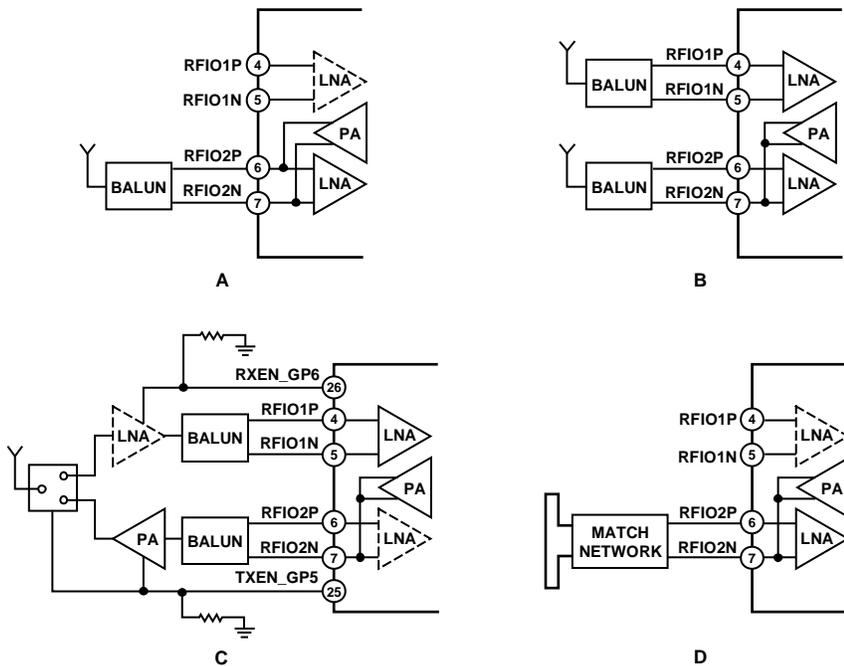


图49. RF接口配置选项(A: 单根天线; B: 天线分集; C: 外部LNA/PA; D: 偶极天线)

## 辅助功能

### 温度传感器

若要执行温度测量，可以利用RC\_测试命令来调用测试状态。结果可从寄存器adc\_rbk的域adc\_out (0x3AE[5:0])回读。对多次读数求平均值可以提高结果的精度。温度传感器的工作范围为-40°C至+85°C。

芯片(环境)温度通过下式计算：

$$tdie = 4.72^{\circ}C \times (\text{寄存器adc\_rbk的域adc\_out}) + 65.58^{\circ}C + \text{校正值得}$$

其中“校正值得”可以通过在某一已知温度执行回读来确定。还应注意，对多个ADC回读值求平均值可以提高温度测量的精度。

### 电池监控器

电池监控器功耗非常低，可以在除休眠状态以外的任何状态使用。当电池电压降至设定的阈值电压以下时，电池监控器对主机MCU产生batt\_alert中断。阈值电压通过寄存器bm\_cfg的域battmon\_voltage (0x3E6[4:0])设置；其默认值为1.7 V，并能以62 mV的步长增大到3.6 V。

## 唤醒控制器(WUC)

### 电路描述

ADF7241具有一个带有可编程预分频器的16位唤醒定时器。该定时器的时钟源可以由32.768 kHz RC振荡器或32.768 kHz外部晶振来提供。此节拍率为一个3位可编程预分频器提供时钟，而该预分频器的输出则为一个可预加载的16位递减计数器提供时钟。图50所示的定时器电路原理图列出了预分频器的可能分频率。可编程预分频器和16位递减计数器的组合可实现30.52 μs至36.4小时的总WUC范围。

表23. 预分频器分频系数

timer_prescal (0x316[2:0])	32.768 kHz分频器	节拍周期
000	1	μs
001	4	122.1 μs
010	8	244.1 μs
011	16	488.3 μs
100	128	3.91 ms
101	1024	31.25 ms
110	8,192	250 ms
111	65,536	2000 ms

通过寄存器irq1\_en0或irq2\_en0可以使能在唤醒定时器超时时产生中断。

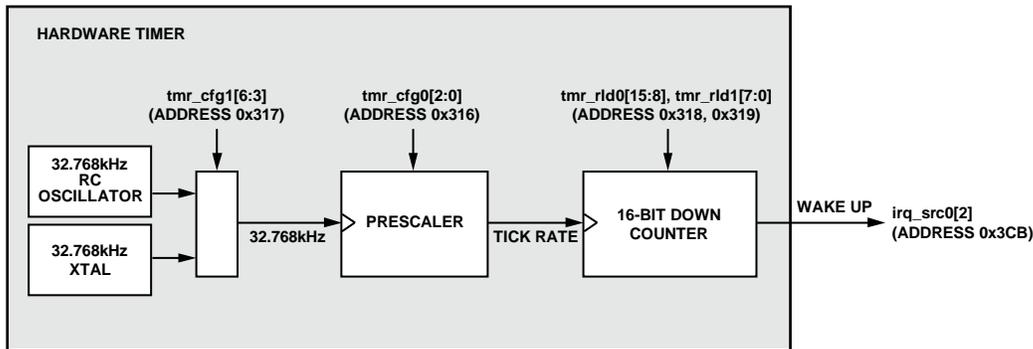


图50. 唤醒定时器硬件图

09322-04Z

# ADF7241

## WUC配置和操作

唤醒定时器可以按照下述方式进行配置：

- 定时器的时钟信号从外部32.768 kHz晶振或内部RC振荡器获得，这可以通过寄存器tmr\_cfg1的域sleep\_config (0x317[6:3])进行选择。
- 3位预分频器决定节拍周期，它可以通过寄存器tmr\_cfg0的域timer\_prescal (0x316[2:0])进行编程。

定时器后接一个可预加载的16位递减计数器。选定时钟后即可设置递减计数器的重载值 (tmr\_rld0和tmr\_rld1) 以及预分频器值 (寄存器tmr\_cfg0的域timer\_prescal)。使能时钟后，计数器便从重载值开始以节拍率递减计数。如果已使能唤醒中断，则当定时器值达到0x0000时，定时器单元就会产生一个中断。如果具备相应的条件，该唤醒中断将触发器件从休眠状态唤醒。

为了可靠地产生唤醒中断，WUC超时标志位必须在重载值设置完毕后立即复位。为此，首先应将1写入寄存器tmr\_ctrl的域wake\_timer\_flag\_reset，然后写入0。要使能从休眠状态自动唤醒，应将1写入寄存器tmr\_cfg1的域wake\_on\_timeout，以使定时器单元为唤醒操作做好准备。将此序列写入ADF7241后，便可发出休眠命令。

## RC振荡器校准

RC振荡器不会自动校准。如果希望将RC振荡器用作WUC的时钟源，主机MCU应启动校准。校准可以在进入休眠状态之前的任何时候执行。要执行校准，主机MCU应当：

- 将寄存器tmr\_ctrl的域wuc\_rc\_osc\_cal设为0
- 将寄存器tmr\_ctrl的域wuc\_rc\_osc\_cal设为1

校准时间的典型值为1 ms。校准结束时，寄存器wuc\_32 khzosc\_status的域rc\_osc\_cal\_ready为高电平。校准之后，主机MCU可以按照“WUC配置和操作”部分所述的完整程序转入SLEEP\_BBRAM\_RCO状态。

## 发射测试模式

ADF7241提供多种发射测试模式，这些测试模式可以在SPORT模式下使用。通过写入寄存器tx\_test(位置0x3F0)可以使能这些测试模式，如表24所示。在数据包模式下，还可以使用连续包传输模式。通过以下程序可以使能该模式：

1. 应将一个带随机有效载荷的IEEE 80.215.4-2006数据包写入TX\_BUFFER，如“发射机”部分所述。建议使用一个具有最大长度127字节的包。
2. 将寄存器buffercfg的域trx\_mac\_delay设为1。
3. 将寄存器buffercfg的域tx\_buffer\_mode设为3。
4. 将寄存器pkt\_cfg的域skip\_synth\_settle设为1。
5. 发出命令RC\_TX。发射机持续发送TX\_BUFFER中存储的包。
6. 如果在此步骤之后的任何时候发出命令RC\_PHY\_RDY，则在重新发出命令RC\_TX之前，必须将上述配置寄存器重新写入器件。

注意，在两个数据包之间，发射机会暂时传输一个RF载波，其原因是从数据包处理程序完成TX\_BUFFER中的数据包传输并返回，到再次传输TX\_BUFFER的起始内容有一个有限的延迟时间。

表24. 0x3F0: tx\_test

位	姓名	R/W	复位值	描述
[7:2]	保留	R/W	2	保留，设为默认值。
1	carrier_only	R/W	0	以编程设置的频率 $f_{ch}$ 传输未调制的信号音。 CH-
0	保留	R/W	0	保留，设为默认值。

## 串行外设接口(SPI)

### 通用特性

ADF7241配有一个4线式SPI接口，该接口使用SCLK、MISO、MOSI和 $\overline{CS}$ 引脚。相对于主机MCU，ADF7241始终是一个从机。图51显示了主机MCU与ADF7241之间的连接示例。该图还显示了各引脚的信号流方向。要使SPI接口有效，并且使能MISO输出， $\overline{CS}$ 输入必须为低电平。该接口使用8位字长，与大多数微处理器的SPI硬件兼容。通过SPI接口的数据传输以地址和数据的MSB优先。SPI接口时序参见图3。MOSI输入在SCLK的上升沿进行采样。当命令或数据在SCLK上升沿从MOSI输入移入时，状态字或数据在SCLK时钟的下降沿于MISO引脚上同步移出。如果 $\overline{CS}$ 被拉低，则无需等待SCLK输入上出现上升时钟沿，状态字的MSB就会出现在MISO输出上。

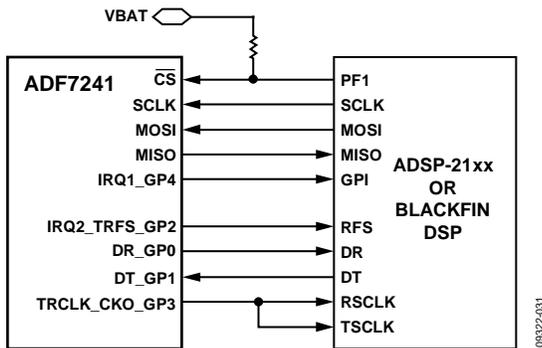


图51. SPI接口连接

### 命令访问

ADF7241通过命令进行控制。命令字为单字节指令，用于控制无线电控制器的状态转换，以及寄存器和数据包RAM的访问。表25给出了有效命令的完整列表。带有RC前缀的命令由无线电控制器处理，而带有SPI前缀的存储器访问命令则由独立的控制器处理。因此，SPI命令的发出与无线电控制器的状态无关。

将 $\overline{CS}$ 拉低并通过SPI移入命令字，即可启动命令，如图52所示。

所有命令都是在 $\overline{CS}$ 再次变为高电平或者在SCLK输入的下一个正边沿执行。后一情况适用于存储器访问命令。这种情况下，命令在对应于第一个参数数字MSB的SCLK时钟正边沿执行。命令移入ADF7241之后，必须将 $\overline{CS}$ 输入再次拉

高，以便识别后续命令字。这是因为单命令只能在 $\overline{CS}$ 低电平期间发出(双NOP命令除外)。

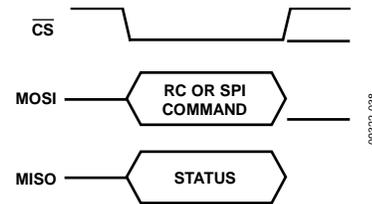


图52. 命令写操作

由无线电控制器执行的某些命令可能需要多个指令周期，在此期间无线电控制器单元处于忙碌状态。因此，在发出无线电控制器命令之前，有必要读取状态字，以确定ADF7241是否能够接受新的无线电控制器命令。这最好通过移入SPI\_NOP命令来完成，该命令将导致状态字被移出。RC\_READY变量用于指示无线电控制器何时能够接受新的RC命令，而SPI\_READY变量则用于指示何时能够访问存储器。为了免除主机MCU频繁轮询状态字的负担，使其能有更多时间来处理RC\_RX、RX\_TX和RC\_PHY\_RDY等复杂命令，可以配置IRQ处理程序来产生RC\_READY中断。详情参见“中断控制器”部分。另一方面，用户也可以根据命令执行时间(参见表10中给出的状态转换时序)设置超时时间。

### 状态字

每次通过MOSI传输一个字节时，ADF7241的状态字都会通过MISO自动返回。表26说明了状态字各位域的含义。RC\_STATUS域反映无线电控制器的当前状态。根据定义，RC\_STATUS反映状态转换完成后的状态。在状态转换期间，RC\_STATUS保持状态转换前的状态值。

# ADF7241

**表25. 命令列表**

命令	代码	描述
SPI_NOP	0xFF	无操作。用于伪写操作。
SPI_PKT_WR	0x10	将数据写入包RAM，从发送包基址指针（寄存器txpb的域tx_pkt_base (0x314[7:0]))开始。
SPI_PKT_RD	0x30	从包RAM读取数据，从接收包基址指针（寄存器txpb的域rx_pkt_base (0x315[7:0]))开始。
SPI_MEM_WR	0x18 + 存储器地址[10:8]	按顺序将数据写入MCR或包RAM。
SPI_MEM_RD	0x38 + 存储器地址[10:8]	按顺序从MCR或包RAM读取数据。
SPI_MEMR_WR	0x08 + 存储器地址[10:8]	以随机块形式将数据写入MCR或包RAM。
SPI_MEMR_RD	0x28 + 存储器地址[10:8]	以随机块形式从MCR或包RAM读取数据。
SPI_PRAM_WR	0x1E	将数据写入程序RAM。
RC_SLEEP	0xB1	使无线电控制器转入休眠状态。
RC_IDLE	0xB2	使无线电控制器转入空闲状态。
RC_PHY_RDY	0xB3	使无线电控制器转入PHY_RDY状态。
RC_RX	0xB4	使无线电控制器转入RX状态。
RC_TX	0xB5	使无线电控制器转入TX状态。
RC_MEAS	0xB6	使无线电控制器转入测试状态。
RC_CCA	0xB7	调用空闲信道评估。
RC_PC_RESET	0xC7	程序计数器复位。
RC_RESET	0xC8	只应在将固件下载到程序RAM之后使用。 复位ADF7241并将其置于休眠状态。

**表26. SPI状态字**

位	姓名	描述
7	SPI_READY	0: SPI未准备好进行访问。 1: SPI已准备好进行访问。
6	IRQ_STATUS	0: 无未决中断条件。 1: 有未决中断条件。 (当IRQ1_GP4或IRQ2_TRFS_GP2引脚为高电平时, IRQ_STATUS = 1)
5	RC_READY	0: 无线电控制器未准备好接受RC_xx命令选通信号。 1: 无线电控制器已准备好接受新的RC_xx命令选通信号。
4	CCA_RESULT	0: 通道繁忙。 1: 通道空闲。 当寄存器irq_src1的位cca_complete (0x3CC[0])置位时有效。
[3:0]	RC_STATUS	无线电控制器状态: 0: 保留。 1: 空闲。 2: 测试。 3: PHY_RDY。 4: RX。 5: TX。 6到15: 保留。

## 存储器映射

ADF7241所用的各种存储器位置如图53所示。器件的无线电控制和数据包管理通过一个定制的8位处理器和一个嵌入式ROM来实现。处理器执行嵌入式程序ROM中存储的指令。此外还有一个本地RAM，它分为三部分，分别是用于存储发送和接收数据的数据包缓冲器(数据包RAM)，以及用于存储无线电和数据包管理配置的BBRAM和MCR。这些变量的RAM地址为11位长。

### BBRAM

64字节BBRAM带备用电池，用于保存唤醒控制器将器件从休眠状态唤醒时所需的设置。

### 调制解调器配置RAM (MCR)

256字节的调制解调器配置RAM (MCR)包含用于直接控制或观察ADF7241物理层无线功能模块的各种寄存器。休眠状态下不会保存MCR的内容。

### 程序ROM

程序ROM包括4 kB的非易失性存储器，用于存储无线电控制、数据包管理和智能唤醒模式所需的固件代码。

### 程序RAM

程序RAM包括2 kB的易失性存储器，用于存储ADI公司提供的各种软件模块，如地址过滤和CSMA/CA等。这些软件模块由主机微处理器通过SPI下载到程序RAM存储空间。有关如何写入程序RAM的详细信息，请参见“存储器访问”部分的“程序RAM写入”小节。

### 数据包RAM

数据包RAM包括从地址0x000到0x0FF的256字节存储空间，如图53所示。此存储器用于存储来自有效接收包的数据和待发送的包数据。数据包管理器将收到的有效载荷数据存储在寄存器rxpb域rx\_pkt\_base的值(接收地址指针)所指示的位置。寄存器txpb域tx\_pkt\_base的值(发送地址指针)决定数据包管理器要发送的数据的起始地址。此存储器可以任意指定用于以重叠或不重叠方式存储单个或多个发送或接收包，如图54所示。选择rx\_pkt\_base值时，应确保所分配的数据包RAM空间足以容纳最长的接收机有效载荷。

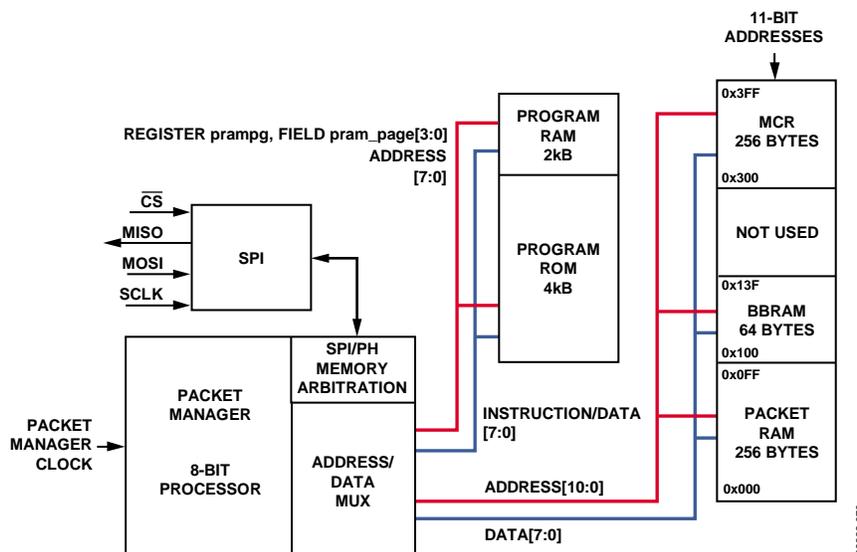
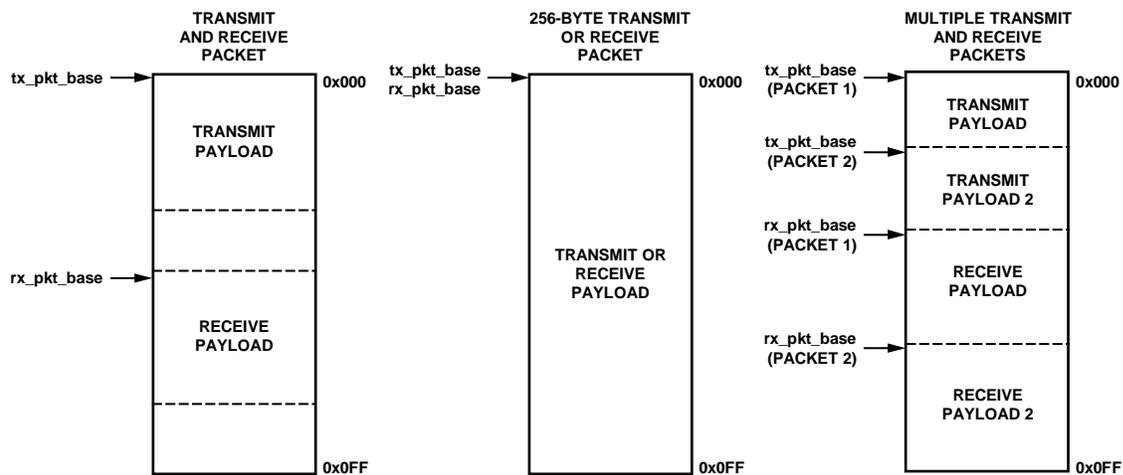


图53. ADF7241存储器映射



08922-071

图54. 使用发送包和接收包地址指针的数据包RAM配置示例

## 存储器访问

存储器位置通过调用相关的SPI命令来访问。识别存储空间中的寄存器或位置时，会使用一个11位地址。地址的3个MSB会纳入命令中，追加为命令字的LSB。图55显示了命令、地址和数据划分情况。各种SPI存储器访问命令因所访问的存储器位置不同而异，详情见表27。

SPI命令只应在状态字的SPI\_READY位为高电平时发出。

此外，当无线电控制器正在初始化时，不应发出SPI命令。无论无线电控制器处于何种状态，包括状态转换期间，都可以发出SPI命令。

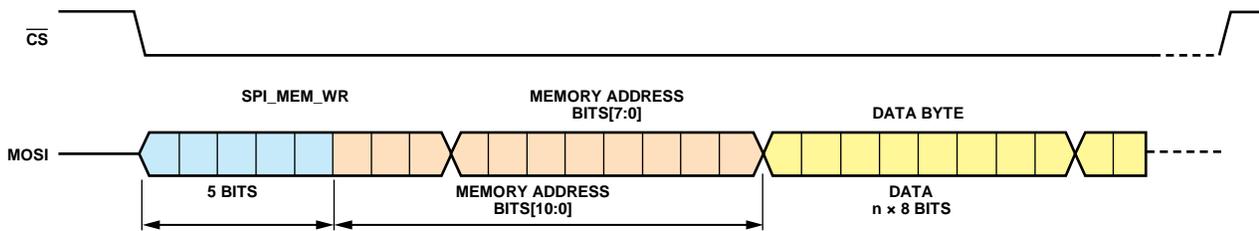


图55. SPI存储器访问命令/地址格式

图55. SPI存储器访问命令/地址格式

SPI命令	命令值	描述
SPI_PKT_WR	= 0x10	将报文写入包RAM，从发送包基地址指针(寄存器txpb的域tx_pkt_base(0x314[7:0]))开始。
SPI_PKT_RD	= 0x30	从包RAM读取报文，从接收包基地址指针(寄存器txpb的域rx_pkt_base(0x315[7:0]))开始。
SPI_MEM_WR	= 0x18(包RAM) = 0x19(BBRAM) = 0x1B(MCR)	按顺序将数据写入BBRAM、MCR或包RAM。使用11位地址来识别存储器位置。地址的3个MSB纳入命令中(0xxb)。地址的其余8位跟在命令之后。
SPI_MEM_RD	= 0x38(包RAM) = 0x39(BBRAM) = 0x3B(MCR)	按顺序从BBRAM、MCR或包RAM读取数据。使用11位地址来识别存储器位置。地址的3个MSB纳入命令中(0xxb)。地址的其余8位跟在命令之后，再后面是适当数量的SPI_NOP命令。
SPI_MEMR_WR	= 0x08(包RAM) = 0x09(BBRAM) = 0x0B(MCR)	随机将数据写入BBRAM/MCR或包RAM。
SPI_MEMR_RD	= 0x28(包RAM) = 0x29(BBRAM) = 0x2B(MCR)	随机从BBRAM/MCR或包RAM读取数据。
SPI_PRAM_WR	= 0x1E(程序RAM)	将数据写入程序RAM。
SPI_PRAM_RD	= 0x3E(程序RAM)	从程序RAM读取数据。
SPI_NOP	= 0xFF	无操作。轮询状态字时，用于伪写操作；读取存储器时，用作MOSI线上的伪数据。

## 写入ADF7241

### 块写入

利用SPI\_PKT\_WR命令能够以块格式写入包RAM存储器位置。SPI\_PKT\_WR命令为0x10。利用此命令可以对包RAM进行基于指针的写操作。写入位置的地址为寄存器txpb域tx\_pkt\_base (0x314[7:0])中的基地址与索引之和。对于命令字之后的第一个数据字，索引为0；对于随后写入的各连续数据字，索引自动递增。因此，SPI\_PKT\_WR命令之后的第一个数据字存储在地址为寄存器txpb域tx\_pkt\_base (0x314[7:0])的位置上；第二个数据字存储在地址为寄存器txpb域tx\_pkt\_base + 1的包RAM位置上，依此类推。这一特性使得此命令对于一再从同一地址开始的大量数据写入操作非常有效。图56显示了命令SPI\_PKT\_WR的访问序列。

利用SPI\_MEM\_WR命令能够以块格式写入MCR、BBRAM和包RAM存储器位置。SPI\_MEM\_WR命令代码为00011xxx<sub>b</sub>，其中xxx<sub>b</sub>表示第一个11位地址的位[10:8]。如果写入一个以上的数据字节，则对于每个发送的字节，写入地址会自动递增，直到CS变为高电平而终止存储器访问命令。更多信息参见图57。MCR、包RAM和BBRAM存储器的最大块写入长度分别为256字节、256字节和64字节。块写入长度不得超过这些最大值。

### 示例

将0x00写入rc\_cfg寄存器(位置0x13E)。

- SPI\_MEM\_WR命令的前5位为00011。
- rc\_cfg的11位地址为00100111110。
- 发送的第一个字节为00011001或0x19。
- 发送的第二个字节为00111110或0x3E。
- 发送的第三个字节为0x00。

因此，写入器件的是0x193F00。

### 随机地址写入

利用SPI\_MEMR\_WR命令能够以随机地址格式写入MCR、BBRAM和包RAM存储器位置。SPI\_MEMR\_WR命令代码为00001xxx<sub>b</sub>，其中xxx<sub>b</sub>表示11位地址的位[10:8]。地址的低8位应跟在此命令之后，再后面是待写入该地址的数据字节。然后输入下一个地址的低8位，接着输入该地址的数据，直到该块之内的全部所需地址都已写入，如图58所示。注意，SPI\_MEMR\_WR命令有利于修改RX\_BUFFER和TX\_BUFFER中的个别包元素，而无需下载并上转整个包。

在包RAM的RX\_BUFFER和TX\_BUFFER中，特定字节的地址位置通过以下方法确定：将字节的相对位置与地址指针rx\_pkt\_base(寄存器rxpb；0x315[7:0])或地址指针

tx\_pkt\_base(寄存器txpb；0x314[7:0])相加。

### 程序RAM写入

程序RAM只能利用存储器块写入命令写入，如图59所示。SPI\_PRAM\_WR命令为0x1E。程序RAM共有8个页面，每个页面256字节。代码模块必须存储在程序RAM中，从地址0x0000或页面0的地址0x00开始。当前程序RAM页面通过寄存器prampg的域pram\_page(0x313[3:0])选择。上传程序RAM之前，必须将无线电控制器代码模块划分为与程序RAM页面大小相当的多个256字节模块。利用SPI\_PRAM\_WR命令将每个256字节模块上传到当前选定的程序RAM页面。图59显示了将一个256字节的代码模块上传到PRAM页面所需的序列。SPI\_PRAM\_WR命令代码之后是地址字节0x00，以使代码模块与程序RAM页面的基地址对齐。图60显示了总体的上传序列。除了写入程序RAM的最后一个页面以外，所有其它页面都必须用256字节的模块代码填充。

## 读取ADF7241

### 块读取

利用SPI\_PKT\_RD命令可以对包RAM进行基于指针的读操作。SPI\_PKT\_RD命令为0x30。读取位置的地址为寄存器rxpb域rx\_pkt\_base中的基地址与索引之和。对于第一个回读字，索引为0；对于随后的各连续SPI\_NOP命令，索引自动递增。SPI\_PKT\_RD命令之后的第一个数据字节无效，应予以忽略。图61显示了命令SPI\_PKT\_RD的访问序列。

利用SPI\_MEM\_RD命令可以对MCR、BBRAM和包RAM存储器位置执行块读取操作。SPI\_MEM\_RD命令代码为00111xxx<sub>b</sub>，其中xxx<sub>b</sub>表示第一个11位地址的位[10:8]。读取地址的其余8位跟在命令之后，再后面是两个SPI\_NOP命令(伪字节)。写入地址后的第一个可用字节应予以忽略，第二个字节才构成有效数据。如果要读取一个以上的数据字节，则对于后续发送的SPI\_NOP命令，读取地址会自动递增。更多信息参见图62。

### 随机地址读取

利用SPI\_MEMR\_RD命令能够以非顺序方式读取MCR、BBRAM和包RAM存储器位置。SPI\_MEMR\_RD命令代码为00101xxx<sub>b</sub>，其中xxx<sub>b</sub>表示11位地址的位[10:8]。写入地址的其余8位跟在命令之后，再后面是两个SPI\_NOP命令(伪字节)。

从存储器读取的数据字节在发出第二个SPI\_NOP命令时可用。对于随后的每个读取操作，输入8位地址之后应发出两个SPI\_NOP命令，如图63所示。

### 示例

读取rc\_cfg寄存器中的值。

- SPI\_MEM\_RD命令的前5位为00111。
- rc\_cfg寄存器的11位地址为00100111111。
- 发送的第一个字节为00111001或0x39。
- 发送的第二个字节为00111110或0x3E。
- 发送的第三个字节为0xFF (SPI\_NOP)。
- 发送的第四个字节为0xFF。

因此，写入器件的是0x393EFFFF。

在发送第四个字节的同时，MISO线上移出的值即为rc\_cfg寄存器中存储的值。

它允许读取RX\_BUFFER和TX\_BUFFER中的个别包元素，而无需下载整个包。

### 程序RAM读取

利用SPI\_PRAM\_RD命令可以读取程序RAM。它可以用来验证固件模块是否已经正确写入程序RAM。像SPI\_PRAM\_WR命令一样，主机MCU必须通过寄存器prampg的域pram\_page选择要读取的程序RAM页面。然后，主机MCU可以使用SPI\_PRAM\_RD命令以块读取方式读取所选的程序RAM页面。此命令的结构与SPI\_MEM\_RD命令完全相同。

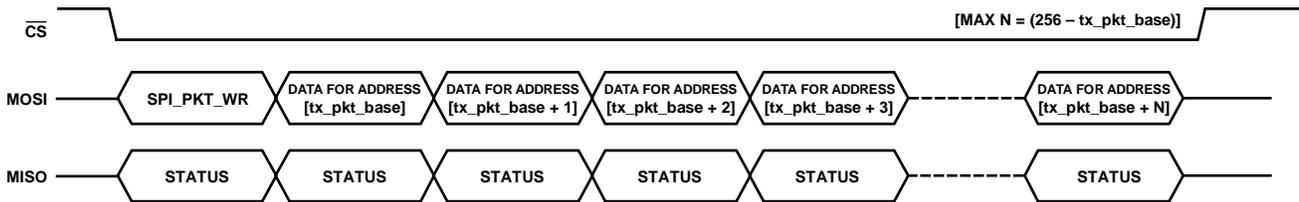


图56. 数据包RAM写入  
(tx\_pkt\_base是TX的基地址指针，通过寄存器txbp的位tx\_pkt\_base设置)

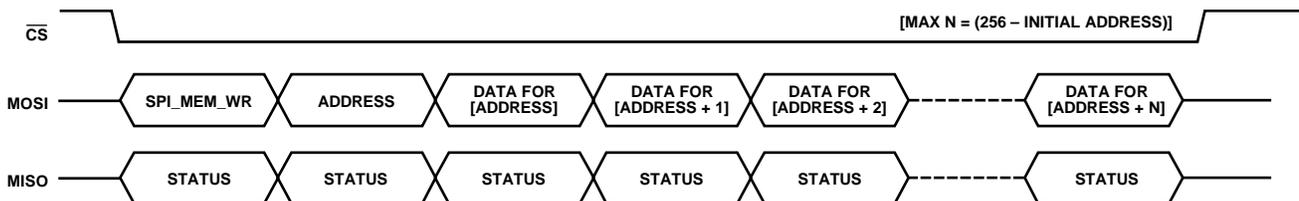


图57. 存储器(寄存器或包RAM)块写入

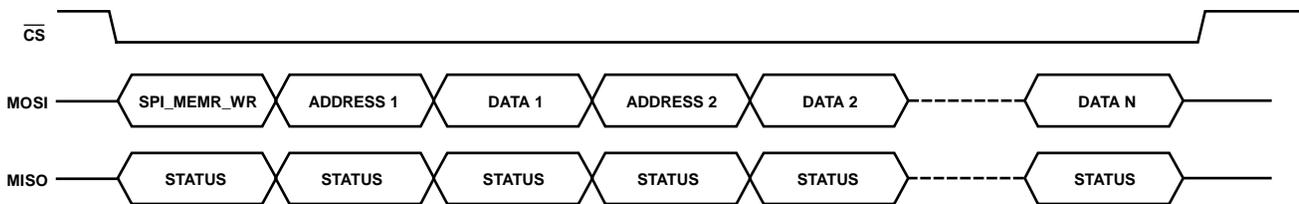
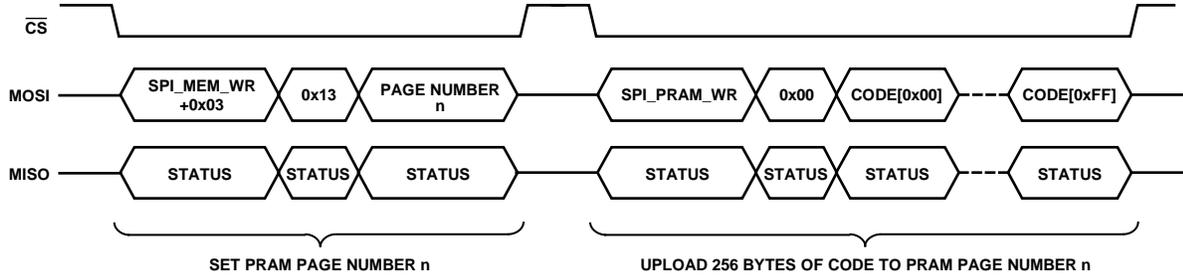


图58. 存储器(寄存器或包RAM)随机地址写入

# ADF7241



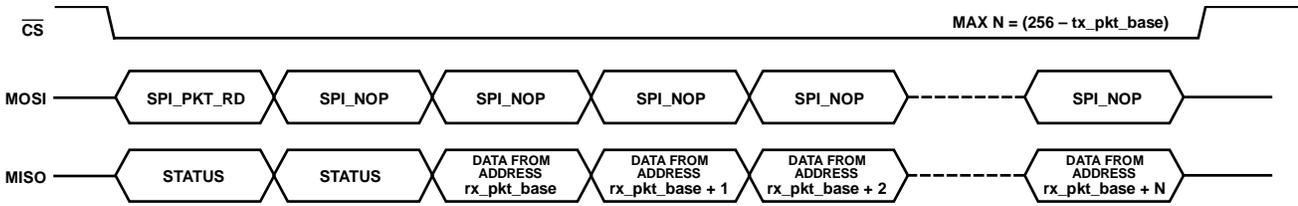
09322-073

图59. 程序RAM页面的上传序列



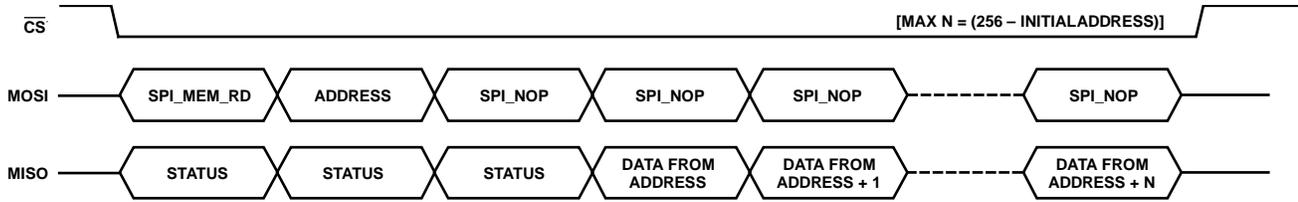
09322-074

图60. 代码模块的下载序列



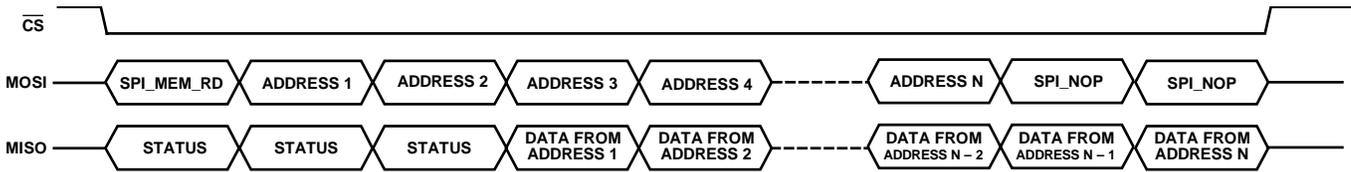
09322-035

图61. 数据包RAM读取  
(rx\_pkt\_base是RX的基地址指针，通过寄存器rxbp的位rx\_pkt\_base设置)



09322-034

图62. 存储器(寄存器或包RAM)块读取



09322-037

图63. 存储器(寄存器或包RAM)随机地址读取

## 可下载的固件模块

ADF7241的程序RAM用来存储片内处理器的固件模块，以便提供额外功能。如需这些固件模块的可执行代码及其

功能的详细信息，请联系ADI公司。有关如何下载固件模块到程序RAM的详细信息，请参见“写入ADF7241”部分。

## 中断控制器

### 配置

ADF7241配有一个中断控制器，该控制器能够处理最多16个独立的中断事件。中断事件可以通过硬件电路或包管理器触发，并通过寄存器irq\_src0 (0x3CB)和irq\_src1(0x3CC)捕获。

两个中断引脚IRQ1\_GP4和IRQ2\_TRFS\_GP2提供中断信号。16个中断源可以逐个分别使能或禁用。irq1\_en0 (0x3C7)和irq1\_en1 (0x3C8)寄存器控制IRQ1\_GP4中断引脚的功能。irq2\_en0 (0x3C9)和irq2\_en1 (0x3CA)寄存器控制IRQ2\_TRFS\_GP2中断引脚的功能。有关不同中断在相关中断源和中断使能寄存器中所对应的具体位的详细信息，请参见表28和表29。

如果IRQ1或IRQ2上存在中断，SPI状态字的IRQ\_STATUS位就会置位。这对于没有中断引脚可用的主机MCU而言很有用。

可以回读irq\_src1和irq\_src0寄存器以确定中断源。如果将1写入相应中断源寄存器 (irq\_src1或irq\_src0) 中的对应位位置，中断将被清除。如果写入0，其状态保持不变。这一方案允许单独清除各个中断，有利于分层中断处理。

由于有两个中断输出可用，因此可以灵活地将中断源分配给两个不同的MCU硬件资源。例如，rx\_sfd中断可以与

MCU的定时器捕获单元关联起来，而所有其它中断则由正常的中断处理程序处理。在SPORT工作模式下，引脚IRQ2\_TRFS\_GP2用作帧同步信号，与中断控制器断开。

在休眠状态下，IRQ1\_GP4和IRQ2\_TRFS\_GP2引脚具有高阻抗。

在非休眠状态下，引脚IRQ1\_GP4和IRQ2\_TRFS\_GP2配置为推挽输出，使用正逻辑极性。

上电复位或从休眠状态唤醒之后，寄存器irq1\_en0的域powerup和寄存器irq2\_en0的域powerup置1，而irq1\_en0、irq1\_en1、irq2\_en0和irq2\_en1寄存器中的所有其它位复位。因此，经过上电复位事件或从休眠状态唤醒之后，一个上电中断信号会在IRQ1\_GP4和IRQ2\_TRFS\_GP2引脚上置位。如果从休眠状态唤醒事件是由唤醒定时器引起，则上电中断信号可以用来使主机MCU上电。

ADF7241上电之后，irq\_src0寄存器中的rc\_ready、唤醒和上电复位中断也会置位。不过，这些中断不会传播到IRQ1\_GP4和IRQ2\_TRFS\_GP2引脚，因为相应的掩码位已复位。在初始化阶段，irq\_src0和irq\_src1寄存器应当清零。

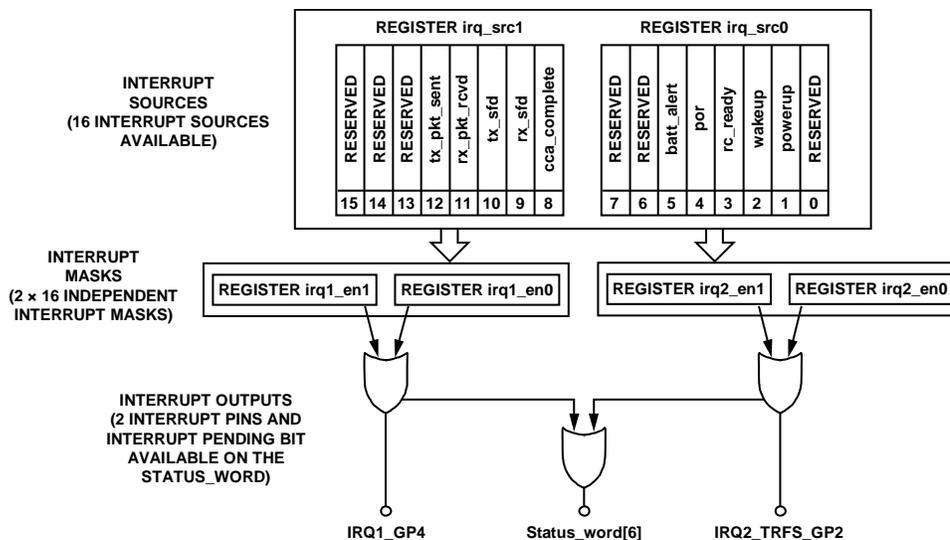


图64. 中断控制器

**表28. 中断源寄存器irq\_src1中的位位置，  
对应于irq1\_en1、irq2\_en1中的中断使能**

位	姓名	注释
7	保留	无关；掩码置0。
6	保留	无关；掩码置0。
5	保留	无关；掩码置0。
4	tx_pkt_sent	TX包传输完成。
3	rx_pkt_rcvd	RX_BUFFER中接收到包。
2	tx_sfd	已传输SFD。
1	rx_sfd	已检测到SFD。
0	cca_complete	状态字中的CCA_RESULT有效。

**表29. 中断源寄存器irq\_src0中的位位置，  
对应于irq1\_en0、irq2\_en0中的中断使能**

位	姓名	注释
7	保留	无关；掩码置0。
6	保留	无关；掩码置0。
5	batt_alert	电池电压降至设定的阈值以下。
4	por	上电复位事件。
3	rc_ready	无线电控制器准备好接受新命令。
2	wakeup	定时器超时。
1	powerup	芯片已准备好接受访问。
0	保留	无关；掩码置0。

## 中断源描述

### tx\_pkt\_sent

在IEEE 802.15.4-2006数据包模式下，当TX\_BUFFER中的包发送完毕时，此中断置位。

### rx\_pkt\_rcvd

在IEEE 802.15.4-2006数据包模式下，当RX\_BUFFER中收到一个带有效FCS的包并且该包可用时，此中断置位。

### tx\_sfd

在IEEE 802.15.4-2006数据包模式下，发送SFD时，此中断置位。

### rx\_sfd

在IEEE 802.15.4模式的RX状态下，如果检测到SFD，则此中断置位。

### cca\_complete

发出RC\_RX或RC\_CCA命令之后，当CCA测量结束时，此中断置位。此中断指示状态字中的CCA\_RESULT标志位有效。

### batt\_alert

如果电池监控器发出电池报警信号，此中断将置位。当电池电压降至设定的阈值以下时，就会发生这种情况。必须使能和配置电池监控器。详情参见“电池监控器”部分。

### rc\_ready

当无线电控制器准备好接受新命令时，此中断置位。这一条件相当于状态字中RC\_READY标志位的上升沿。

### wakeup

当WUC定时器已递减至0时，此中断置位。使能此中断之前，必须利用寄存器tmr\_cfg0、tmr\_cfg1、tmr\_rld0和tmr\_rld1配置WUC定时器单元。当ADF7241活动时，或者已通过超时事件从休眠状态唤醒时，可以置位唤醒中断。详情参见“唤醒控制器(WUC)”部分。

### powerup

从休眠状态唤醒后，当ADF7241已准备好进行SPI访问时，此中断置位。这一条件相当于状态字中SPI\_READY标志位的上升沿。如果已使用 $\overline{CS}$ 输入将ADF7241从休眠状态唤醒，则此中断可用于检测ADF7241是否已上电，而不需要轮询MISO输出。退出休眠状态时，寄存器irq1\_mask的域powerup和寄存器irq2\_mask的域powerup自动置1。因此，当因 $\overline{CS}$ 被拉低或发生超时事件而触发器件退出休眠状态时，就会产生此中断。

# ADF7241

## 应用电路

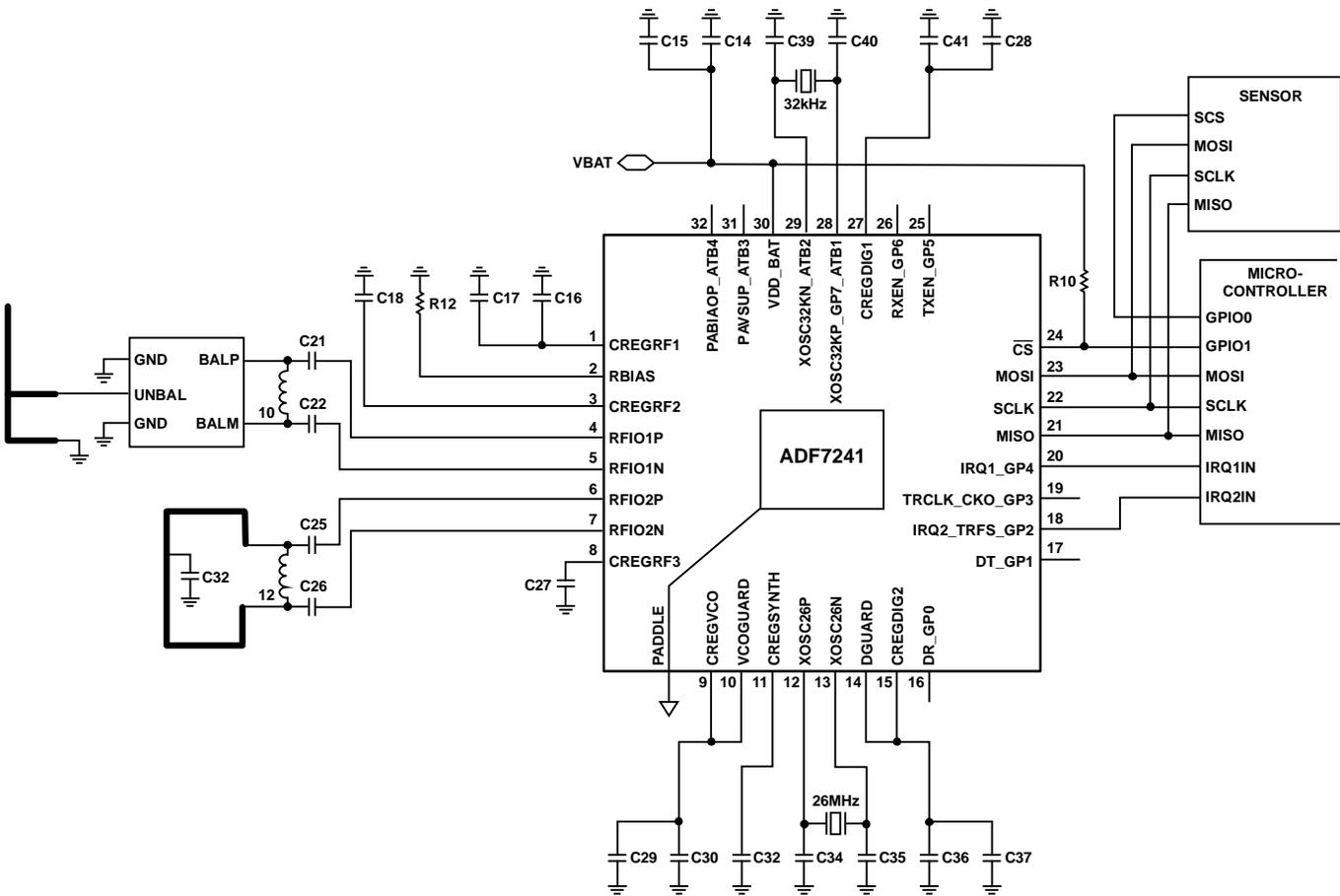


图65. 使用天线分集的典型ADF7241应用电路

09322-944

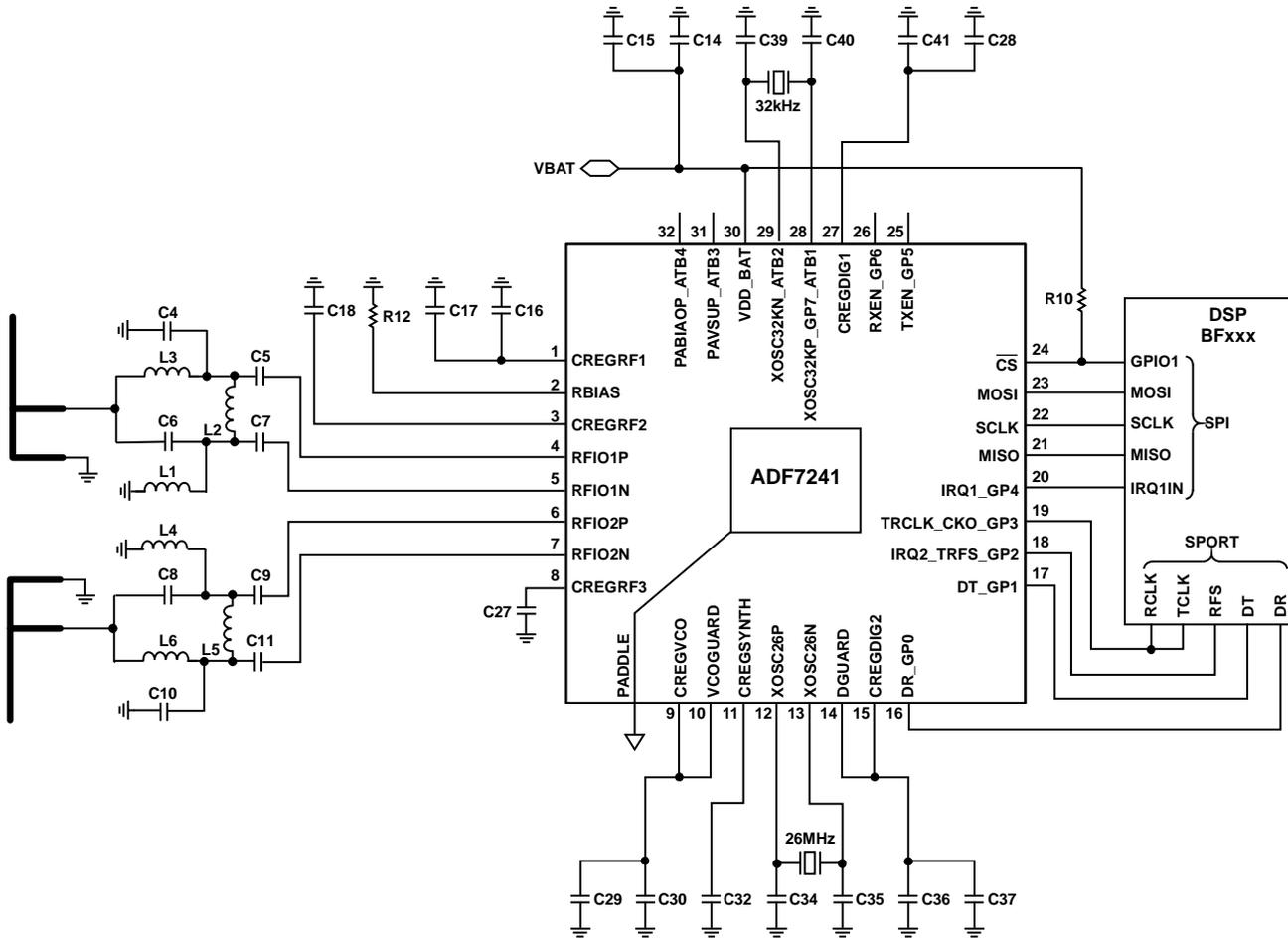


图66. 使用天线分集并与DSP接口的典型ADF7241应用电路

09322-045

# ADF7241

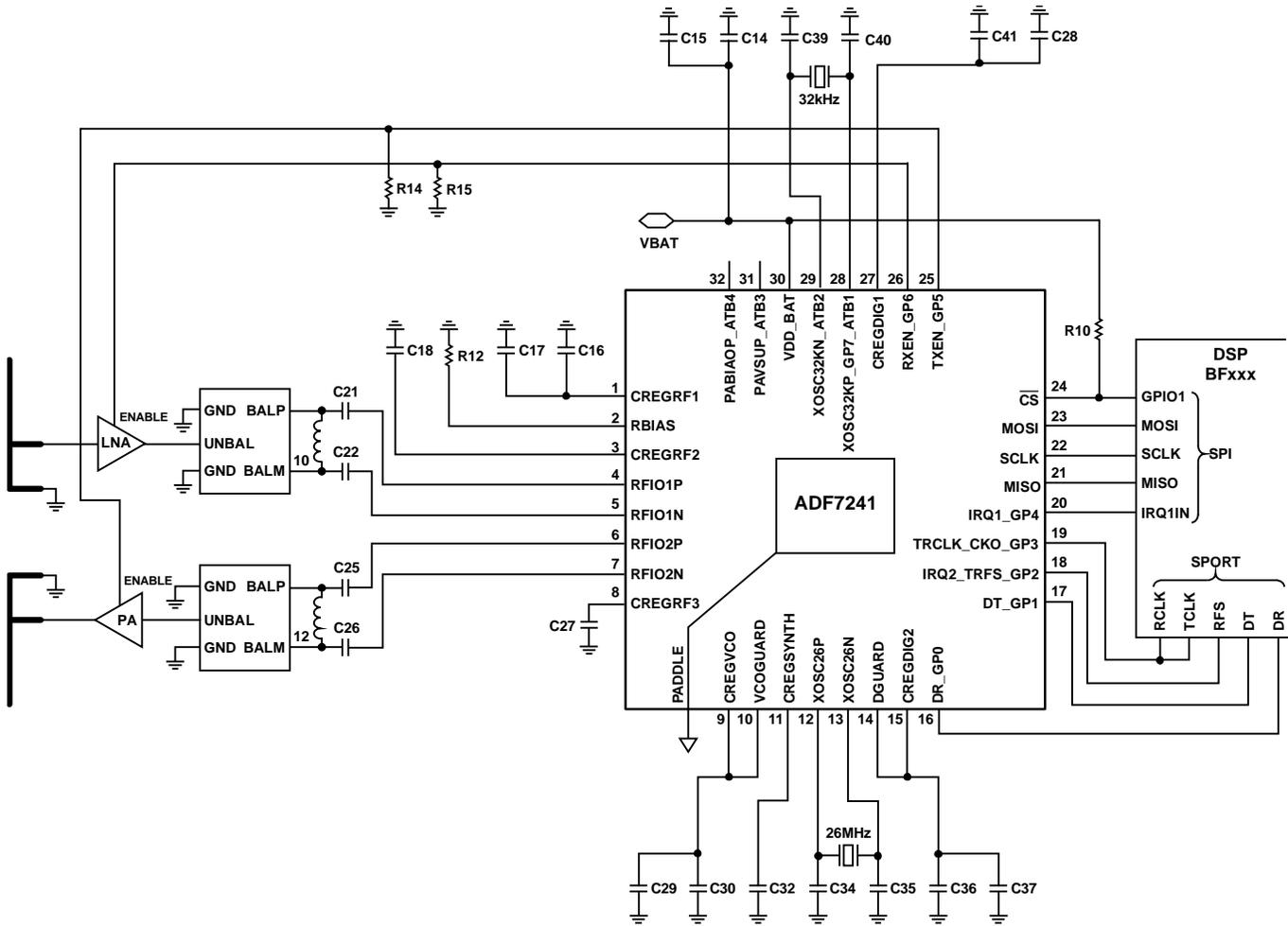


图67. 使用外部LNA和外部PA的典型ADF7241应用电路

09332-075

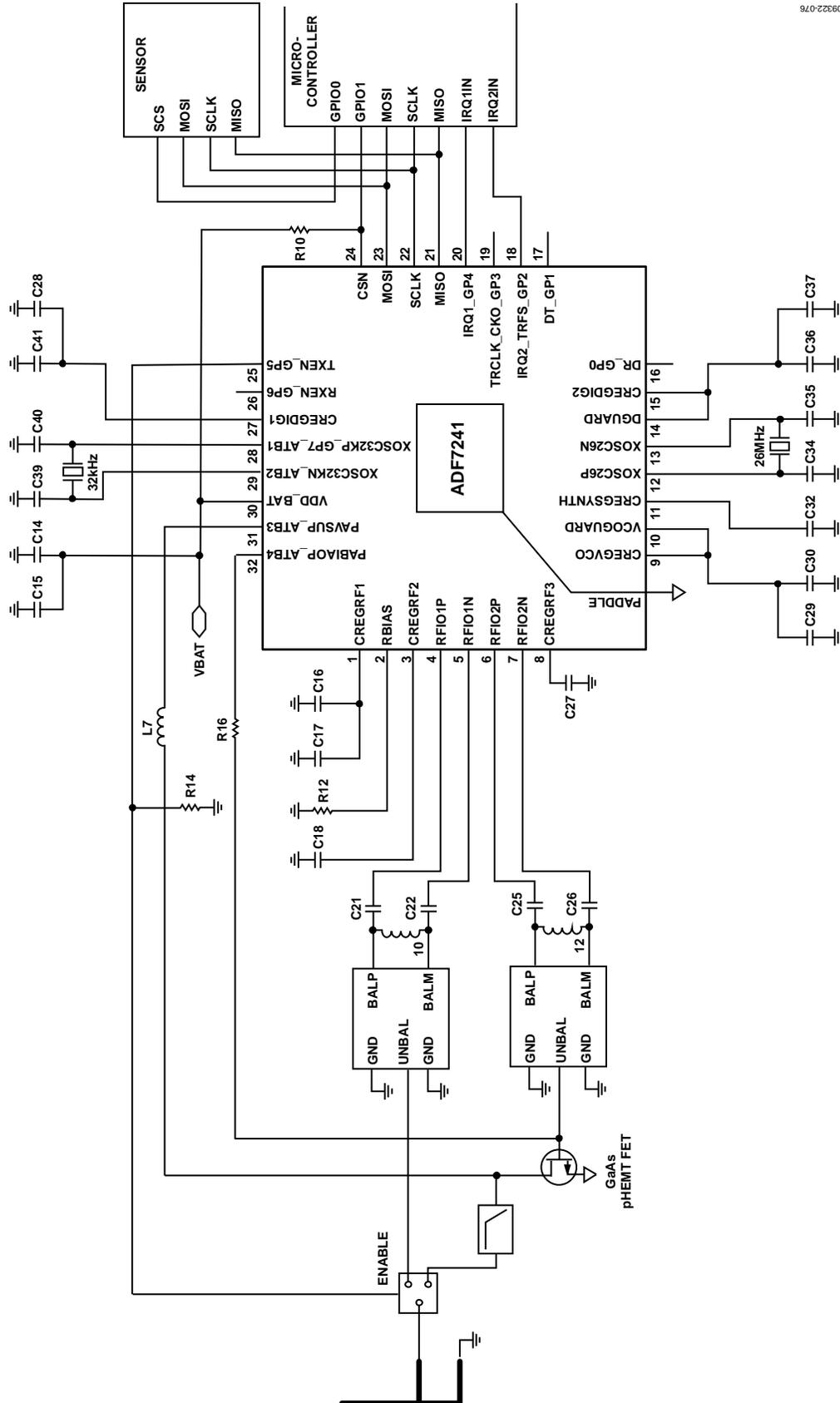


图68. 使用分立式外部PA的典型ADF7241应用电路

## 寄存器映射

建议在空闲状态下对配置寄存器进行编程。注意，所有包括名为RC\_CONTROLLED的域的寄存器只能在空闲状态下进行编程。

复位值以十进制方式显示。

**表30. 寄存器映射概览**

地址	寄存器名称	访问模式	描述
0x100	ext_ctrl	R/W	外部LNA/PA和内部PA控制配置位
0x105	cca1	R/W	CCA的RSSI阈值
0x106	cca2	R/W	CCA模式配置
0x107	buffercfg	R/W	RX和TX缓冲器配置
0x108	pkt_cfg	R/W	固件下载模块使能和FCS控制
0x109	delaycfg0	R/W	RC_RX命令到SFD搜索延迟时间
0x10A	delaycfg1	R/W	RC_TX命令到TX状态延迟时间
0x10B	delaycfg2	R/W	MAC延迟扩展
0x13E	rc_cfg	R/W	数据包/SPOINT模式配置
0x300	ch_freq0	R/W	通道频率设置—低字节
0x301	ch_freq1	R/W	通道频率设置—中间字节
0x302	ch_freq2	R/W	通道频率设置—两个MSB
0x306	tx_m	R/W	预加重滤波器配置
0x30C	rrb	R	RSSI回读寄存器
0x30D	lrb	R	信号质量指示器质量回读寄存器
0x313	prampg	R/W	PRAM页
0x314	txpb	R/W	发射包存储基地址
0x315	rxpb	R/W	接收包存储基地址
0x316	tmr_cfg0	R/W	唤醒定时器配置寄存器—高字节
0x317	tmr_cfg1	R/W	唤醒定时器配置寄存器—低字节
0x318	tmr_rld0	R/W	唤醒定时器值寄存器—高字节
0x319	tmr_rld1	R/W	唤醒定时器值寄存器—低字节
0x31A	tmr_ctrl	R/W	唤醒定时器超时标志配置寄存器
0x31B	wuc_32khzosc_status	R	32 kHz振荡器/WUC状态
0x31E	pd_aux	R/W	电池监控器和外部PA偏置使能
0x32C	gp_cfg	R/W	GPIO配置
0x32D	gp_out	R/W	GPIO配置
0x33D	rc_cal_cfg	R/W	RC校准设置
0x353	vco_band_ovrw	R/W	VCO频段的覆盖值
0x354	vco_idac_ovrw	R/W	VCO偏置电流DAC的覆盖值
0x355	vco_ovwr_cfg	R/W	VCO校准设置覆盖使能
0x36E	pa_bias	R/W	PA偏置控制
0x36F	vco_cal_cfg	R/W	VCO校准参数
0x371	xto26_trim_cal	R/W	26 MHz晶振配置
0x380	vco_band_rb	R	校准后VCO频段回读
0x381	vco_idac_rb	R	校准后VCO偏置电流DAC回读
0x395	rxcal0	R/W	接收机基带滤波器校准字LSB
0x396	rxcal1	R/W	接收机基带滤波器校准字MSB
0x39B	rxfe_cfg	R/W	接收基带滤波器带宽和LNA选择
0x3A7	pa_rr	R/W	PA斜坡率
0x3A8	pa_cfg	R/W	PA输出级电流控制
0x3A9	extpa_cfg	R/W	外部PA偏置DAC配置
0x3AA	extpa_msc	R/W	外部PA接口电路配置
0x3AE	adc_rbk	R	ADC回读
0x3B9	agc_cfg5	R/W	AGC配置参数
0x3C7	irq1_en0	R/W	IRQ1的中断屏蔽设置[15:0]的位[7:0]

地址	寄存器名称	访问模式	描述
0x3C8	irq1_en1	R/W	IRQ1的中断屏蔽设置[15:0]的位[15:8]
0x3C9	irq2_en0	R/W	IRQ2的中断屏蔽设置[15:0]的位[7:0]
0x3CA	irq2_en1	R/W	IRQ2的中断屏蔽设置[15:0]的位[15:8]
0x3CB	irq_src0	R/W	IRQ的中断源[15:0]的位[7:0]
0x3CC	irq_src1	R/W	IRQ的中断源[15:0]的位[15:8]
0x3E3	gp_drv	R/W	GPIO和SPI I/O焊盘驱动强度配置
0x3E6	bm_cfg	R/W	电池监控器阈值电压设置
0x3F0	tx_test	R/W	发射测试模式配置
0x3F4	sfd_15_4	R/W	设置非标准SFD的选项

表31. 0x100: ext\_ctrl

位	域名	R/W	复位值	描述
[7]	pa_shutdown_mode	R/W	0	PA关断模式。 0: 快速斜降。 1: 用户定义的斜降。
[6:5]	保留	R/W	0	保留, 设为默认值。
4	rxen_en	R/W	0	1: RXEN_GP6在RX状态下设为高电平, 否则设为低电平。 0: RXEN_GP6受用户控制(参见寄存器gp_out); 限制规则参见寄存器gp_cfg
3	txen_en	R/W	0	1: TXEN_GP5在TX状态下设为高电平, 否则设为低电平。 0: TXEN_GP5受用户控制(参见寄存器gp_out); 限制规则参见寄存器gp_cfg
2	extpa_auto_en	R/W	0	1: RC在TX状态下使能外部PA控制器。 0: 寄存器pd_aux的位extpa_bias_en (0x31E[4])受用户控制。
[1:0]	保留	R/W	0	保留, 设为默认值。

表32. 0x105: cca1

位	域名	R/W	复位值	描述
[7:0]	cca_thres	R/W	171	CCA的RSSI阈值。带符号的二进制补码表示法(单位为dBm)。当CCA完成时: 如果寄存器rrb的位rssi_readback (0x30C[7:0]) < cca_thres, 则状态字CCA_RESULT = 1 如果寄存器rrb的位rssi_readback (0x30C[7:0]) ≥ cca_thres, 则状态字CCA_RESULT = 0

表33. 0x106: cca2

位	域名	R/W	复位值	描述
[7:3]	保留	R/W	0	保留, 设为默认值。
2	continuous_cca	R/W	0	0: 连续关闭CCA。 1: 每128 μs产生一个CCA中断。
1	rx_auto_cca	R/W	0	0: 自动关闭CCA。 1: 进入RX状态128 μs后产生一个CCA中断。
0	保留	R/W	0	保留, 设为默认值。

# ADF7241

**表34. 0x107: buffercfg**

位	域名	R/W	复位值	描述
7	trx_mac_delay	R/W	0	0: 已使能tx_mac_delay(0x10A[7:0])和rx_mac_delay (0x109[7:0])。 1: 已禁用tx_mac_delay(0x10A[7:0])和rx_mac_delay (0x109[7:0])。
6	保留	R/W	0	保留, 设为默认值。
[5:4]	tx_buffer_mode	RW	0	0: TX_BUFFER中的帧传输一次后返回PHY_RDY。 1: 经过TX MAC延迟时间后, 循环传输TX_BUFFER中的帧, PA在包之间斜升/斜降。 2: 保留。 3: 经过TX MAC延迟时间后, 循环传输TX_BUFFER中的帧, PA保持开启。
3	auto_tx_to_rx_turnaround	R/W	0	0: 依据tx_buffer_mode设置。 1: TX数据传输完毕后自动进入RX。
2	auto_rx_to_tx_turnaround	R/W	0	0: 依据rx_buffer_mode设置。 1: 接收到RX包后自动进入TX。
[1:0]	rx_buffer_mode	R/W	0	0: RC_RX命令之后的第一帧存储在RX_BUFFER中, 接收到第一帧后, 器件返回PHY_RDY状态。 1: 已使能连续帧接收; 新帧覆盖旧帧。 2: 新帧不写入缓冲器。 3: 保留。

**表35. 0x108: pkt\_cfg**

位	域名	R/W	复位值	描述
[7:5]	保留	R/W	0	保留, 设为默认值。
4	addon_en	R/W	0	0: 已禁用固件扩展模块。 1: 已使能固件扩展模块; 模块必须在设置此位之前加载。
3	skip_synt_settle 保留	R/W	0	0: 执行RF频率合成器校准和建立阶段。 1: 跳过RF频率合成器校准和建立阶段。 这只能在使能连续包传输模式时使用。参见“WUC配置和操作”部分。
[2:1]		R/W	2	保留, 设为默认值。
0	auto_fcs_off	R/W	0	rx_pkt_rcvd中断置位。 0: 接收操作—FCS自动验证; RX_BUFFER中的RSSI和SQL值替换FCS。 发射操作—FCS自动追加到传输包; 忽略TX_BUFFER中的FCS域。 1: 接收操作—接收到的FCS不经验证地存储在RX_BUFFER中。 发射操作—传输TX_BUFFER中的FCS域。

**表36. 0x109: delaycfg0**

位	域名	R/W	复位值	描述
[7:0]	rx_mac_delay	R/W	192	从发出RC_RX命令到SFD搜索的可编程延迟时间, 用于启动RSSI测量窗口。

**表37. 0x10A: delaycfg1**

位	域名	R/W	复位值	描述
[7:0]	tx_mac_delay	R/W	192	从发出RC_TX命令到进入TX状态的可编程延迟时间。 两种模式下均能以1 μs步长进行编程。

表38. 0x10B: delaycfg2

位	域名	R/W	复位值	描述
[7:0]	mac_delay_ext	R/W	0	可编程MAC延迟扩展。可以4 μs步长进行编程。适用于RX和TX两种状态。

表39. 0x13E: rc\_cfg

位	域名	R/W	复位值	描述
[7:0]	rc_mode	R/W	0	配置数据包格式： 0: IEEE 802.15.4-2006数据包模式。 1: 保留。 2: IEEE 802.15.4-2006接收SPORT模式。 3: IEEE 802.15.4-2006发射SPORT模式。 4、5至255: 保留。

表40. 0x300: ch\_freq0

位	域名	R/W	复位值	描述
[7:0]	ch_freq[7:0]	R/W	128	通道频率[Hz]/10 kHz, 位[23:0]的位[7:0]。

表41. 0x301: ch\_freq1

位	域名	R/W	复位值	描述
[7:0]	ch_freq[15:8]	R/W	169	通道频率[Hz]/10 kHz, 位[23:0]的位[15:8]。

表42. 0x302: ch\_freq2

位	域名	R/W	复位值	描述
[7:0]	ch_freq[23:16]	R/W	3	通道频率[Hz]/10 kHz, 位[23:0]的位[23:16]。

表43. 0x306: tx\_m

位	域名	R/W	复位值	描述
[7:1]	RC_CONTROLLED	R/W	0	由无线电控制器控制。
0	preemp_filt	R/W	1	1: 使能; 0: 禁用预加重滤波器。

表44. 0x30C: rrb

位	域名	R/W	复位值	描述
[7:0]	rss_i_readback	R	0	接收输入功率(单位为dBm); 带符号的二进制补码。

表45. 0x30D: lrb

位	域名	R/W	复位值	描述
[7:0]	sqi_readback	R	0	信号质量指示器回读值。

表46. 0x313: prampg

位	域名	R/W	复位值	描述
[7:4]		R/W	0	保留, 设为默认值。
[3:0]	pram_page	R/W	0	程序PRAM页。

# ADF7241

**表47. 0x314: txpb**

位	域名	R/W	复位值	描述
[7:0]	tx_pkt_base	R/W	128	数据包RAM中TX_BUFFER的基地址。

**表48. 0x315: rxpb**

位	域名	R/W	复位值	描述
[7:0]	rx_pkt_base	R/W	0	数据包RAM中RX_BUFFER的基地址。

**表49. 0x316: tmr\_cfg0**

位	域名	R/W	复位值	描述
[7:3]	保留	R/W	0	保留，设为默认值。
[2:0]	timer_prescal	R/W	0	XTO32K或RCO的除法器系数。 0: ÷1. 1: ÷4. 2: ÷8. 3: ÷16. 4: ÷128. 5: ÷1024. 6: ÷8192. 7: ÷65,536. 注意，这是一个只写寄存器，应在写入寄存器tmr_cfg1之前写入。 仅在写入寄存器tmr_cfg1之后，设置才会生效。

**表50. 0x317: tmr\_cfg1**

位	域名	R/W	复位值	描述
7	保留	R/W	0	参见寄存器tmr_cfg0中的注释。
[6:3]	sleep_config	R/W	0	1: SLEEP_BBRAM. 4: SLEEP_XTO. 5: SLEEP_BBRAM_XTO. 11: SLEEP_BBRAM_RCO. 0、2、3、6至10、12至15：保留。 参见寄存器tmr_cfg0中的注释。
[2:1]	保留	R/W	0	保留，设为默认值。
0	wake_on_timeout	R/W	0	1: 使能；0: 禁用发生超时事件时唤醒。

**表51. 0x318: tmr\_rld0**

位	域名	R/W	复位值	描述
[7:0]	timer_reload[15:8]	R/W	0	定时器重载值，位[15:0]的位[15:8]。 注意，这是一个只写寄存器，应在写入寄存器tmr_rld1之前写入。 仅在写入寄存器tmr_rld1之后，设置才会生效。

**表52. 0x319: tmr\_rld1**

位	域名	R/W	复位值	描述
[7:0]	timer_reload[7:0]	R/W	0	定时器重载值，位[15:0]的位[7:0]。参见寄存器tmr_rld0中的注释。

表53. 0x31A: tmr\_ctrl

位	域名	R/W	复位值	描述
[7:2]	保留	R/W	0	保留, 设为默认值。
1	wuc_rc_osc_cal	R/W	0	1: 使能。 0: 禁用32 kHz RC振荡器校准。
0	wake_timer_flag_reset	R/W	0	定时器标志复位。 0: 正常工作。 1: 复位域wuc_tmr_prim_toflag和域wuc_porflag (0x31B)。

表54. 0x31B: wuc\_32khzosc\_status

位	域名	R/W	复位值	描述
[7:6]	保留	R	0	保留, 设为默认值。
5	rc_osc_cal_ready	R	0	32 kHz RC振荡器校准(仅当wuc_rc_osc_cal = 1时有效)。校准耗时1 ms。 0: 校准进行中。 1: 校准已完成。
4	xosc32_ready	R	0	32 kHz晶振(仅当sleep_config (0x317[6:3])= 4或5时有效)。 0: 晶振未建立。 1: 晶振已建立。
3	保留	R	0	保留, 设为默认值。
2	wuc_porflag	R	0	芯片冷启动事件注册。 0: 未注册。 1: 已注册。
1	wuc_tmr_prim_toflag	R	0	WUC超时事件注册(超时事件触发的锁存输出)。 0: 未注册。 1: 已注册。
0	保留	R	0	保留, 设为默认值。

表55. 0x31E: pd\_aux

位	域名	R/W	复位值	描述
7	保留	R/W	0	保留, 设为默认值。
6	RC_CONTROLLED	R/W	0	由无线电控制器控制。
5	battmon_en	R/W	0	1: 使能。 0: 禁用电池监控器。
4	extpa_bias_en	R/W	0	1: 使能。 0: 禁用外部PA偏置电路。 当寄存器ext_ctrl的域extpa_auto_en = 1(0x100[2])时, 由无线电控制器控制。
[3:0]	RC_CONTROLLED	R/W	0	由无线电控制器控制。

表56. 0x32C: gp\_cfg

位	域名	R/W	复位值	描述
[7:0]	gpio_config	R/W	0	由无线电控制器控制。

# ADF7241

表57. 0x32D: gp\_out

位	域名	R/W	复位值	描述
[7:0]	gpio_dout	R/W	0	当寄存器gp_cfg的域gpio_config = 4时，则为GPIO输出值。 gpio_dout[7:0] = GP7至GP0 如果寄存器ext_ctrl的域rxen_en = 1，则寄存器gp_out的位gpio_dout[6]由无线电控制器控制。 如果寄存器ext_ctrl的域txen_en = 1，则寄存器gp_out的位gpio_dout[5]由无线电控制器控制。

表58. 0x33D: rc\_cal\_cfg

位	域名	R/W	复位值	描述
[7:2]	保留	R/W	15	保留，设为默认值。
[1:0]	skip_rc_cal	R/W	0	0: 不跳过RC校准。仅当从空闲转变为PHY_RDY时，才执行此校准。 3: 跳过RC校准。

表59. 0x353: vco\_band\_ovrw

位	域名	R/W	复位值	描述
[7:0]	vco_band_ovrw_val	R/W	0	VCO频段的覆盖值当vco_band_ovrw_en = 1且寄存器vco_cal_cfg的域skip_vco_cal = 15时使能。

表60. 0x354: vco\_idac\_ovrw

位	域名	R/W	复位值	描述
[7:0]	vco_idac_ovrw_val	R/W	0	VCO偏置电流DAC的覆盖值当寄存器vco_cal_cfg的域skip_vco_cal = 15且域vco_idac_ovrw_en = 1时使能。

表61. 0x355: vco\_ovrw\_cfg

位	域名	R/W	复位值	描述
[7:2]	保留	R/W	2	保留，设为默认值
1	vco_idac_ovrw_en	R/W	0	VCO偏置电流DAC覆盖。仅当寄存器vco_cal_cfg的域skip_vco_cal = 15时才有效。 0: 禁用。 1: 使能。
0	vco_band_ovrw_en	R/W	0	VCO频段覆盖。仅当寄存器vco_cal_cfg的域skip_vco_cal = 15时才有效。 0: 禁用。 1: 使能。

表62. 0x36E: pa\_bias

位	域名	R/W	复位值	描述
7	保留	R/W	0	保留，设为默认值。
[6:1]	pa_bias_ctrl	R/W	55	如果需要最大PA输出功率4.8 dBm，则应设为63。
0	保留	R/W	1	保留，设为默认值。

表63. 0x36F: vco\_cal\_cfg

位	域名	R/W	复位值	描述
[7:4]	保留	R/W	0	保留，设为默认值。
[3:0]	skip_vco_cal	R/W	9	9: 不跳过VCO校准。 15: 跳过VCO校准。

表64. 0x371: xto26\_trim\_cal

位	域名	R/W	复位值	描述
[7:6]	保留	R/W	0	保留, 设为默认值。
[5:3]	xto26_trim	R/W	4	26 MHz晶振(XOSC26N)调谐电容控制字。负载电容根据xto26_trim的值进行调整, 如下所示: 0: $-4 \times 187.5$ ff. 1: $-3 \times 187.5$ ff. 2: $-2 \times 187.5$ ff. 3: $-1 \times 187.5$ ff. 4: $0 \times 187.5$ ff. 5: $1 \times 187.5$ ff. 6: $2 \times 187.5$ ff. 7: $3 \times 187.5$ ff.
[2:0]	保留	R/W	0	保留, 设为默认值。

表65. 0x381: vco\_band\_rb

位	域名	R/W	复位值	描述
[7:2]	vco_band_val_rb	R	0	校准后VCO频段的回读值。

表66. 0x381: vco\_idac\_rb

位	域名	R/W	复位值	描述
[7:2]	vco_idac_val_rb	R	0	校准后VCO偏置电流DAC回读

表67. 0x395: rxcal0

位	域名	R/W	复位值	描述
[7:0]	dcap_ovwrt_low	R/W	0	RXBB滤波器调谐覆盖字LSB。

表68. 0x396: rxcal1

位	域名	R/W	复位值	描述
[7:2]	保留	R/W	2	保留, 设为默认值。
1	dcap_ovwrt_en	R/W	0	RXBB滤波器调谐覆盖字使能。
0	dcap_ovwrt_high	R/W	0	RXBB滤波器调谐覆盖字MSB。

表69. 0x39B: rxfe\_cfg

位	域名	R/W	复位值	描述
[7:5]	保留	R/W	0	保留, 设为默认值。
4	lna_sel	R/W	1	接收: 0: 使用LNA1。 1: 使用LNA2。
[3:0]	保留	R/W	13	保留, 设为默认值。

表70. 0x3A7: pa\_rr

位	域名	R/W	复位值	描述
[7:3]	保留	R/W	0	保留, 设为默认值。
[2:0]	pa_ramp_rate	R/W	7	PA斜坡率: 每个PA功率步进 $2^{\text{pa\_ramp\_rate}} \times 2.4$ ns。

# ADF7241

表71. 0x3A8: pa\_cfg

位	域名	R/W	复位值	描述
7	保留	R/W	0	保留, 设为默认值。
[6:5]	保留	R/W	0	设为默认值。
[4:0]	pa_bridge_dbias	R/W	13	如果需要PA输出功率4.8 dBm, 则应设为21。

表72. 0x3A9: extpa\_cfg

位	域名	R/W	复位值	描述
[7:5]	保留	R/W	0	保留, 设为默认值。
[4:0]	extpa_bias	R/W	0	如果寄存器extpa_msc的域extpa_bias_mode = 1、2、3或4, 则 PABIAOP_ATB4引脚DAC电流=80μA-258μA×extpa_bias。 如果寄存器extpa_msc的域extpa_bias_mode = 5或6, 则PAVSUP_ATB3引脚伺服电流设定点=22mA-0.349mA×extpa_bias。

表73. 0x3AA: extpa\_msc

位	域名	R/W	复位值	描述
[7:4]	pa_pwr	R/W	15	斜坡阶段之后的PA输出功率: 3: 最小功率。 15: 最大功率。 标称功率, 每LSB步长2 dB。
3	extpa_bias_src	R/W	0	0: 选择以RBIAS为参考的基准电流。 1: 选择以带隙为参考的基准电流。
[2:0]	extpa_bias_mode	R/W	1	外部PA接口配置: 0: PAVSUP_ATB3 = 开; PABIAOP_ATB4 = 悬空。 1: PAVSUP_ATB3 = 开; PABIAOP_ATB4 = 电流源。 2: PAVSUP_ATB3 = 开; PABIAOP_ATB4 = 电流吸收器。 3: PAVSUP_ATB3 = 关; PABIAOP_ATB4 = 电流源。 4: PAVSUP_ATB3 = 关; PABIAOP_ATB4 = 电流吸收器。 5: PAVSUP_ATB3 = 开; PABIAOP_ATB4 = 正伺服输出。 6: PAVSUP_ATB3 = 开; PABIAOP_ATB4 = 负伺服输出。 7: 保留。

表74. 0x3AE: adc\_rbk

位	域名	R/W	复位值	描述
[7:6]	保留	R	0	忽略
[5:0]	adc_out	R	0	ADC输出码。

表75. 0x3B9: agc\_cfg5

位	域名	R/W	复位值	描述
[7:5]	保留	R/W	0	置0。
[4:2]	rss_i_offs	R/W	4	RSSI失调调整, rss_i_offs增加到寄存器rbk的域rss_i_readback。
[1:0]	保留	R/W	3	保留, 设为默认值。

表76. 0x3C7: irq1\_en0

位	域名	R/W	复位值	描述
7	保留	R/W	0	置0。
6	保留	R/W	0	置0。
5	batt_alert	R/W	0	电池监控器中断。
4	por	R/W	0	上电复位事件。
3	rc_ready	R/W	0	无线电控制器准备好接受新命令。
2	wakeup	R/W	0	定时器超时。
1	powerup	R/W	1	芯片已准备好接受访问。
0	保留	R/W	0	置0。

表77. 0x3C8: irq1\_en1

位	域名	R/W	复位值	描述
7	保留	R/W	0	置0。
6	保留	R/W	0	置0。
5	保留	R/W	0	置0。
4	tx_pkt_sent	R/W	0	包传输完成。
3	rx_pkt_rcvd	R/W	0	RX_BUFFER中接收到包。
2	tx_sfd	R/W	0	已传输SFD。
1	rx_sfd	R/W	0	检测到SFD。
0	cca_complete	R/W	0	状态字中的CCA_RESULT有效。

表78. 0x3C9: irq2\_en0

位	域名	R/W	复位值	描述
7	保留	R/W	0	置0。
6	保留	R/W	0	置0。
5	batt_alert	R/W	0	电池监控器中断。
4	por	R/W	0	上电复位事件。
3	rc_ready	R/W	0	无线电控制器准备好接受新命令。
2	wakeup	R/W	0	定时器超时。
1	powerup	R/W	1	芯片已准备好接受访问。
0	保留	R/W	0	置0。

表79. 0x3CA: irq2\_en1

位	域名	R/W	复位值	描述
7	保留	R/W	0	置0。
6	保留	R/W	0	置0。
5	保留	R/W	0	置0。
4	tx_pkt_sent	R/W	0	包传输完成。
3	rx_pkt_rcvd	R/W	0	RX_BUFFER中接收到包。
2	tx_sfd	R/W	0	已传输SFD。
1	rx_sfd	R/W	0	检测到SFD。
0	cca_complete	R/W	0	状态字中的CCA_RESULT有效。

表80. 0x3CB: irq\_src0

位	域名	R/W	复位值	描述
7	保留	R/W	0	置0。
6	保留	R/W	0	置0。
5	batt_alert	R/W	0	电池监控器中断。
4	por	R/W	0	上电复位事件。
3	rc_ready	R/W	0	无线电控制器准备好接受新命令。
2	wakeup	R/W	0	定时器超时。
1	powerup	R/W	0	芯片已准备好接受访问。
0	保留	R/W	0	置0。

# ADF7241

**表81. 0x3CC: irq\_src1**

位	域名	R/W	复位值	描述
7	保留	R/W	0	置0。
6	保留	R/W	0	置0。
5	保留	R/W	0	置0。
4	tx_pkt_sent	R/W	0	包传输完成。
3	rx_pkt_rcvd	R/W	0	RX_BUFFER中接收到包。
2	tx_sfd	R/W	0	已传输SFD。
1	rx_sfd	R/W	0	检测到SFD。
0	cca_complete	R/W	0	状态字中的CCA_RESULT有效。

**表82. 0x3E3: gp\_drv**

位	域名	R/W	复位值	描述
[7:4]	保留	R/W	0	保留，设为默认值。
[3:2]	gpio_slew	R/W	0	GPIO和SPI压摆率。 0: 极慢。 1: 慢速。 2: 极快。 3: 快速。
[1:0]	gpio_drive	R/W	0	GPIO和SPI驱动强度。 0: 4 mA. 1: 8 mA. 2: >8 mA. 3: 保留。

**表83. 0x3E6: bm\_cfg**

位	域名	R/W	复位值	描述
7:5]	保留	R/W	0	保留，设为默认值。
[4:0]	battmon_voltage	R/W	0	电池监控器跳变电压： $1.7\text{ V} + 62\text{ mV} \times \text{battmon\_voltage}$ ；当VDD_BAT降至跳变电压以下时， batt_alert中断置位。

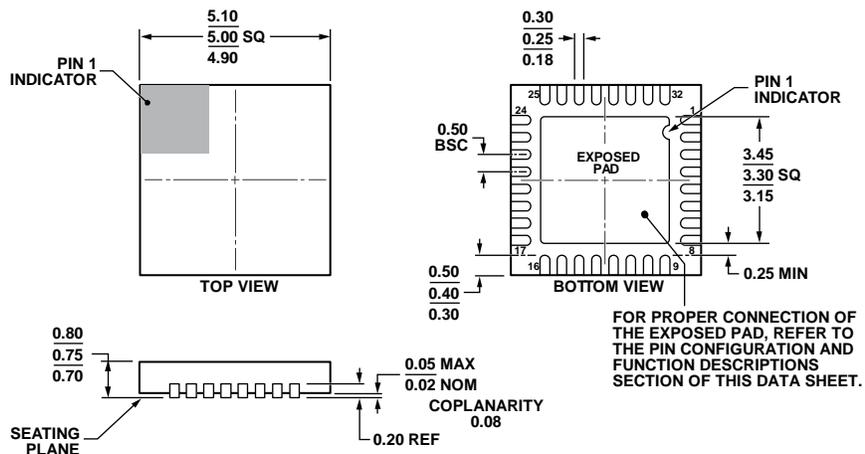
**表84. 0x3F0: tx\_test**

位	域名	R/W	复位值	描述
[7:2]	保留	R/W	2	保留，设为默认值。
1	carrier_only	R/W	0	以编程设置的频率 $f_{\text{ch}}$ 传输未调制的信号音。
0	保留	R/W	0	保留，设为默认值。

**表85. 0x3F4: sfd\_15\_4**

位	域名	R/W	复位值	描述
[7:4]	sfd_symbol_2	R/W	10	SFD注释的符号2；IEEE 802.15.4-2006要求SFD1 = 10。
[3:0]	sfd_symbol_1	R/W	7	SFD注释的符号1；IEEE 802.15.4-2006要求SFD1 = 7。

## 外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-220-WHHD.

图69. 32引脚引脚架构芯片级封装[LFCSP\_WQ]  
5 mm x 5 mm, 超薄体  
(CP-32-13)  
尺寸单位: mm

033009-A

## 订购指南

型号 <sup>1</sup>	温度范围	封装描述	封装选项
ADF7241BCPZ	-40°C 至 +85°C	32引脚LFCSP_WQ封装[引脚架构芯片级]	CP-32-13
ADF7241BCPZ-RL7	-40°C 至 +85°C	32引脚LFCSP_WQ封装[引脚架构芯片级]	CP-32-13
EVAL-ADF7241DB1Z		评估平台子板	
EVAL-ADF7XXMB3Z		评估平台主板	

<sup>1</sup> Z = 符合RoHS标准的器件。

**注释**