



ANALOG DEVICES

双通道隔离器，集成采用isoPower技术的DC-DC转换器，提供50 mW隔离功率

ADuM5240/ADuM5241/ADuM5242

产品特性

集成隔离的DC-DC转换器

5 V/10 mA稳压输出

两个DC至1 Mbps (NRZ)信号隔离通道

8引脚窄体SOIC封装

符合RoHS标准

工作温度最高可达：105°C

精密时序特性

脉冲宽度失真：3 ns(最大值)

通道间匹配：3 ns(最大值)

传播延迟：70 ns(最大值)

高共模瞬变抗扰度：>25 kV/us

安全和法规认证

UL认证

依据UL 1577，1分钟2500 V rms

CSA元件验收通知#5A

VDE合格证书

DIN V VDE V 0884-10 (VDE V 0884-10):2006-12

$V_{IORM} = 560$ V峰值

概述

ADuM524x¹为集成isoPower®隔离电源的双通道数字隔离器。芯片级DC-DC转换器基于ADI公司的iCoupler®技术，5 V电压时可提供高达50 mW稳压隔离功率，因而在低功耗隔离设计中无需另外使用隔离式DC-DC转换器。利用ADI公司的芯片级变压器iCoupler技术，能够隔离逻辑信号以及DC-DC转换器。因此，可提供小尺寸、完全隔离的解决方案。

ADuM524x隔离器提供两个独立的隔离通道，支持多种通道配置，输入工作电压为5 V。ADuM524x系列可与其他iCoupler产品配合使用，以实现更多的通道数。

¹ 受美国专利5,952,849号、6,873,065号和7,075,329号保护。

Rev. B

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

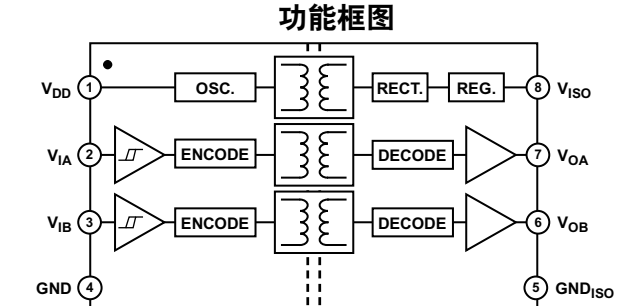


图1. ADuM5240

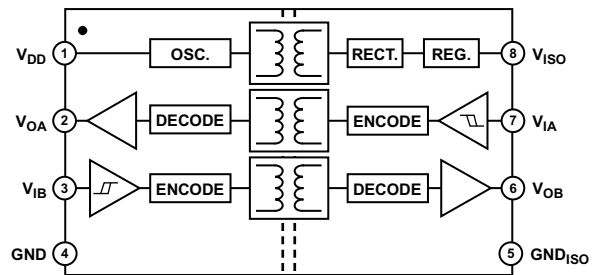


图2. ADuM5241

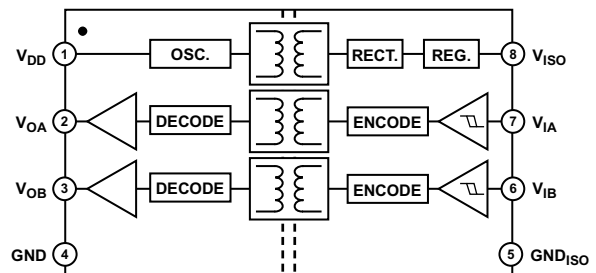


图3. ADuM5242

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2007–2012 Analog Devices, Inc. All rights reserved.

ADuM5240/ADuM5241/ADuM5242

目录

特性.....	1	ESD警告.....	7
概述.....	1	引脚配置与功能描述.....	8
功能框图.....	1	典型性能参数.....	10
修订历史.....	2	应用信息.....	11
技术规格.....	3	DC-DC转换器.....	11
电气特性.....	3	传播延迟相关参数.....	11
封装特性.....	5	直流正确性和磁场抗扰度.....	11
法规信息.....	5	热分析.....	12
隔离和安全相关特性.....	5	PCB布局.....	12
DIN V VDE V 0884-10 (VDE V 0884-10)隔离特性.....	6	提高可用功率.....	13
建议工作条件.....	6	隔离寿命.....	13
绝对最大额定值.....	7	外形尺寸.....	14
		订购指南.....	14

修订历史

2012年5月—修订版A至修订版B

在“特性”部分创建“安全和法规认证超链接项目”.....	1
修改PCB布局部分.....	12

2007年7月—修订版0至修订版A

全面更新VDE认证.....	1
修改“特性”部分.....	1
更改法规信息部分和表4.....	5
更改表5和图4标题.....	6
更改表7.....	7
增加表8; 重新排序.....	7
增加隔离寿命部分.....	13

2007年3月—修订版0: 初始版

ADuM5240/ADuM5241/ADuM5242

技术规格

电气特性

所有电压均参照其各自的地。除非另有说明，所有最小值/最大值规格适用于整个推荐的工作范围。除非另有说明，所有典型规格在 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5.0\text{ V}$ 、 $V_{ISO} = 5.0\text{ V}$ 条件下测得。

表1.

参数	符号	最小值	典型值	最大值	单位	测试条件
DC-DC转换器						
DC-DC转换器使能						
数据速率: DC至1 Mbps						逻辑信号频率 $\leq 1\text{ MHz}$
设定点	$V_{ISO(\text{SET})}$	4.5	5.2	5.5	V	$I_{ISO} = 0\text{ mA}$
最大 V_{ISO} 输出电流	$I_{ISO(\text{max})}$	10			mA	$V_{ISO} = 4.5\text{ V}$
噪声 ¹			250		mV p-p	
输入电源电流						
最大 I_{DD} 电流条件下	$I_{DD(\text{max})}$			140	mA	$I_{ISO} = 10\text{ mA}$
无负载 I_{DD} 电流	$I_{DD(Q)}$			104	mA	$I_{ISO} = 0\text{ mA}$
DC-DC转换器禁用						
原边输入电源电流 ²						
ADuM5240	$I_{DD(\text{DISABLE})}$			3.3	mA	$V_{DD} = 4.0\text{ V}$
ADuM5241	$I_{DD(\text{DISABLE})}$			2.7	mA	$V_{DD} = 4.0\text{ V}$
ADuM5242	$I_{DD(\text{DISABLE})}$			2.2	mA	$V_{DD} = 4.0\text{ V}$
副边输入电源电流 ³						
ADuM5240	$I_{ISO(\text{DISABLE})}$			2.6	mA	
ADuM5241	$I_{ISO(\text{DISABLE})}$			2.8	mA	
ADuM5242	$I_{ISO(\text{DISABLE})}$			3.0	mA	
DC-DC转换器使能阈值 ⁴	$V_{DD(\text{ENABLE})}$	4.2		4.5	V	
DC-to-DC转换器禁用阈值 ⁴	$V_{DD(\text{DISABLE})}$	3.7			V	
LOGIC SPECIFICATIONS						
逻辑输入电流	I_{IA}, I_{IB}	-10	+0.01	+10	μA	
逻辑高电平输入阈值	V_{IH}	0.7 (V_{DD} 或 V_{ISO})			V	
逻辑低电平输入阈值	V_{IL}			0.3 (V_{DD} 或 V_{ISO})	V	
逻辑高电平输出电压	V_{OAH}, V_{OBH}	$(V_{DD}$ 或 $V_{ISO})$	$(V_{DD}$ 或 $V_{ISO})$		V	$I_{Ox} = -20\ \mu\text{A}, V_{Ix} \geq V_{IH}$
		-0.1			V	$I_{Ox} = -4\ \text{mA}, V_{Ix} \geq V_{IH}$
逻辑低电平输出电压	V_{OAL}, V_{OBL}	$(V_{DD}$ 或 $V_{ISO})$	$(V_{DD}$ 或 $V_{ISO})$		V	$I_{Ox} = 20\ \mu\text{A}, V_{Ix} \leq V_{IL}$
		-0.5	-0.2	0.1	V	$I_{Ox} = 4\ \text{mA}, V_{Ix} \leq V_{IL}$
			0.0	0.4	V	

ADuM5240/ADuM5241/ADuM5242

参数	符号	典型值	典型值	最大值	单位	测试条件
交流规格						
最小脉冲宽度 ⁵	PW			100	ns	C = 15 pF, CMOS信号电平
最大数据速率 ⁶		1			Mbps	C = 15 pF, CMOS信号电平
传播延迟 ⁷	t_{PHL}, t_{PLH}	25		70	ns	C = 15 pF, CMOS信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $ ⁸	PWD			3	ns	$C_L = 15$ pF, CMOS信号电平
传播延迟偏斜 ⁸	t_{PSK}			45	ns	$C_L = 15$ pF, CMOS信号电平
通道间匹配, 同向通道 ⁹	t_{PSKCD}			3	ns	$C_L = 15$ pF, CMOS信号电平
通道间匹配, 反向通道 ⁹	t_{PSKCD}			15	ns	$C_L = 15$ pF, CMOS信号电平
输出上升/下降时间(10%至90%)	t_r/t_f		2.5		ns	$C_L = 15$ pF, CMOS信号电平
逻辑高电平输出时的共模瞬变抗扰度	$ CM_H $	25	35		kV/ μ s	$V_{ix} = V_{DD}, V_{ISO}, V_{CM} = 1000$ V, 瞬变幅度 = 800 V
逻辑低电平输出时的共模瞬变抗扰度	$ CM_L $	25	35		kV/ μ s	$V_{ix} = 0$ V, $V_{CM} = 1000$ V, 瞬变幅度 = 800 V
刷新频率	f_r		1.0		MHz	
开关频率	f_{OSC}		300		MHz	

¹ 在刷新频率的对应频率下出现的峰值噪声(见PCB布局部分)。

² $I_{DD(禁用)}$ 电源电流值是指数字输出空载时的值。

³ $I_{ISO(禁用)}$ 电源电流值是指数字输出空载和外部电源提供功率时的值。

⁴ 使能/禁用阈值是内部DC-DC转换器使能/禁用时的 V_{DD} 电压。

⁵ 最小脉冲宽度是指保证额定脉冲宽度失真的最短脉冲宽度。

⁶ 最大数据速率是指保证额定脉冲宽度失真和电源电压 V_{ISO} 的最快数据速率。

⁷ t_{PHL} 传播延迟是从 V_{ix} 信号下降沿的50%水平至 V_{Ox} 信号下降沿的50%水平的的时间。 t_{PLH} 传播延迟是从 V_{ix} 信号上升沿的50%水平至 V_{Ox} 信号上升沿的50%水平的的时间。

⁸ t_{PSK} 指器件在建议工作条件范围内的相同工作温度、电源电压和输出负载下工作时测得的 t_{PHL} 和/或 t_{PLH} 的最差情况偏差。

⁹ 通道间匹配指两个通道在相同负载下工作时的传播延迟之差的绝对值。

ADuM5240/ADuM5241/ADuM5242

封装特性

表2.

参数	符号	最小值	典型值	最大值	单位	测试条件
电阻(输入至输出)	R_{i-o}		10 ¹²		Ω	f = 1 MHz
电容(输入至输出)	C_{i-o}		1.0		pF	
输入电容	C_i		4.0		pF	
IC结至空气热阻	θ_{JA}		80		$^{\circ}\text{C}/\text{W}$	

法规信息

ADuM524x已获得表3所列机构的认可。关于特定通过隔离栅的波形和绝缘水平下的推荐最大工作电压，请参阅表8和隔离寿命部分。

表3.

UL	CSA	VDE
1577 器件认可程序认可 ¹	CSA 元件验收通知#5A 批准	DIN V VDE V 0884-10 (VDE V 0884-10)
单一/基本保护, 2500 V rms 隔离电压	基本绝缘符合 CSA 60950-1-03 和 IEC 60950-1 标准, 400 V rms (566 V 峰值) 最大工作电压	认证: 2006-12 ² 加强绝缘, 560 V 峰值
文件 E214100	文件 205078	文件 2471900-4880-0001

¹ 依据 UL1577, 每个 ADuM524x 都经过 1 秒钟绝缘测试电压 $\geq 3,000$ V rms 的验证测试 (漏电流检测限值为 5 μA)。

² 依据 DIN V VDE V 0884-10, 每个 ADuM524x 都经过 1 秒钟绝缘测试电压 ≥ 1050 V 峰值的验证测试 (局部放电检测限值为 5 pC)。器件标识中的星号(*)表示通过 DIN V VDE V 0884-10 认证。

隔离和安全相关特性

表4.

参数	符号	值	单位	条件
额定电介质隔离电压		2500	V rms	持续 1 分钟
最小外部气隙(间隙)	L(I01)	4.90 min	mm	测量输入端至输出端, 空气最短距离
最小外部爬电距离	L(I02)	4.01 min	mm	测量输入端至输出端, 沿壳体最短距离
最小内部间隙		0.017 min	mm	隔离距离
漏电阴抗(相对漏电指数)	CTI	>175	V	DIN IEC 112/VDE 0303 第 1 部分
隔离组		IIIa		材料组 (DIN VDE 0110, 1/89, 表 1)
最大工作电压下具有 50 年使用寿命	V_{IORM}	425	V 峰值	隔离栅两端持续的峰值电压

ADuM5240/ADuM5241/ADuM5242

DIN V VDE V 0884-10 (VDE V 0884-10)隔离特性

此隔离器适合安全限制数据范围内的增强隔离。通过保护电路保持安全数据。

表5.

描述	条件	符号	特性	单位
DIN VDE 0110装置分类 额定电源电压 ≤ 150 V rms 额定电源电压 ≤ 300 V rms 环境分类 污染程度(DIN VDE 0110, 表1) 最大工作绝缘电压 输入至输出测试电压, 方法b1	$V_{IORM} \times 1.875 = V_{PR}$ 100%生产测试, $t_m = 1$ 秒, 局部放电 < 5 pC	V_{IORM} V_{PR}	I至IV I至III 40/105/21 2	V峰值 V峰值
输入至输出测试电压, 方法a 跟随环境测试, 子类1 跟随输入和/或安全测试, 子类2和子类3			PR	
最高允许过压 安全限值 壳温 电源电流 在 T_s 的绝缘电阻	$V_{IORM} \times 1.6 = V_{PR}$ $t_m = 60$ sec, 局部放电 < 5 pC $V_{IORM} \times 1.2 = V_{PR}$ $t_m = 60$ sec, 局部放电 < 5 pC 瞬变过压, $t_{TR} = 10$ 秒 出现故障时允许的最大值; 见图4	V_{TR}	680 510 4000	V峰值 V峰值 V峰值
	$V_{IO} = 500$ V	T_s I_{S1} R_s	150 312 >10 ⁹	°C mA Ω

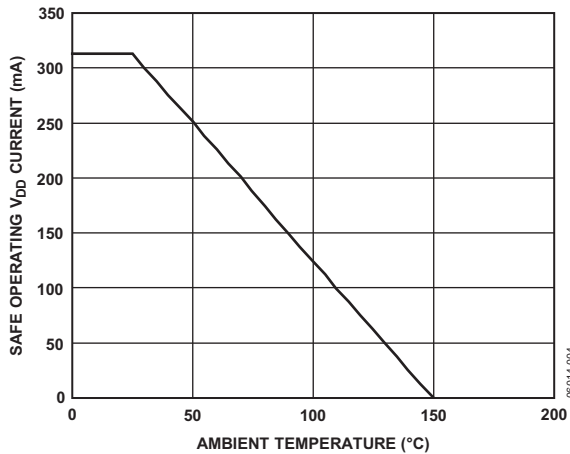


图4. 热减额曲线, 依据DIN V VDE V 0884-10获得的安全限值与壳温的关系

建议工作条件

表6.

参数	值
工作温度范围(T_A)	-40°C至+105°C
电源电压 ¹	
$V_{DD'}$ DC-DC转换器使能	4.5 V至5.5 V
$V_{DD'}$ DC-DC转换器禁用(V_{DD})	2.7 V至4.0 V
$V_{ISO'}$ DC-DC转换器禁用(V_{ISO})	2.7 V至5.5 V
输入信号上升/下降时间	1.0 ms
输入电源压摆率	10 V/ms

¹ 所有电压均参照各自的地。

绝对最大额定值

表7.

参数	额定值
存储温度范围(T_{ST})	-55°C至+150°C
工作环境温度范围(T_A)	-40°C至+105°C
电源电压(V_{DD} , V_{ISO}) ¹	-0.5 V至+7.0 V
输入电压(V_{IA} , V_{IB}) ¹	-0.5 V至 (V_{DD} 或 V_{ISO}) + 0.5 V
输出电压(V_{OA} , V_{OB}) ¹	-0.5 V至 (V_{DD} 或 V_{ISO}) + 0.5 V
每个引脚的平均输出电流(I_O) ²	-18 mA至+18 mA
共模瞬变(CM) ³	-100 kV/ μ s至 +100 kV/ μ s

¹ 所有电压均参照各自的地。

² 不同温度下的最大额定电流值参见图4。

³ 指隔离栅上的共模瞬变。超过绝对最大额定值的共模瞬变可能导致闩锁或永久损坏。

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

表8. 最大连续工作电压¹

参数	最大值	单位	约束条件
交流电压，双极性波形	425	V峰值	最少50年寿命
交流电压，单极性波形			
基本绝缘	566	V峰值	IEC 60950-1最大认证工作电压
增强绝缘	560	V峰值	VDE V 0884-10最大认证工作电压
直流电压			
基本绝缘	566	V峰值	IEC 60950-1最大认证工作电压
增强绝缘	560	V峰值	VDE V 0884-10最大认证工作电压

¹ 指隔离栅上的连续电压幅度。详情见隔离寿命部分。

ADuM5240/ADuM5241/ADuM5242

引脚配置和功能描述

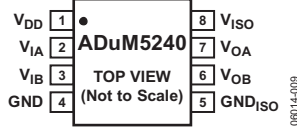


图5. ADuM5240引脚配置

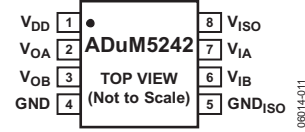


图7. ADuM5242引脚配置

表9. ADuM5240引脚功能描述

引脚编号	引脚名称	描述
1	V _{DD}	隔离器原边的电源电压，4.5 V至5.5 V(DC-DC使能)和2.7 V至4.0 V(DC-DC禁用)。
2	V _{IA}	逻辑输入A。
3	V _{IB}	逻辑输入B。
4	GND	地。隔离器原边的接地参考。
5	GND _{ISO}	隔离接地。隔离器副边的接地参考。
6	V _{OB}	逻辑输出B。
7	V _{OA}	逻辑输出A。
8	V _{ISO}	隔离器副边的隔离电源电压，4.5 V至5.5 V输出(DC-DC使能)，2.7 V至5.5 V输入(DC-DC禁用)。

表11. ADuM5242引脚功能描述

引脚编号	引脚名称	描述
1	V _{DD}	隔离器原边的电源电压，4.5 V至5.5 V(DC-DC使能)和2.7 V至4.0 V(DC-DC禁用)。
2	V _{OA}	逻辑输出A。
3	V _{OB}	逻辑输入B。
4	GND	地。隔离器原边的接地参考。
5	GND _{ISO}	隔离接地。隔离器副边的接地参考。
6	V _{IB}	逻辑输出B。
7	V _{IA}	逻辑输入A。
8	V _{ISO}	隔离器副边的隔离电源电压，4.5 V至5.5 V输出(DC-DC使能)，2.7 V至5.5 V输入(DC-DC禁用)。

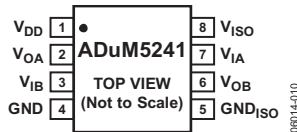


图6. ADuM5241引脚配置

表10. ADuM5241引脚功能描述

引脚编号	引脚名称	描述
1	V _{DD}	隔离器原边的电源电压，4.5 V至5.5 V(DC-DC使能)和2.7 V至4.0 V(DC-DC禁用)。
2	V _{OA}	逻辑输出A。
3	V _{IB}	逻辑输出B。
4	GND	地。隔离器原边的接地参考。
5	GND _{ISO}	隔离接地。隔离器副边的接地参考。
6	V _{OB}	逻辑输入B。
7	V _{IA}	逻辑输入A。
8	V _{ISO}	隔离器副边的隔离电源电压，4.5 V至5.5 V输出(DC-DC使能)，2.7 V至5.5 V输入(DC-DC禁用)。

ADuM5240/ADuM5241/ADuM5242

表12. ADuM5240真值表

有电	使能	有电(内部)	H	H	H	H
有电	使能	有电(内部)	L	L	L	L
有电	使能	有电(内部)	H	L	H	L
有电	使能	有电(内部)	L	H	L	H
有电	禁用	有电(外部)	H	H	H	H
有电	禁用	有电(外部)	L	L	L	L
有电	禁用	有电(外部)	H	L	H	L
有电	禁用	有电(外部)	L	H	L	H
有电	禁用	无电	X	X	Z	Z
无电	禁用	有电(外部)	X	X	L	L
无电	禁用	无电	X	X	Z	Z

表13. ADuM5241真值表

V _{DD} 状态	DC-DC转换器	V _{ISO} 状态	V _{IA} 输入	V _{IB} 输入	V _{OA} 输出	V _{OB} 输出
有电	使能	有电(内部)	H	H	H	H
有电	使能	有电(内部)	L	L	L	L
有电	使能	有电(内部)	H	L	H	L
有电	使能	有电(内部)	L	H	L	H
有电	禁用	有电(外部)	H	H	H	H
有电	禁用	有电(外部)	L	L	L	L
有电	禁用	有电(外部)	H	L	H	L
有电	禁用	有电(外部)	L	H	L	H
有电	禁用	无电	X	X	L	Z
无电	禁用	有电(外部)	X	X	Z	L
无电	禁用	无电	X	X	Z	Z

表14. ADuM5242真值表

V _{DD} 状态	DC-DC转换器	V _{ISO} 状态	V _{IA} 输入	V _{IB} 输入	V _{OA} 输出	V _{OB} 输出
有电	使能	有电(内部)	H	H	H	H
有电	使能	有电(内部)	L	L	L	L
有电	使能	有电(内部)	H	L	H	L
有电	使能	有电(内部)	L	H	L	H
有电	禁用	有电(外部)	H	H	H	H
有电	禁用	有电(外部)	L	L	L	L
有电	禁用	有电(外部)	H	L	H	L
有电	禁用	有电(外部)	L	H	L	H
有电	禁用	无电	X	X	L	L
无电	禁用	有电(外部)	X	X	Z	Z
无电	禁用	无电	X	X	Z	Z

ADuM5240/ADuM5241/ADuM5242

典型工作特性

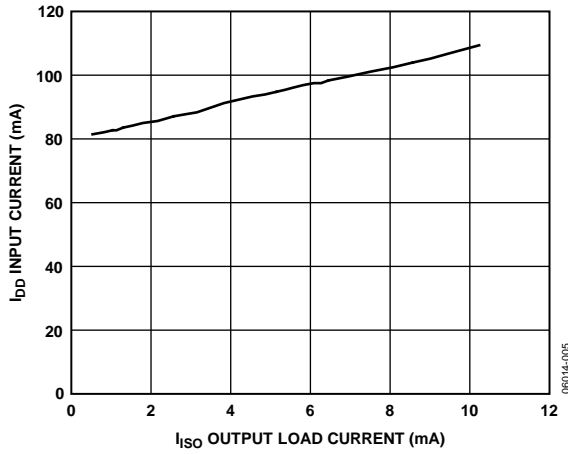


图8. 典型 I_{DD} 输入电流与 I_{ISO} 输出负载电流的关系

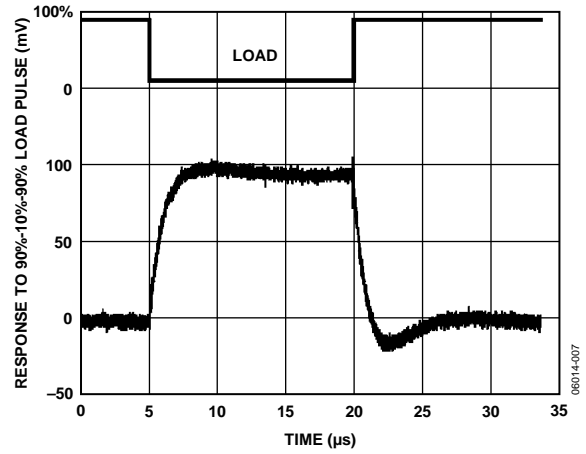


图10. 典型 V_{ISO} 负载瞬态响应, 5 V 输出电压, 90%至10%至90% 脉冲负载, 100 nF 旁路电容与时间的关系

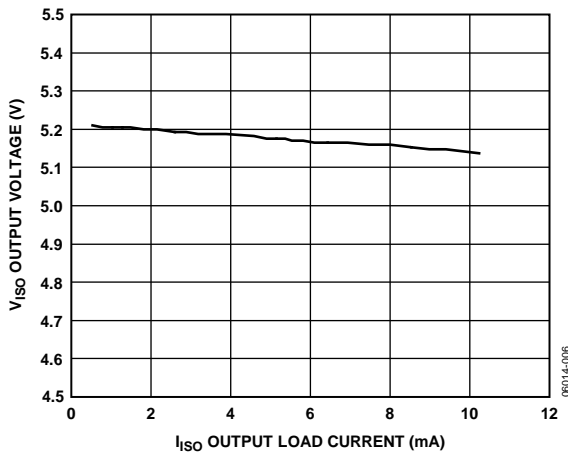


图9. 典型隔离 V_{ISO} 输出电压与 I_{ISO} 输出负载电流的关系

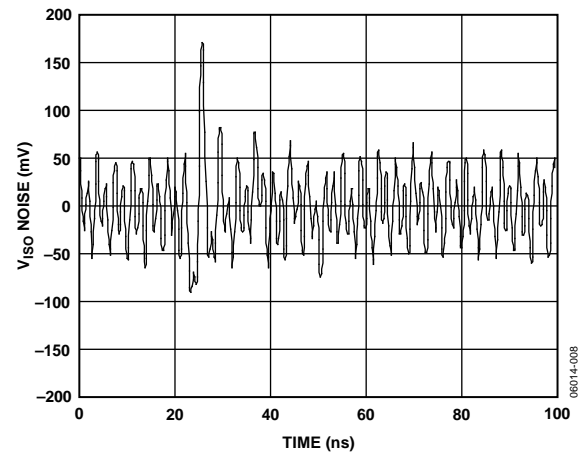


图11. 典型输出电压噪声(100%负载), 100 nF 旁路电容与时间的关系

应用信息

DC-DC转换器

ADuM524x的DC-DC转换器部分工作原理对大多数现代电源来说都是通用的。 V_{DD} 为振荡电路提供电源，该电路将开关电流输入到一个芯片级空芯变压器。电源被传输到副边，在这里经整流后成为高直流电压。然后电源经线性调整到5.2 V左右，并提供给副边数据部分和 V_{ISO} 引脚供外部使用。此设计使小型电源部分能够与此设备的8引脚SOIC封装兼容。由于尺寸和成本原因，此类isoPower技术未能实现有源反馈。

由于振荡器运行在与负载无关的固定的高频率上，多余的电源被消耗在输出电压调整过程中。变压器线圈和其它器件的有限空间也会增加内部的电源消耗。这会导致功率转换效率低，尤其是在低负载电流时。

如图8负载特性曲线所示， V_{DD} 电源引脚处，无 V_{ISO} 负载 V_{DD} 电流典型值为80mA，全 V_{ISO} 负载典型值为110mA。

使用这种技术，可以配置备用电源架构。增加数字反馈路径可完成原边的功率调节。反馈使功率、效率得到明显提高，多个电源实现同步，但尺寸大，费用高。isoPower的未来实施方案包括此类反馈，以实现这些性能的提高。

ADuM524x可在DC-DC内部使能或禁用时工作。通过DC-DC转换器内部使能，8引脚隔离电源提供输出功率以及为该器件的副边电路提供电源。

ADuM524x的内部DC-DC转换器状态受输入电压 V_{DD} 控制，如表6所示。正常工作模式下， V_{DD} 设定为4.5 V和5.5 V之间的值，内部DC-DC转换器使能。当/若要禁用DC-DC转换器时， V_{DD} 值降至2.7 V和4.0 V之间。此模式下， V_{ISO} 电源由用户外部提供，ADuM524x信号通道继续正常运行。

V_{DD} 输入电压检测电路中有迟滞。一旦DC-DC转换器启动，输入电压必须降低到开启阈值以下来禁用转换器。这一功能确保转换器不会因为高噪声输入电源进入振荡状态。

传播延迟相关参数

传播延迟是衡量逻辑信号穿过器件所需时间的参数。到逻辑低电平输出的传播延迟可能不同于到逻辑高电平输出的传播延迟。

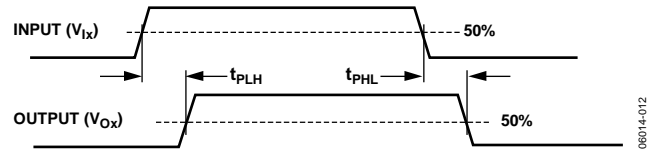


图12. 传播延迟参数

脉宽失真指这两个传播延迟值的最大差异，反映了输入时序的保持精度。

通道间匹配指单个ADuM524x器件内各通道的传播延迟之间的最大差异。

传播延迟偏斜指在相同条件下运行的多个ADuM524x器件的传播延迟之间的最大差异。

直流正确性和磁场抗扰度

在隔离器输入端的正负逻辑电平转换会使一个很窄的(约1 ns)脉冲通过变压器被送到解码器。解码器是双稳态的，因此，可以被这个脉冲置位或复位，表示输入逻辑的转换。输入端没有超过1微秒的逻辑转换时，会发送一组用以表示正确输入状态的周期性刷新脉冲，以确保输出直流的正确性。如果解码器未接收到内部脉冲的时间超过约5微秒，则认为输入侧没有供电或者无效，在这种情况下，隔离器的输出被看门狗定时电路强制设置为默认状态(见表12至表14)。

ADuM524x的磁场抗扰度的限制是由变压器接收线圈中的感应电压的状态决定的，电压足够大就会错误地置位或复位解码器。下面的分析说明此情况发生的条件。ADuM524x的3 V工作条件是因为这是最易受干扰的工作模式。

变压器输出端的脉冲幅度大于1.0 V。解码器的检测阈值大约是0.5 V,因此有一个0.5 V的噪声容限。接收线圈上的感应电压由以下公式计算：

$$V = (-d\beta/dt)\Sigma\pi r_n^2; n = 1, 2, \dots, N$$

其中：

β 是磁通量密度(高斯)。

N 是接收线圈匝数。

r_n 是接收线圈第 n 圈的半径(cm)。

ADuM5240/ADuM5241/ADuM5242

给定ADuM524x接收线圈几何形状及感应电压，解码器最多能够有0.5V余量的50%，允许的最大磁场见图13所示计算。

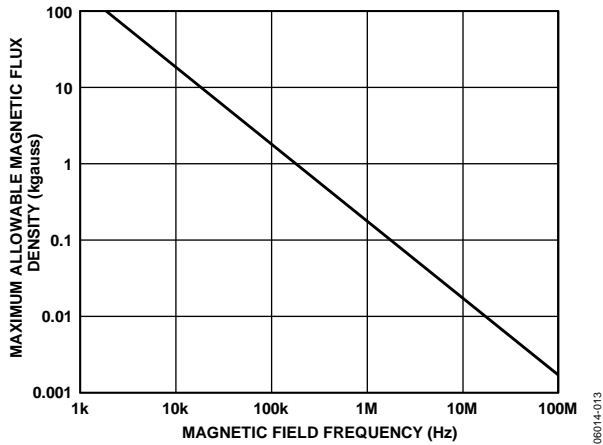


图13. 最大允许外部磁通密度

例如，在1MHz的磁场频率下，最大允许0.2K高斯的磁场在接收线圈可以感应出0.25V的电压。这大约是检测阈值的50%并且不会引起输出转换错误。同样，如果这样的情况在发送脉冲时发生(最差的极性)，这会使接收到的脉冲从大于1.0 V下降到0.75 V，仍然高于解码器检测阈值0.5 V。

前面的磁通密度值对应于ADuM524x变压器在给定距离内的额定电流幅度。图14表明这些允许的电流幅度是频率与所选距离的函数。如图14所示，ADuM524x抗扰性极好，只有在离器件很近的高频大电流下才会受影响。例如1 MHz时，0.5 kA电流必须置于距离ADuM524x 5mm以内才会影响器件的工作。

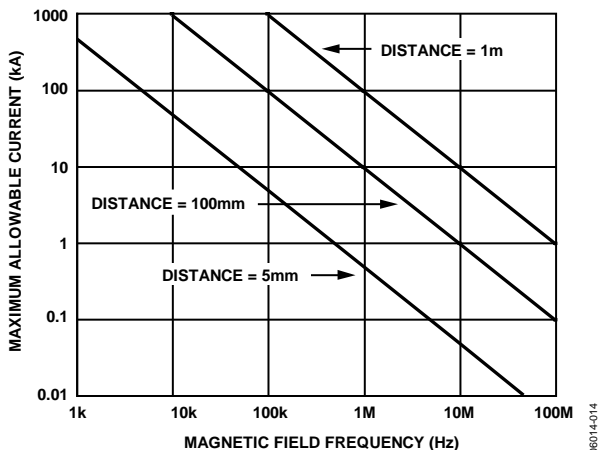


图14. 不同电流至ADuM524x距离下的最大允许电流

请注意，在强磁场和高频率的叠加作用下，印刷电路板走线形成的任何回路都会感应出足够大的错误电压触发后续电路的阈值。在布局的时候需要格外小心以避免发生这种情况。

热分析

每个ADuM524x组件都内置两个芯片，附于分离焊盘引线框架上。为了便于热分析，它被视为一个热单元，其最高结温表现为表2中 θ_{JA} 值。 θ_{JA} 值是将器件焊接到具有精细走线的JEDEC标准4层PCB上，在静止空气中测量的。在正常工作条件下，ADuM524x器件可以在整个温度范围以满负载工作，输出电流无需减额。例如，无外部负载功耗为80 mA，消耗400mW会导致比环境温度上升32°C。对于这些发热状态下运行的器件这是正常情况。

遵守PCB布局部分的建议可以降低到PCB的热阻，可以在高环境温度增加热裕量。

PCB布局

ADuM524x的逻辑接口不需要外部电路。输入和输出供电引脚需要电源旁路(见图15)。

ADuM524x的电源部分采用一个300 MHz的振荡频率，通过芯片级变压器传输功率。

此外，iCoupler数据部分的正常运行需要在电源引脚提供开关瞬变，如“直流正确性和磁场抗扰度”部分所述(见图11)。

开关频率产生的旁路噪声以及数据传输和直流刷新电路产生的1纳秒脉冲均需要低电感电容。电容两端到输入电源引脚的走线总长应该小于20 mm。

需要考虑EMI辐射时，关键电源线和地线可能会寄生串联电感。应利用分立电感，在电感和ADuM524x器件引脚之间形成高频旁路电容。以分立电感或铁氧体磁珠形式，在电源线和地线形成电感。与50Ω至100Ω的阻抗对应的推荐值约为300 MHz。

如果数据输出开关速度造成不可接受的电磁干扰，通过将输出引脚的电容接地，来减缓输出上升和下降时间。压摆率限制了输出范围。电容值根据应用速度要求而定。

关于PCB布局原则，请参考AN-0971 应用笔记。

ADuM5240/ADuM5241/ADuM5242

如图10所示，负载调节瞬态是较低频率电源电压偏移的主要原因。应在 I_{SO} 和 GND_{ISO} 之间使用电源增强电容来解决。增强电容可以是高度感应式电容，因为高频旁路通过所需低电感电容得到解决。

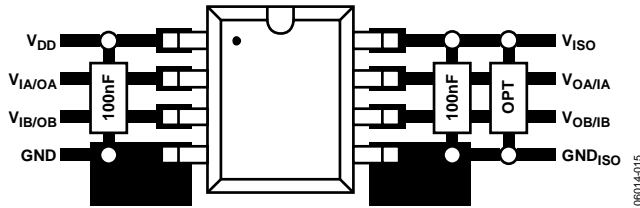


图15. 推荐的印刷电路板布局

在具有高共模瞬变的应用中，要确保隔离栅两端的电路板耦合最小。此外，如此设计电路板布局，任何耦合都不会出现并影响器件侧所有的引脚。否则，会造成引脚间的电压差超过器件的绝对最大额定值(如表7规定)，从而导致闭锁和/或永久损坏。

ADuM524x是一款功率器件，满载时功耗高达600 mW。因为无法在隔离装置上配置散热器，该设备主要依靠GND引脚将热量耗散到PCB。如果该器件在高温环境下使用，需要提供GND引脚到PCB接地层的散热路径。图15所示的电路板布局放大了引脚4和5的焊盘。每个焊盘至接地层应部署多个过孔，这样会大大降低芯片内部温度。扩大焊盘的尺寸由设计者进行评估并由可用的电路板空间决定。

提高可用功率

ADuM524x器件设计不具备多个设备并联运行的能力。但是，如果需要更多电源以运行多个负载，可以将单个ADuM524x器件负载分组并且每组分别运行。例如，如果必须为一个收发器和外部逻辑供电，可以专门配置一个ADuM524x给收发器，另一个ADuM524x给外部逻辑供电，避免负载分担出现问题，因为每个负载都形成独立的电源环路。

隔离寿命

所有的隔离结构在长时间的电压作用下，最终会被破坏。隔离衰减率由施加在隔离上的电压波形的参数决定。除了监管机构所执行的测试外，ADI公司还进行一系列广泛的评估来确定ADuM524x内部隔离结构的寿命。ADI公司使用超过额定连续工作电压的电压执行加速寿命测试。确定

多种工作条件下的加速系数，利用这些系数可以计算实际工作电压下的失效时间。表8中显示的值总结了双极性交流工作条件下50年工作寿命的峰值电压以及CSA/VDE认可的最大工作电压。许多情况下，认可工作电压高于50年工作寿命电压。某些情况下，在这些高工作电压下工作会导致隔离寿命缩短。

ADuM524x的隔离寿命由施加在隔离栅上的电压波形决定。*iCoupler*结构的隔离度以不同速率衰减，这由波形是否为双极性交流、单极性交流或直流决定。图16、图17和图18显示这些不同隔离电压的波形。

双极性交流电压是最苛刻的环境。交流双极条件下50年工作寿命的目标决定ADI公司推荐的最大工作电压。

在单极交流或直流电压的情况下，隔离压力明显降低，允许更高的工作电压，同时还实现了50年的使用寿命。只要电压符合单极交流或直流电压，就可以施加表8中列出的工作电压，同时保持50年的最低寿命。任何与图17和图18中不一致的交叉隔离电压波形都应被认为是双极性交流波形，其峰值电压应限制在表8中列出的50年工作寿命电压以下。

请注意，图17所示的正弦电压波形仅作为示例提供，它代表任何在0V与某一限值之间变化的电压波形。该限值可以为正值或负值，但电压不能穿过0V。

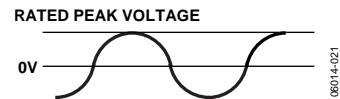


图16. 双极性交流波形

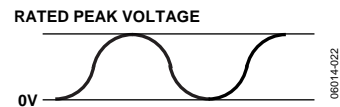


图17. 单极性交流波形

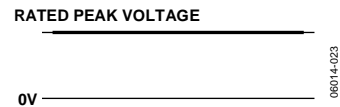
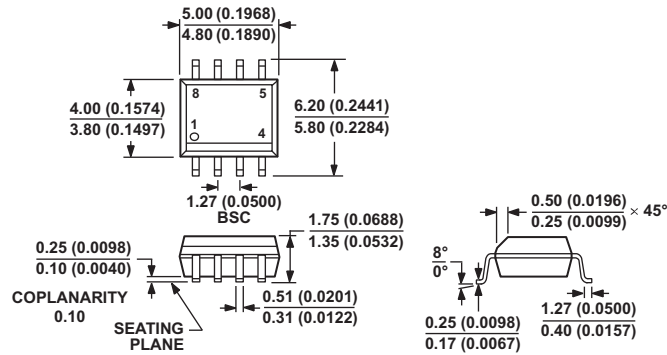


图18. 直流波形

ADuM5240/ADuM5241/ADuM5242

外形尺寸



COMPLIANT TO JEDEC STANDARDS MS-012-AA
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

012407-A

图19. 8引脚标准小型封装[SOIC_N]

窄体

(R-8)

图示尺寸单位: mm和(inch)

订购指南

型号 ¹	输入数, V _{DD} 侧	输入数, V _{ISO} 侧	最大数据 速率(Mbps)	温度范围	封装描述	封装 方案
ADuM5240ARZ	2	0	1	-40°C至+105°C	8引脚 SOIC_N	R-8
ADuM5240ARZ-RL7	2	0	1	-40°C至+105°C	8引脚 SOIC_N, 7"卷带和卷盘	R-8
ADuM5241ARZ	1	1	1	-40°C至+105°C	8引脚 SOIC_N	R-8
ADuM5241ARZ-RL7	1	1	1	-40°C至+105°C	8引脚 SOIC_N, 7"卷带和卷盘	R-8
ADuM5242ARZ	0	2	1	-40°C至+105°C	8引脚 SOIC_N	R-8
ADuM5242ARZ-RL7	0	2	1	-40°C至+105°C	8引脚 SOIC_N, 7"卷带和卷盘	R-8

¹ Z = 符合RoHS标准的器件。

注释

ADuM5240/ADuM5241/ADuM5242

注释