

## ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

### 主要特性

- 隔离式 PWM 控制器
- 集成变压器驱动器
- 可调的稳压输出：3.3V 至 24V
- 2 W 输出功率
- 效率：70%（400 mA 保证负载、5.0V 输出时）
- 四个 DC-25 Mbps (NRZ) 信号隔离通道
- 20 引脚 SSOP 封装
- 工作温度最高可达 105°C
- 高共模瞬变抗扰度：>25 kV/μs
- 可调振荡器频率：200 kHz 至 1 MHz
- 上电时提供软启动功能
- 逐脉冲过流保护
- 热关断
- 2500 V rms 隔离

### 应用

- RS-232/RS-422/RS-485 收发器
- 工业现场总线隔离
- 电源启动偏置和栅极驱动
- 隔离传感器接口
- 过程控制

### 概述

ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474 器件<sup>1</sup>为四通道数字隔离器，集成 PWM 控制器和变压器驱动器用以驱动隔离式 DC/DC 转换器。该 DC/DC 转换器基于 ADI 公司的 *iCoupler*<sup>®</sup> 技术，提供 2 W、3.3 V 至 24 V 的调节隔离电源，输入电源电压为 5.0 V 或 3.3 V。这样在 2 W 隔离设计中，无需使用单独的隔离式 DC/DC 转换器。*iCoupler* 芯片级变压器技术用于隔离逻辑信号；集成的变压器驱动器带隔离副边控制功能，可以提高隔离式 DC/DC 转换器的效率，因此，可提供小尺寸、完全隔离的解决方案。

ADuM347x 隔离器提供四个独立的隔离通道，支持多种通道配置和数据速率。（本数据手册内提及的 ADuM347x 代表 ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474。）

<sup>1</sup> 受第 5,952,849 号、6,873,065 号和 7075 329 B2 号美国专利保护。其它专利正在申请中。

### Rev. 0

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

### 功能框图

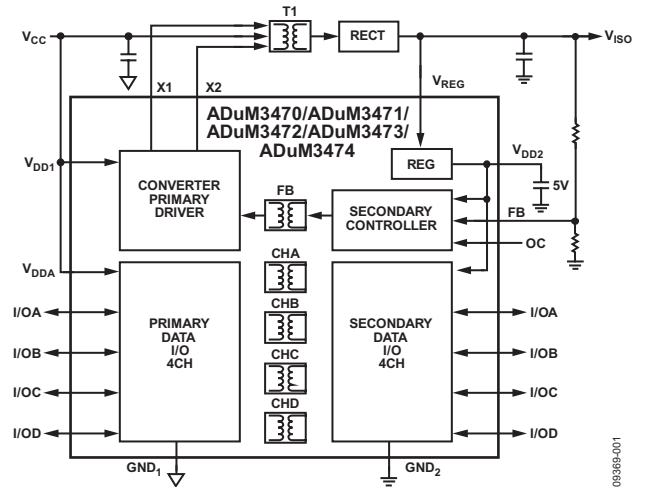


图 1. 功能框图

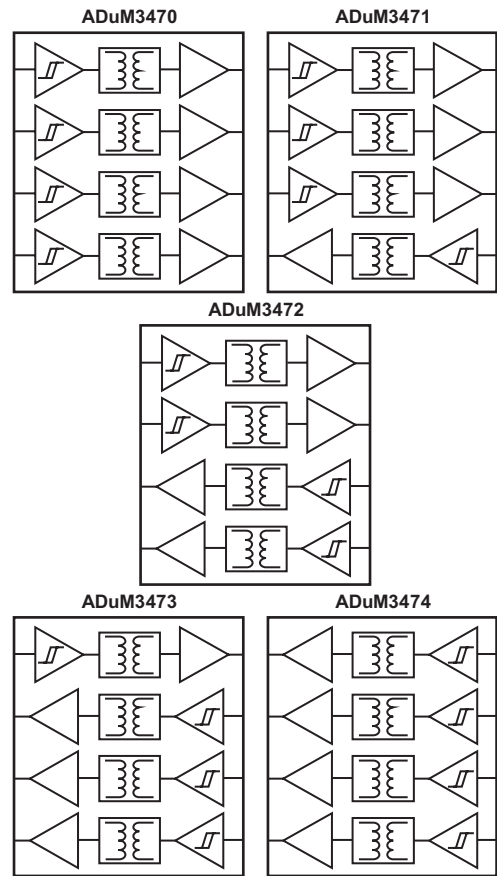


图 2. I/O 通道框图

## 目录

主要特性 .....	1	应用信息 .....	25
应用 .....	1	工作原理 .....	25
概述 .....	1	应用原理图 .....	25
功能框图 .....	1	变压器设计 .....	26
修订历史 .....	2	变压器匝数比 .....	26
技术规格 .....	3	变压器 ET 常数 .....	26
电气特性—5 V 原边输入电源 /5 V 副边隔离电源 .....	3	变压器原边电感和电阻 .....	26
电气特性—3.3 V 原边输入电源 /3.3 V 副边隔离电源 .....	5	变压器隔离电压 .....	27
电气特性—5 V 原边输入电源 /3.3 V 副边隔离电源 .....	7	开关频率 .....	27
电气特性—5 V 原边输入电源 /15 V 副边隔离电源 .....	9	瞬态响应 .....	27
封装特性 .....	11	元件选择 .....	27
法规认证（申请中） .....	11	印刷电路板（PCB）布局 .....	28
隔离和安全相关特性 .....	11	热分析 .....	28
DIN V VDE V 0884-10 (VDE V 0884-10) 隔离特性 .....	12	传播延迟相关参数 .....	28
建议工作条件 .....	12	直流正确性和磁场抗扰度 .....	29
绝对最大额定值 .....	13	功耗 .....	30
ESD 警告 .....	13	电源考虑 .....	30
引脚配置和功能描述 .....	14	隔离寿命 .....	31
典型工作特性 .....	19	外形尺寸 .....	32
术语 .....	24	订购指南 .....	32

## 修订历史

2010 年 10 月—修订版 0 : 初始版

## 技术规格

### 电气特性—5 V 原边输入电源 /5 V 副边隔离电源

4.5 V ≤ (V<sub>DD1</sub> = V<sub>DDA</sub>) ≤ 5.5 V, V<sub>DD2</sub> = V<sub>REG</sub> = V<sub>ISO</sub> = 5.0 V, f<sub>SW</sub> = 500 kHz, 所有电压均参照其各自的地, 参见图 38 应用原理图。除非另有说明, 所有最小 / 最大值规格适用于整个推荐的工作范围。所有典型规格在 T<sub>A</sub> = 25°C、V<sub>DD1</sub> = V<sub>DDA</sub> = 5.0 V 和 V<sub>DD2</sub> = V<sub>REG</sub> = V<sub>ISO</sub> = 5.0 V 条件下测得。

表 1

参数	符号	最小值	典型值	最大值	单位	测试条件 / 注释
DC/DC 转换器电源						
隔离输出电压	V <sub>ISO</sub>	4.5	5.0	5.5	V	I <sub>ISO</sub> = 0 mA, V <sub>ISO</sub> = V <sub>FB</sub> × (R1 + R2)/R2
反馈电压设定点	V <sub>FB</sub>	1.15	1.25	1.35	V	I <sub>ISO</sub> = 0 mA
电压调整率	V <sub>ISO (LINE)</sub>		1	10	mV/V	I <sub>ISO</sub> = 50 mA, V <sub>CC</sub> = 4.5 V 至 5.5 V
负载调整率	V <sub>ISO (LOAD)</sub>		1	2	%	I <sub>ISO</sub> = 50 mA 至 200 mA
输出纹波	V <sub>ISO (RIP)</sub>		50		mV p-p	20 MHz 带宽 C <sub>OUT</sub> = 0.1 μF    47 μF, I <sub>ISO</sub> = 100 mA
输出噪声	V <sub>ISO (N)</sub>		100		mV p-p	20 MHz 带宽 C <sub>OUT</sub> = 0.1 μF    47 μF, I <sub>ISO</sub> = 100 mA
开关频率	f <sub>SW</sub>		1000		kHz	R <sub>OC</sub> = 50 kΩ
			200		kHz	R <sub>OC</sub> = 270 kΩ
		192	318	515	kHz	V <sub>OC</sub> = V <sub>DD2</sub> (开环)
开关导通电阻	R <sub>ON</sub>		0.5		Ω	
欠压闭锁, V <sub>CC</sub> 和 V <sub>DD2</sub> 供电						
趋正阈值	V <sub>UV+</sub>		2.8		V	
趋负阈值	V <sub>UV-</sub>		2.6		V	
迟滞	V <sub>UVH</sub>		0.2		V	
<i>i</i> Coupler 数据通道						
DC 至 2 Mbps 数据速率 <sup>1</sup>						
最大输出电源电流 <sup>2</sup>	I <sub>ISO (MAX)</sub>	400			mA	f ≤ 1 MHz, V <sub>ISO</sub> = 5.0 V
最大输出电源电流时的效率 <sup>3</sup>			70		%	I <sub>ISO</sub> = I <sub>ISO (MAX)</sub> , f ≤ 1 MHz
I <sub>CC</sub> 电源电流, 无 V <sub>ISO</sub> 负载	I <sub>CC (Q)</sub>					I <sub>ISO</sub> = 0 mA, f ≤ 1 MHz
ADuM3470			14	30	mA	
ADuM3471			15	30	mA	
ADuM3472			16	30	mA	
ADuM3473			17	30	mA	
ADuM3474			18	30	mA	
25 Mbps 数据速率 (仅 CRWZ 级)						
I <sub>CC</sub> 电源电流, 无 V <sub>ISO</sub> 负载	I <sub>CC (D)</sub>					
ADuM3470			44		mA	I <sub>ISO</sub> = 0 mA, C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3471			46		mA	I <sub>ISO</sub> = 0 mA, C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3472			48		mA	I <sub>ISO</sub> = 0 mA, C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3473			50		mA	I <sub>ISO</sub> = 0 mA, C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3474			52		mA	I <sub>ISO</sub> = 0 mA, C <sub>L</sub> = 15 pF, f = 12.5 MHz
可用 V <sub>ISO</sub> 电源电流 <sup>4</sup>	I <sub>ISO (LOAD)</sub>					f <sub>SW</sub> = 500 kHz
ADuM3470			390		mA	C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3471			388		mA	C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3472			386		mA	C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3473			384		mA	C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3474			382		mA	C <sub>L</sub> = 15 pF, f = 12.5 MHz
I <sub>CC</sub> 电源电流, 满 V <sub>ISO</sub> 负载	I <sub>CC (MAX)</sub>		550		mA	C <sub>L</sub> = 0 pF, f = 0 MHz, V <sub>DD</sub> = 5 V, I <sub>ISO</sub> = 400 mA
I/O 输入电流	I <sub>IA</sub> 、I <sub>IB</sub> 、 I <sub>IC</sub> 和 I <sub>ID</sub>	-20	+0.01	+20	μA	
逻辑高电平输入阈值	V <sub>IH</sub>	2.0			V	
逻辑低电平输入阈值	V <sub>IL</sub>			0.8	V	

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

参数	符号	最小值	典型值	最大值	单位	测试条件 / 注释
逻辑高电平输出电压	$V_{OAH}, V_{OBH}, V_{OCH}, V_{ODH}$	$V_{CC} - 0.3, V_{ISO} - 0.3$	5.0		V	$I_{Ox} = -20 \mu A, V_{Ix} = V_{IxH}$
逻辑低电平输出电压	$V_{OAL}, V_{OBL}, V_{OCL}, V_{ODL}$	$V_{CC} - 0.5, V_{ISO} - 0.3$	4.8		V	$I_{Ox} = -4 \text{ mA}, V_{Ix} = V_{IxH}$
			0.0	0.1	V	$I_{Ox} = 20 \mu A, V_{Ix} = V_{IxL}$
			0.0	0.4	V	$I_{Ox} = 4 \text{ mA}, V_{Ix} = V_{IxL}$
交流规格						
ADuM347xARWZ						
最小脉冲宽度	PW			1000	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
最大数据速率		1			Mbps	$C_L = 15 \text{ pF}$ , CMOS 信号电平
传播延迟	$t_{PHL}, t_{PLH}$		55	100	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			40	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
传播延迟偏斜	$t_{PSK}$			50	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
通道间匹配	$t_{PSKCD}/t_{PSKOD}$			50	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
ADuM347xCRWZ						
最小脉冲宽度	PW			40	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
最大数据速率		25			Mbps	$C_L = 15 \text{ pF}$ , CMOS 信号电平
传播延迟	$t_{PHL}, t_{PLH}$	30	45	60	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			6	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
温度变化率			5		ps/°C	$C_L = 15 \text{ pF}$ , CMOS 信号电平
传播延迟偏斜	$t_{PSK}$			15	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
通道间匹配, 同向通道	$t_{PSKCD}$			6	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
通道间匹配, 反向通道	$t_{PSKOD}$			15	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
输出上升 / 下降时间 (10% 至 90%)	$t_R/t_F$		2.5		ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
逻辑高电平输出时的共模瞬变抗扰度	$ CM_{IH} $	25	35		kV/ $\mu$ s	$V_{Ix} = V_{DD}$ 或 $V_{ISO}$ , $V_{CM} = 1000 \text{ V}$ , 瞬变幅度 = 800 V
逻辑低电平输出时的共模瞬变抗扰度	$ CM_{IL} $	25	35		kV/ $\mu$ s	$V_{Ix} = 0 \text{ V}$ , $V = 1000 \text{ V}$ , 瞬变幅度 = 800 V
刷新速率	$f_r$		1.0		Mbps	

<sup>1</sup> 所有四个通道的电源电流值贡献以相同数据速率合并。

<sup>2</sup> 当所有数据速率均低于 2 Mbps 时,  $V_{ISO}$  电源电流可供外部使用。当数据速率高于 2 Mbps 时, 数据 I/O 通道汲取与数据速率成正比的额外电流。以给定数据速率工作的各通道所消耗的额外电源电流可按照“功耗”部分所述进行计算。必须将动态 I/O 通道负载视作外部负载, 并包括在  $V_{ISO}$  功耗预算中。

<sup>3</sup> 数据通道静态工作的功耗需求不能与电源部分分开。效率要考虑 I/O 通道的静态功耗, 它是内部功耗的一部分。

<sup>4</sup> 此电流可用于驱动  $V_{ISO}$  输出引脚上的外部负载。同时以 25 Mbps 的最大数据速率驱动所有通道, 满容性负载表示最大动态负载条件。有关低于最大数据速率时的可用电流计算, 请参考“功耗”部分。

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

## 电气特性—3.3 V 原边输入电源 /3.3 V 副边隔离电源

$3.0\text{ V} \leq (V_{DD1} = V_{DDA}) \leq 3.6\text{ V}$ ,  $V_{DD2} = V_{REG} = V_{ISO} = 3.3\text{ V}$ ,  $f_{SW} = 500\text{ kHz}$ , 所有电压均参照其各自的地, 参见图 38 应用原理图。除非另有说明, 所有最小 / 最大值规格适用于整个推荐的工作范围。所有典型规格在  $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DDA} = 3.3\text{ V}$ 、 $V_{DD2} = V_{REG} = V_{ISO} = 3.3\text{ V}$  条件下测得。

表 2

参数	符号	最小值	典型值	最大值	单位	测试条件 / 注释
<b>DC/DC 转换器电源</b>						
隔离输出电压	$V_{ISO}$	3.0	3.3	3.6	V	$I_{ISO} = 0\text{ mA}$ , $V_{ISO} = V_{FB} \times (R1 + R2)/R2$
反馈电压设定点	$V_{FB}$	1.15	1.25	1.35	V	$I_{ISO} = 0\text{ mA}$
电压调整率	$V_{ISO (LINE)}$		1	10	mV/V	$I_{ISO} = 50\text{ mA}$ , $V_{CC} = 3.0\text{ V}$ 至 $3.6\text{ V}$
负载调整率	$V_{ISO (LOAD)}$		1	2	%	$I_{ISO} = 20\text{ mA}$ 至 $100\text{ mA}$
输出纹波	$V_{ISO (RIP)}$		50		mV p-p	20 MHz 带宽 $C_{OUT} = 0.1\text{ }\mu\text{F}  47\text{ }\mu\text{F}$ , $I_{ISO} = 100\text{ mA}$
输出噪声	$V_{ISO (N)}$		100		mV p-p	20 MHz 带宽 $C_{OUT} = 0.1\text{ }\mu\text{F}  47\text{ }\mu\text{F}$ , $I_{ISO} = 100\text{ mA}$
开关频率	$F_{SW}$		1000 200		kHz	$R_{OC} = 50\text{ k}\Omega$ $R_{OC} = 270\text{ k}\Omega$
开关导通电阻	$R_{ON}$	192	318	515	kHz	$V_{OC} = V_{DD2}$ (开环)
欠压闭锁, $V_{CC}$ 和 $V_{DD2}$ 供电						
趋正阈值	$V_{UV+}$		2.8		V	
趋负阈值	$V_{UV-}$		2.6		V	
迟滞	$V_{UVH}$		0.2		V	
<b>iCoupler 数据通道</b>						
DC 至 2 Mbps 数据速率 <sup>1</sup>						
最大输出电源电流 <sup>2</sup>	$I_{ISO (MAX)}$	250			mA	$f < 1\text{ MHz}$ , $V_{ISO} = 3.3\text{ V}$
最大输出电源电流时的效率 <sup>3</sup>			70		%	$I_{ISO} = I_{ISO (MAX)}$ , $f \leq 1\text{ MHz}$
$I_{CC}$ 电源电流, 无 $V_{ISO}$ 负载	$I_{CC(Q)}$					$I_{ISO} = 0\text{ mA}$ , $f \leq 1\text{ MHz}$
ADuM3470			9	20	mA	
ADuM3471			10	20	mA	
ADuM3472			11	20	mA	
ADuM3473			11	20	mA	
ADuM3474			12	20	mA	
25 Mbps 数据速率 (仅 CRWZ 级)						
$I_{CC}$ 电源电流, 无 $V_{ISO}$ 负载	$I_{CC (D)}$					
ADuM3470			28		mA	$I_{ISO} = 0\text{ mA}$ , $C_L = 15\text{ pF}$ , $f = 12.5\text{ MHz}$
ADuM3471			29		mA	$I_{ISO} = 0\text{ mA}$ , $C_L = 15\text{ pF}$ , $f = 12.5\text{ MHz}$
ADuM3472			31		mA	$I_{ISO} = 0\text{ mA}$ , $C_L = 15\text{ pF}$ , $f = 12.5\text{ MHz}$
ADuM3473			32		mA	$I_{ISO} = 0\text{ mA}$ , $C_L = 15\text{ pF}$ , $f = 12.5\text{ MHz}$
ADuM3474			34		mA	$I_{ISO} = 0\text{ mA}$ , $C_L = 15\text{ pF}$ , $f = 12.5\text{ MHz}$
可用 $V_{ISO}$ 电源电流 <sup>4</sup>	$I_{ISO (LOAD)}$					
ADuM3470			244		mA	$C_L = 15\text{ pF}$ , $f = 12.5\text{ MHz}$
ADuM3471			243		mA	$C_L = 15\text{ pF}$ , $f = 12.5\text{ MHz}$
ADuM3472			241		mA	$C_L = 15\text{ pF}$ , $f = 12.5\text{ MHz}$
ADuM3473			240		mA	$C_L = 15\text{ pF}$ , $f = 12.5\text{ MHz}$
ADuM3474			238		mA	$C_L = 15\text{ pF}$ , $f = 12.5\text{ MHz}$
$I_{CC}$ 电源电流, 满 $V_{ISO}$ 负载	$I_{CC (MAX)}$		350		mA	$C_L = 0\text{ pF}$ , $f = 0\text{ MHz}$ , $V_{DD} = 3.3\text{ V}$ , $I_{ISO} = 250\text{ mA}$
I/O 输入电流	$I_{IA}, I_{IB}, I_{IC}, I_{ID}$	-10	+0.01	+10	$\mu\text{A}$	
逻辑高电平输入阈值	$V_{IH}$	1.6			V	
逻辑低电平输入阈值	$V_{IL}$			0.4	V	

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

参数	符号	最小值	典型值	最大值	单位	测试条件 / 注释
逻辑高电平输出电压	$V_{OAH}, V_{OBH}, V_{OCH}, V_{ODH}$	$V_{CC} - 0.2, V_{ISO} - 0.2$	5.0		V	$I_{Ox} = -20 \mu A, V_{Ix} = V_{IxH}$
逻辑低电平输出电压	$V_{OAL}, V_{OBL}, V_{OCL}, V_{ODL}$	$V_{CC} - 0.5, V_{ISO} - 0.5$	4.8		V	$I_{Ox} = -4 \text{ mA}, V_{Ix} = V_{IxH}$
			0.0	0.1	V	$I_{Ox} = 20 \mu A, V_{Ix} = V_{IxL}$
			0.0	0.4	V	$I_{Ox} = 4 \text{ mA}, V_{Ix} = V_{IxL}$
交流规格						
ADuM347xARWZ						
最小脉冲宽度	PW			1000	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
最大数据速率		1			Mbps	$C_L = 15 \text{ pF}$ , CMOS 信号电平
传播延迟	$t_{PHL}, t_{PLH}$		60	100	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			40	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
传播延迟偏斜	$t_{PSK}$			50	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
通道间匹配	$t_{PSKCD}/t_{PSKOD}$			50	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
ADuM347xCRWZ						
最小脉冲宽度	PW			40	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
最大数据速率		25			Mbps	$C_L = 15 \text{ pF}$ , CMOS 信号电平
传播延迟	$t_{PHL}, t_{PLH}$	30	60	75	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			8	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
温度变化率			5		ps/°C	$C_L = 15 \text{ pF}$ , CMOS 信号电平
传播延迟偏斜	$t_{PSK}$			45	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
通道间匹配, 同向通道	$t_{PSKCD}$			8	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
通道间匹配, 反向通道	$t_{PSKOD}$			15	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
输出上升 / 下降时间 (10% 至 90%)	$t_R/t_F$		2.5		ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
逻辑高电平输出时的共模瞬变抗扰度	$ CM_H $	25	35		kV/ $\mu$ s	$V_{Ix} = V_{DD}$ 或 $V_{ISO}$ , $V_{CM} = 1000 \text{ V}$ , 瞬变幅度 = 800 V
逻辑低电平输出时的共模瞬变抗扰度	$ CM_L $	25	35		kV/ $\mu$ s	$V_{Ix} = 0 \text{ V}$ , $V = 1000 \text{ V}$ , 瞬变幅度 = 800 V
刷新速率	$f_r$		1.0		Mbps	

<sup>1</sup> 所有四个通道的电源电流值贡献以相同数据速率合并。

<sup>2</sup> 当所有数据速率均低于 2 Mbps 时,  $V_{ISO}$  电源电流可供外部使用。当数据速率高于 2 Mbps 时, 数据 I/O 通道汲取与数据速率成正比的额外电流。以给定数据速率工作的各通道所消耗的额外电源电流可按照“功耗”部分所述进行计算。必须将动态 I/O 通道负载视作外部负载, 并包括在  $V_{ISO}$  功耗预算中。

<sup>3</sup> 数据通道静态工作的功耗需求不能与电源部分分开。效率要考虑 I/O 通道的静态功耗, 它是内部功耗的一部分。

<sup>4</sup> 此电流可用于驱动  $V_{ISO}$  输出引脚上的外部负载。同时以 25 Mbps 的最大数据速率驱动所有通道, 满容性负载表示最大动态负载条件。有关低于最大数据速率时的可用电流计算, 请参考“功耗”部分。

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

## 电气特性—5 V 原边输入电源 /3.3 V 副边隔离电源

4.5 V ≤ (V<sub>DD1</sub> = V<sub>DDA</sub>) ≤ 5.5 V, V<sub>DD2</sub> = V<sub>REG</sub> = V<sub>ISO</sub> = 3.3 V, f<sub>sw</sub> = 500 kHz, 所有电压均参照其各自的地, 参见图 38 应用原理图。除非另有说明, 所有最小 / 最大值规格适用于整个推荐的工作范围。所有典型规格在 T<sub>A</sub> = 25°C、V<sub>DD1</sub> = V<sub>DDA</sub> = 5.0 V、V<sub>DD2</sub> = V<sub>REG</sub> = V<sub>ISO</sub> = 3.3 V 条件下测得。

表 3

参数	符号	最小值	典型值	最大值	单位	测试条件 / 注释
DC/DC 转换器电源						
隔离输出电压	V <sub>ISO</sub>	3.0	3.3	3.6	V	I <sub>ISO</sub> = 0 mA, V <sub>ISO</sub> = V <sub>FB</sub> × (R1 + R2)/R2
反馈电压设定点	V <sub>FB</sub>	1.15	1.25	1.35	V	I <sub>ISO</sub> = 0 mA
电压调整率	V <sub>ISO</sub> (LINE)		1	10	mV/V	I <sub>ISO</sub> = 50 mA, V <sub>CC</sub> = 4.5 V 至 5.5 V
负载调整率	V <sub>ISO</sub> (LOAD)		1	2	%	I <sub>ISO</sub> = 50 mA 至 200 mA
输出纹波	V <sub>ISO</sub> (RIP)		50		mV p-p	20 MHz 带宽 C <sub>OUT</sub> = 0.1 μF    47 μF, I <sub>ISO</sub> = 100 mA
输出噪声	V <sub>ISO</sub> (N)		100		mV p-p	20 MHz 带宽 C <sub>OUT</sub> = 0.1 μF    47 μF, I <sub>ISO</sub> = 100 mA
开关频率	f <sub>sw</sub>		1000		kHz	R <sub>OC</sub> = 50 kΩ
			200		kHz	R <sub>OC</sub> = 270 kΩ
		209	318	515	kHz	V <sub>OC</sub> = V <sub>DD2</sub> (开环)
开关导通电阻	R <sub>ON</sub>		0.5		Ω	
欠压闭锁, V <sub>CC</sub> 和 V <sub>DD2</sub> 供电						
趋正阈值	V <sub>UV+</sub>		2.8		V	
趋负阈值	V <sub>UV-</sub>		2.6		V	
迟滞	V <sub>UVH</sub>		0.2		V	
iCoupler 数据通道						
DC 至 2 Mbps 数据速率 <sup>1</sup>						
最大输出电源电流 <sup>2</sup>	I <sub>ISO</sub> (MAX)	400			mA	f ≤ 1 MHz, V <sub>ISO</sub> = 3.3 V
最大输出电源电流时的效率 <sup>3</sup>			70		%	I <sub>ISO</sub> = I <sub>ISO</sub> (MAX), f ≤ 1 MHz
I <sub>CC</sub> 电源电流, 无 V <sub>ISO</sub> 负载	I <sub>CC</sub> (Q)					I <sub>ISO</sub> = 0 mA, f ≤ 1 MHz
ADuM3470			9	30	mA	
ADuM3471			9	30	mA	
ADuM3472			10	30	mA	
ADuM3473			10	30	mA	
ADuM3474			10	30	mA	
25 Mbps 数据速率 (仅 CRWZ 级)						
I <sub>CC</sub> 电源电流, 无 V <sub>ISO</sub> 负载	I <sub>CC</sub> (D)					
ADuM3470			33		mA	I <sub>ISO</sub> = 0 mA, C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3471			33		mA	I <sub>ISO</sub> = 0 mA, C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3472			33		mA	I <sub>ISO</sub> = 0 mA, C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3473			33		mA	I <sub>ISO</sub> = 0 mA, C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3474			33		mA	I <sub>ISO</sub> = 0 mA, C <sub>L</sub> = 15 pF, f = 12.5 MHz
可用 V <sub>ISO</sub> 电源电流 <sup>4</sup>	I <sub>ISO</sub> (LOAD)					
ADuM3470			393		mA	C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3471			392		mA	C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3472			390		mA	C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3473			389		mA	C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3474			388		mA	C <sub>L</sub> = 15 pF, f = 12.5 MHz
I <sub>CC</sub> 电源电流, 满 V <sub>ISO</sub> 负载	I <sub>CC</sub> (MAX)		375		mA	C <sub>L</sub> = 0 pF, f = 0 MHz, V <sub>DD</sub> = 5 V, I <sub>ISO</sub> = 400 mA
I/O 输入电流	I <sub>IA</sub> , I <sub>IB</sub> , I <sub>IC</sub> , I <sub>ID</sub>	-20	+0.01	+20	μA	
逻辑高电平输入阈值	V <sub>IH</sub>	2.0			V	
逻辑低电平输入阈值	V <sub>IL</sub>			0.8	V	

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

参数	符号	最小值	典型值	最大值	单位	测试条件 / 注释
逻辑高电平输出电压	$V_{OAH}, V_{OBH}, V_{OCH}, V_{ODH}$	$V_{CC} - 0.3,$ $V_{ISO} - 0.3$	5.0		V	$I_{Ox} = -20 \mu A, V_{Ix} = V_{IxH}$
		$V_{CC} - 0.5,$ $V_{ISO} - 0.3$	4.8		V	$I_{Ox} = -4 \text{ mA}, V_{Ix} = V_{IxH}$
逻辑低电平输出电压	$V_{OAL}, V_{OBL}, V_{OCL}, V_{ODL}$		0.0	0.1	V	$I_{Ox} = 20 \mu A, V_{Ix} = V_{IxL}$
			0.0	0.4	V	$I_{Ox} = 4 \text{ mA}, V_{Ix} = V_{IxL}$
<b>交流规格</b>						
<b>ADuM347xARWZ</b>						
最小脉冲宽度	PW			1000	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
最大数据速率		1			Mbps	$C_L = 15 \text{ pF}$ , CMOS 信号电平
传播延迟	$t_{PHL}, t_{PLH}$		55	100	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			40	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
传播延迟偏斜	$t_{PSK}$			50	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
通道间匹配	$t_{PSKCD}/t_{PSKOD}$			50	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
<b>ADuM347xCRWZ</b>						
最小脉冲宽度	PW			40	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
最大数据速率		25			Mbps	$C_L = 15 \text{ pF}$ , CMOS 信号电平
传播延迟	$t_{PHL}, t_{PLH}$	30	50	70	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			8	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
温度变化率			5		ps/°C	$C_L = 15 \text{ pF}$ , CMOS 信号电平
传播延迟偏斜	$t_{PSK}$			15	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
通道间匹配, 同向通道	$t_{PSKCD}$			8	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
通道间匹配, 反向通道	$t_{PSKOD}$			15	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
输出上升 / 下降时间 (10% 至 90%)	$t_R/t_F$		2.5		ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
逻辑高电平输出时的共模瞬变抗扰度	$ CM_H $	25	35		kV/ $\mu$ s	$V_{Ix} = V_{DD}$ 或 $V_{ISO}$ , $V_{CM} = 1000 \text{ V}$ , 瞬变幅度 = 800 V
逻辑低电平输出时的共模瞬变抗扰度	$ CM_L $	25	35		kV/ $\mu$ s	$V_{Ix} = 0 \text{ V}$ , $V = 1000 \text{ V}$ , 瞬变幅度 = 800 V
刷新速率	$f_r$		1.0		Mbps	

<sup>1</sup> 所有四个通道的电源电流值贡献以相同数据速率合并。

<sup>2</sup> 当所有数据速率均低于 2 Mbps 时,  $V_{ISO}$  电源电流可供外部使用。当数据速率高于 2 Mbps 时, 数据 I/O 通道汲取与数据速率成正比的额外电流。以给定数据速率工作的各通道所消耗的额外电源电流可按照“功耗”部分所述进行计算。必须将动态 I/O 通道负载视作外部负载, 并包括在  $V_{ISO}$  功耗预算中。

<sup>3</sup> 数据通道静态工作的功耗需求不能与电源部分分开。效率要考虑 I/O 通道的静态功耗, 它是内部功耗的一部分。

<sup>4</sup> 此电流可用于驱动  $V_{ISO}$  输出引脚上的外部负载。同时以 25 Mbps 的最大数据速率驱动所有通道, 满容性负载表示最大动态负载条件。有关低于最大数据速率时的可用电流计算, 请参考“功耗”部分。



## 电气特性—5 V 原边输入电源 /15 V 副边隔离电源

4.5 V ≤ (V<sub>DD1</sub> = V<sub>DDA</sub>) ≤ 5.5 V, V<sub>REG</sub> = V<sub>ISO</sub> = 15 V, V<sub>DD2</sub> = 5.0 V, f<sub>SW</sub> = 500 kHz, 所有电压均参照其各自的地, 参见图 39 应用原理图。除非另有说明, 所有最小/最大值规格适用于整个推荐的工作范围。所有典型规格在 T<sub>A</sub> = 25°C、V<sub>DD1</sub> = V<sub>DDA</sub> = 5.0 V、V<sub>REG</sub> = V<sub>ISO</sub> = 15 V、V<sub>DD2</sub> = 5.0 V 条件下测得。

表 4

参数	符号	最小值	典型值	最大值	单位	测试条件 / 注释
DC/DC 转换器电源						
隔离输出电压	V <sub>ISO</sub>	13.8	15	16.2	V	I <sub>ISO</sub> = 0 mA, V <sub>ISO</sub> = V <sub>FB</sub> × (R1 + R2)/R2
反馈电压设定点	V <sub>FB</sub>	1.15	1.25	1.35	V	I <sub>ISO</sub> = 0 mA
V <sub>DD2</sub> 线性稳压器 稳压器电压	V <sub>DD2</sub>	4.6	5.0	5.4	V	V <sub>REG</sub> = 7 V 至 15 V, I <sub>DD2</sub> = 0 mA 至 50 mA
压差	V <sub>DD2DO</sub>		0.5	1.5	V	I <sub>DD2</sub> = 50 mA
电压调整率	V <sub>ISO (LINE)</sub>		1	10	mV/V	I <sub>ISO</sub> = 50 mA, V <sub>CC</sub> = 4.5 V 至 5.5 V
负载调整率	V <sub>ISO (LOAD)</sub>		1	3	%	I <sub>ISO</sub> = 20 mA 至 100 mA
输出纹波	V <sub>ISO (RIP)</sub>		200		mV p-p	20 MHz 带宽 C <sub>OUT</sub> = 0.1 μF    47 μF, I <sub>ISO</sub> = 100 mA
输出噪声	V <sub>ISO (N)</sub>		500		mV p-p	20 MHz 带宽 C <sub>OUT</sub> = 0.1 μF    47 μF, I <sub>ISO</sub> = 100 mA
开关频率	f <sub>SW</sub>		1000 200		kHz kHz	R <sub>OC</sub> = 50 kΩ R <sub>OC</sub> = 270 kΩ
开关导通电阻	R <sub>ON</sub>	192	318	515	Ω	V <sub>OC</sub> = V <sub>DD2</sub> (开环)
欠压闭锁, V <sub>CC</sub> 和 V <sub>DD2</sub> 供电						
趋正阈值	V <sub>UV+</sub>		2.8		V	
趋负阈值	V <sub>UV-</sub>		2.6		V	
迟滞	V <sub>UVH</sub>		0.2		V	
iCoupler 数据通道						
DC 至 2 Mbps 数据速率 <sup>1</sup>						
最大输出电源电流 <sup>2</sup>	I <sub>ISO (MAX)</sub>	100			mA	f ≤ 1 MHz, V <sub>ISO</sub> = 5.0 V
最大输出电源电流时的效率 <sup>3</sup>			70		%	I <sub>ISO</sub> = I <sub>ISO (MAX)</sub> , f ≤ 1 MHz
I <sub>CC</sub> 电源电流, 无 V <sub>ISO</sub> 负载	I <sub>CC (Q)</sub>					I <sub>ISO</sub> = 0 mA, f ≤ 1 MHz
ADuM3470			25	45	mA	
ADuM3471			27	45	mA	
ADuM3472			29	45	mA	
ADuM3473			31	45	mA	
ADuM3474			33	45	mA	
25 Mbps 数据速率 (仅 CRWZ 级)						
I <sub>CC</sub> 电源电流, 无 V <sub>ISO</sub> 负载	I <sub>CC (D)</sub>					
ADuM3470			73		mA	I <sub>ISO</sub> = 0 mA, C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3471			83		mA	I <sub>ISO</sub> = 0 mA, C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3472			93		mA	I <sub>ISO</sub> = 0 mA, C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3473			102		mA	I <sub>ISO</sub> = 0 mA, C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3474			112		mA	I <sub>ISO</sub> = 0 mA, C <sub>L</sub> = 15 pF, f = 12.5 MHz
可用 V <sub>ISO</sub> 电源电流 <sup>4</sup>	I <sub>ISO (LOAD)</sub>					
ADuM3470			91		mA	C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3471			89		mA	C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3472			86		mA	C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3473			83		mA	C <sub>L</sub> = 15 pF, f = 12.5 MHz
ADuM3474			80		mA	C <sub>L</sub> = 15 pF, f = 12.5 MHz
I <sub>CC</sub> 电源电流, 满 V <sub>ISO</sub> 负载	I <sub>CC (MAX)</sub>		425		mA	C <sub>L</sub> = 0 pF, f = 0 MHz, V <sub>DD</sub> = 5 V, I <sub>ISO</sub> = 100 mA
I/O 输入电流	I <sub>IA</sub> , I <sub>IB</sub> , I <sub>IC</sub> , I <sub>ID</sub>	-20	+0.01	+20	μA	
逻辑高电平输入阈值	V <sub>IH</sub>	2.0			V	
逻辑低电平输入阈值	V <sub>IL</sub>			0.8	V	

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

参数	符号	最小值	典型值	最大值	单位	测试条件 / 注释
逻辑高电平输出电压	$V_{OAH}, V_{OBH}, V_{OCH}, V_{ODH}$	$V_{CC} - 0.3, V_{ISO} - 0.3$	5.0		V	$I_{Ox} = -20 \mu A, V_{Ix} = V_{IxH}$
逻辑低电平输出电压	$V_{OAL}, V_{OBL}, V_{OCL}, V_{ODL}$	$V_{CC} - 0.5, V_{ISO} - 0.3$	4.8		V	$I_{Ox} = -4 \text{ mA}, V_{Ix} = V_{IxH}$
			0.0	0.1	V	$I_{Ox} = 20 \mu A, V_{Ix} = V_{IxL}$
			0.0	0.4	V	$I_{Ox} = 4 \text{ mA}, V_{Ix} = V_{IxL}$
<b>交流规格</b>						
<b>ADuM347xARWZ</b>						
最小脉冲宽度	PW			1000	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
最大数据速率		1			Mbps	$C_L = 15 \text{ pF}$ , CMOS 信号电平
传播延迟	$t_{PHL}, t_{PLH}$		55	100	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			40	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
传播延迟偏斜	$t_{PSK}$			50	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
通道间匹配	$t_{PSKCD}/t_{PSKOD}$			50	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
<b>ADuM347xCRWZ</b>						
最小脉冲宽度	PW			40	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
最大数据速率		25			Mbps	$C_L = 15 \text{ pF}$ , CMOS 信号电平
传播延迟	$t_{PHL}, t_{PLH}$	30	45	60	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			6	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
温度变化率			5		ps/°C	$C_L = 15 \text{ pF}$ , CMOS 信号电平
传播延迟偏斜	$t_{PSK}$			15	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
通道间匹配, 同向通道	$t_{PSKCD}$			6	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
通道间匹配, 反向通道	$t_{PSKOD}$			15	ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
输出上升 / 下降时间 (10% 至 90%)	$t_R/t_F$		2.5		ns	$C_L = 15 \text{ pF}$ , CMOS 信号电平
逻辑高电平输出时的共模瞬变抗扰度	$ CM_H $	25	35		kV/ $\mu$ s	$V_{Ix} = V_{DD}$ 或 $V_{ISO}, V_{CM} = 1000 \text{ V}$ , 瞬变幅度 = 800 V
逻辑低电平输出时的共模瞬变抗扰度	$ CM_L $	25	35		kV/ $\mu$ s	$V_{Ix} = 0 \text{ V}, V = 1000 \text{ V}$ , 瞬变幅度 = 800 V
刷新速率	$f_r$		1.0		Mbps	

<sup>1</sup> 所有四个通道的电源电流值贡献以相同数据速率合并。

<sup>2</sup> 当所有数据速率均低于 2 Mbps 时,  $V_{ISO}$  电源电流可供外部使用。当数据速率高于 2 Mbps 时, 数据 I/O 通道汲取与数据速率成正比的额外电流。以给定数据速率工作的各通道所消耗的额外电源电流可按照“功耗”部分所述进行计算。必须将动态 I/O 通道负载视作外部负载, 并包括在  $V_{ISO}$  功耗预算中。

<sup>3</sup> 数据通道静态工作的功耗需求不能与电源部分分开。效率要考虑 I/O 通道的静态功耗, 它是内部功耗的一部分。

<sup>4</sup> 此电流可用于驱动  $V_{ISO}$  输出引脚上的外部负载。同时以 25 Mbps 的最大数据速率驱动所有通道, 满容性负载表示最大动态负载条件。有关低于最大数据速率时的可用电流计算, 请参考“功耗”部分。

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

## 封装特性

表 5

参数	符号	最小值	典型值	最大值	单位	测试条件 / 注释
电阻 (输入至输出) <sup>1</sup>	R <sub>I-O</sub>		10 <sup>12</sup>		Ω	
电容 (输入至输出) <sup>1</sup>	C <sub>I-O</sub>		2.2		pF	f = 1 MHz
输入电容 <sup>2</sup>	C <sub>I</sub>		4.0		pF	
IC 结至环境热阻	θ <sub>JA</sub>		50.5		°C/W	热电偶位于封装底部中心, 利用细走线的 4 层电路板进行测试 <sup>3</sup>
热关断						
热关断阈值	T <sub>SD</sub>		150		°C	T <sub>J</sub> 上升
热关断迟滞	T <sub>SD-HYS</sub>		20		°C	

<sup>1</sup> 假设器件为双端器件: 引脚 1 与引脚 8 短路, 引脚 9 与引脚 16 短路。

<sup>2</sup> 输入电容是从任意输入数据引脚到地的容值。

<sup>3</sup> 热模型定义见热分析部分。

## 法规认证 (申请中)

表 6

UL	CSA	VDE
UL 1577 器件认可程序认可 <sup>1</sup>	CSA 元件验收通知 #5A 批准	DIN V VDE V 0884-10 (VDE V 0884-10) : 2006-12 认证 <sup>2</sup>
单一保护, 2500 V rms 隔离电压	基本绝缘符合 CSA 60950-1-03 和 IEC 60950-1 标准, 600 V rms (848 V 峰值) 最大工作电压	加强绝缘, 560 V 峰值
文件 E214100	文件 205078	文件 2471900-4880-0001

<sup>1</sup> 依据 UL1577, 每个 ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474 器件都经过 1 秒钟绝缘测试电压 ≥ 3000 V rms 的验证测试 (漏电流检测限值为 10 μA)。

<sup>2</sup> 依据 DIN V VDE V 0884-10, 每个 ADuM347x 器件都经过 1 秒钟绝缘测试电压 ≥ 1050 V 峰值的验证测试 (局部放电检测限值为 5 pC)。器件标识中的星号 (\*) 表示通过 DIN V VDE V 0884-10 认证。

## 隔离和安全相关特性

表 7

参数	符号	值	单位	测试条件 / 注释
额定电介质绝缘电压		2500	V rms	持续 1 分钟
最小外部气隙 (间隙)	L (μH)	>5.1	mm	测量输入端至输出端, 空气最短距离
最小外部爬电距离	L (μH)	>5.1	mm	测量输入端至输出端, 沿壳体最短距离
最小内部间隙		0.017 (最小值)	mm	隔离距离
漏电阴抗 (相对漏电指数)	CTI	>400	V	DIN IEC 112/VDE 0303 第 1 部分
隔离组		II		材料组 (DIN VDE 0110, 1/89, 表 1)

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

## DIN VDE V 0884-10 (VDE V 0884-10) 隔离特性

这些隔离器适合安全限制数据范围内的加强电气隔离。通过保护电路保持安全数据。封装上的星号(\*)标志表示通过 DIN VDE V 0884-10 认证。

表 8

描述	测试条件 / 注释	符号	特性	单位
DIN VDE 0110 装置分类			I 至 IV	
额定电源电压 ≤ 150 V rms			I 至 III	
额定电源电压 ≤ 300 V rms			I 至 II	
额定电源电压 ≤ 400 V rms			40/105/21	
环境分类			2	
污染度 (DIN VDE 0110, 表 1)				
最大工作绝缘电压		$V_{IORM}$	560	V 峰值
输入至输出测试电压, 方法 B1	$V_{IORM} \times 1.875 = V_{PR}$ , 100% 生产测试, $t_m = 1$ 秒, 局部放电 < 5 pC	$V_{PR}$	1050	V 峰值
输入至输出测试电压, 方法 A		$V_{PR}$		
跟随环境测试, 子类 1	$V_{IORM} \times 1.6 = V_{PR}$ , $t_m = 60$ 秒, 局部放电 < 5 pC		896	V 峰值
跟随输入和 / 或安全测试, 子类 2 和子类 3	$V_{IORM} \times 1.2 = V_{PR}$ , $t_m = 60$ 秒, 局部放电 < 5 pC		672	V 峰值
最高允许过压	瞬变过压, $t_{TR} = 10$ 秒	$V_{TR}$	4000	V 峰值
安全限值	出现故障时允许的最大值 (见图 3)			
壳温		$T_S$	150	°C
第 1 侧电流		$I_{S1}$	1.25	A
在 $T_S$ 的绝缘电阻	$V_{IO} = 500$ V	$R_S$	$>10^9$	Ω

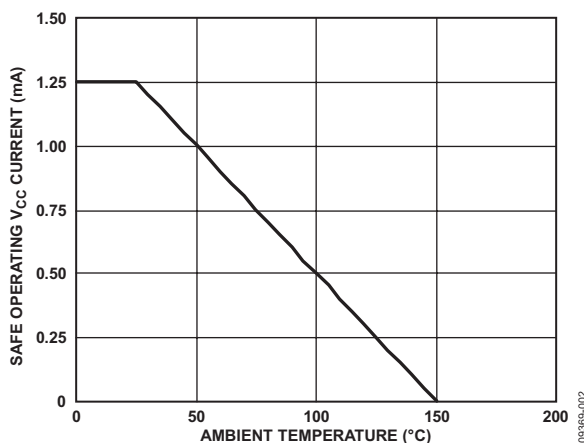


图 3. 热减额曲线，依据 DIN EN 60747-5-2 获得的安全限值与壳温的关系

## 建议工作条件

表 9

参数	符号	最小值	最大值	单位
工作温度	$T_A$	-40	+105	°C
电源电压 <sup>1</sup>				
当 $V_{ISO} = 3.3$ V 时的 $V_{CC}$	$V_{CC}$	3.0	3.6	V
当 $V_{ISO} = 5.0$ V 时的 $V_{CC}$	$V_{CC}$	3.0	3.6	V
当 $V_{ISO} = 5.0$ V 时的 $V_{CC}$	$V_{CC}$	4.5	5.5	V
最低负载	$I_{ISO(MIN)}$	10		mA

<sup>1</sup> 所有电压均参照各自的地。

## 绝对最大额定值

除非另有说明，环境温度 = 25°C。

表 10

参数	额定值
存储温度范围 ( $T_{ST}$ )	-55°C 至 +150°C
工作环境温度范围 ( $T_A$ )	-40°C 至 +105°C
电源电压 $V_{DD1}, V_{DDA}, V_{DD2}^1$ $V_{REG}, X1, X2^1$	-0.5 V 至 +7.0 V
输入电压 ( $V_{IA}, V_{IB}, V_{IC}, V_{ID}$ ) <sup>1,2</sup>	-0.5 V 至 $V_{DD1} + 0.5 V$
输出电压 ( $V_{OA}, V_{OB}, V_{OC}, V_{OD}$ ) <sup>1,2</sup>	-0.5 V 至 $V_{DD0} + 0.5 V$
每个引脚的平均输出电流 <sup>3</sup>	-10 mA 至 +10 mA
共模瞬变 <sup>4</sup>	-100 kV/ $\mu$ s 至 +100 kV/ $\mu$ s

<sup>1</sup> 所有电压均参照其各自的地。

<sup>2</sup>  $V_{DD1}$  和  $V_{DD0}$  分别指给定通道的输入端和输出端的电源电压。见“印刷电路板 (PCB) 布局”部分的说明。

<sup>3</sup> 不同温度下的最大额定电流值参见图 3。

<sup>4</sup> 指隔离栅上的共模瞬变。超过绝对最大额定值的共模瞬变可能导致门锁或永久损坏。

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

表 11. 支持最短 50 年寿命的最大连续工作电压<sup>1</sup>

参数	最大值	单位	适用认证
交流电压，双极性波形	565	V 峰值	所有认证工作电压
交流电压，单极性波形 基本绝缘	848	V 峰值	IEC 60950-1 工作电压
直流电压 基本绝缘	848	V 峰值	IEC 60950-1 工作电压

<sup>1</sup> 指隔离栅上的连续电压幅度。详情见隔离寿命部分。

## ESD 警告

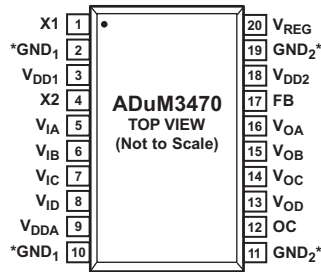


### ESD (静电放电) 敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量 ESD 时，器件可能会损坏。因此，应当采取适当的 ESD 防范措施，以避免器件性能下降或功能丧失。

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

## 引脚配置和功能描述



\*PIN 2 AND PIN 10 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND<sub>1</sub> IS RECOMMENDED. PIN 11 AND PIN 19 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND<sub>2</sub> IS RECOMMENDED.

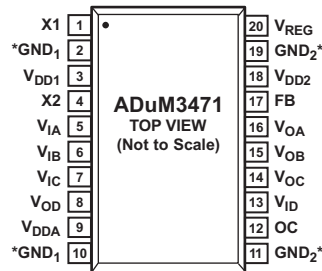
09369-004

图 4. ADuM3470 引脚配置

表 12. ADuM3470 引脚功能描述

引脚编号	引脚名称	描述
1	X1	变压器驱动器输出 1。
2, 10	GND <sub>1</sub>	地 1。隔离器原边参考地。
3	V <sub>DD1</sub>	变压器驱动器电源电压为 3.0V 至 5.5V。连接至 V <sub>DDA</sub> 引脚。在 V <sub>DD1</sub> 和 GND <sub>1</sub> 间连接一个 10 μF 旁路电容。
4	X2	变压器驱动器输出 2。
5	V <sub>IA</sub>	逻辑输入 A。
6	V <sub>IB</sub>	逻辑输入 B。
7	V <sub>IC</sub>	逻辑输入 C。
8	V <sub>ID</sub>	逻辑输入 D。
9	V <sub>DDA</sub>	原边电源电压为 3.0V 至 5.5V。连接至 V <sub>DD1</sub> 引脚。在 V <sub>DDA</sub> 和 GND <sub>1</sub> 间连接一个 0.1 μF 旁路电容。
11, 19	GND <sub>2</sub>	隔离器第 2 侧的参考地。
12	OC	振荡器控制引脚。当 OC = 逻辑高电平 = V <sub>DD2</sub> 时，副边控制器在开环模式下运行。为调节输出电压，需在 OC 引脚与 GND <sub>2</sub> 引脚之间连接一个电阻，且副边控制器的工作频率需保持在 200 kHz 至 1 MHz 之间，可通过电阻值编程控制。
13	V <sub>OD</sub>	逻辑输出 D。
14	V <sub>OC</sub>	逻辑输出 C。
15	V <sub>OB</sub>	逻辑输出 B。
16	V <sub>OA</sub>	逻辑输出 A。
17	FB	副边输出电压 V <sub>ISO</sub> 的反馈输入。在 V <sub>ISO</sub> 与 FB 引脚之间连接一个电阻分压器，可使 V <sub>FB</sub> = 1.25V 内部基准电平，计算公式为 V <sub>ISO</sub> = V <sub>FB</sub> × (R1 + R2)/R2。即使在开环模式下也需要用到电阻分压器，以便于实现软启动。
18	V <sub>DD2</sub>	内部电源电压引脚，可为副边控制器和第 2 侧数据通道供电。当向 V <sub>REG</sub> 引脚施加足够大的外部电压后，内部稳压器将 V <sub>DD2</sub> 引脚的电压稳定在 5.0V。否则，V <sub>DD2</sub> 应处在 3.0V 至 5.5V 之间。在 V <sub>DD2</sub> 与 GND <sub>2</sub> 之间连接一个 0.1 μF 旁路电容。
20	V <sub>REG</sub>	内部电源稳压器的输入引脚，可为副边控制器和第 2 侧数据通道供电。V <sub>REG</sub> 的值应处于 5.5V 至 15V 之间，以便将 V <sub>DD2</sub> 输出电压稳定在 5.0V。

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474



\*PIN 2 AND PIN 10 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND<sub>1</sub> IS RECOMMENDED. PIN 11 AND PIN 19 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND<sub>2</sub> IS RECOMMENDED.

0838-9-005

图 5. ADuM3471 引脚配置

表 13. ADuM3471 引脚功能描述

引脚编号	引脚名称	描述
1	X1	变压器驱动器输出 1。
2, 10	GND <sub>1</sub>	地 1。隔离器原边参考地。
3	V <sub>DD1</sub>	变压器驱动器电源电压为 3.0V 至 5.5V。连接至 V <sub>DDA</sub> 引脚。在 V <sub>DD1</sub> 和 GND <sub>1</sub> 间连接一个 10 μF 旁路电容。
4	X2	变压器驱动器输出 2。
5	V <sub>IA</sub>	逻辑输入 A。
6	V <sub>IB</sub>	逻辑输入 B。
7	V <sub>IC</sub>	逻辑输入 C。
8	V <sub>OD</sub>	逻辑输出 D。
9	V <sub>DDA</sub>	原边电源电压为 3.0V 至 5.5V。连接至 V <sub>DD1</sub> 引脚。在 V <sub>DDA</sub> 和 GND <sub>1</sub> 间连接一个 0.1 μF 旁路电容。
11, 19	GND <sub>2</sub>	隔离器第 2 侧的参考地。
12	OC	振荡器控制引脚。当 OC = 逻辑高电平 = V <sub>DD2</sub> 时，副边控制器在开环模式下运行。为调节输出电压，需在 OC 引脚与 GND <sub>2</sub> 引脚之间连接一个电阻，且副边控制器的工作频率需保持在 200 kHz 至 1 MHz 之间，可通过电阻值编程控制。
13	V <sub>ID</sub>	逻辑输入 D。
14	V <sub>OC</sub>	逻辑输出 C。
15	V <sub>OB</sub>	逻辑输出 B。
16	V <sub>OA</sub>	逻辑输出 A。
17	FB	副边输出电压 V <sub>ISO</sub> 的反馈输入。在 V <sub>ISO</sub> 与 FB 引脚之间连接一个电阻分压器，可使 V <sub>FB</sub> = 1.25V 内部基准电平，计算公式为 V <sub>ISO</sub> = V <sub>FB</sub> × (R1 + R2) / R2。即使在开环模式下也需要用到电阻分压器，以便于实现软启动。
18	V <sub>DD2</sub>	内部电源电压引脚，可为副边控制器和第 2 侧数据通道供电。当向 V <sub>REG</sub> 引脚施加足够大的外部电压后，内部稳压器将 V <sub>DD2</sub> 引脚的电压稳定在 5.0V。否则，V <sub>DD2</sub> 应处在 3.0V 至 5.5V 之间。在 V <sub>DD2</sub> 与 GND <sub>2</sub> 之间连接一个 0.1 μF 旁路电容。
20	V <sub>REG</sub>	内部电源稳压器的输入引脚，可为副边控制器和第 2 侧数据通道供电。V <sub>REG</sub> 的值应处于 5.5V 至 15V 之间，以便将 V <sub>DD2</sub> 输出电压稳定在 5.0V。

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

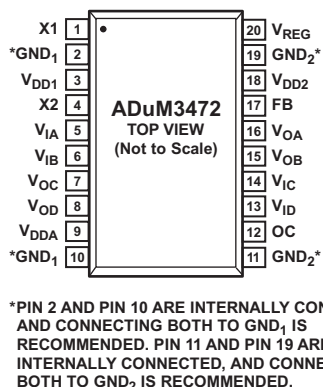


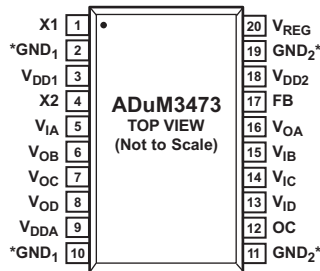
图 6. ADuM3472 引脚配置

表 14. ADuM3472 引脚功能描述

引脚编号	引脚名称	描述
1	X1	变压器驱动器输出 1。
2, 10	GND <sub>1</sub>	地 1。隔离器原边参考地。
3	V <sub>DD1</sub>	变压器驱动器电源电压为 3.0V 至 5.5V。连接至 V <sub>DDA</sub> 引脚。在 V <sub>DD1</sub> 和 GND <sub>1</sub> 间连接一个 10 μF 旁路电容。
4	X2	变压器驱动器输出 2。
5	V <sub>IA</sub>	逻辑输入 A。
6	V <sub>IB</sub>	逻辑输入 B。
7	V <sub>OC</sub>	逻辑输出 C。
8	V <sub>OD</sub>	逻辑输出 D。
9	V <sub>DDA</sub>	原边电源电压为 3.0V 至 5.5V。连接至 V <sub>DD1</sub> 引脚。在 V <sub>DDA</sub> 和 GND <sub>1</sub> 间连接一个 0.1 μF 旁路电容。
11, 19	GND <sub>2</sub>	隔离器第 2 侧的参考地。
12	OC	振荡器控制引脚。当 OC = 逻辑高电平 = V <sub>DD2</sub> 时，副边控制器在开环模式下运行。为调节输出电压，需在 OC 引脚与 GND <sub>2</sub> 引脚之间连接一个电阻，且副边控制器的工作频率需保持在 200 kHz 至 1 MHz 之间，可通过电阻值编程控制。
13	V <sub>ID</sub>	逻辑输入 D。
14	V <sub>IC</sub>	逻辑输入 C。
15	V <sub>OB</sub>	逻辑输出 B。
16	V <sub>OA</sub>	逻辑输出 A。
17	FB	副边输出电压 V <sub>ISO</sub> 的反馈输入。在 V <sub>ISO</sub> 与 FB 引脚之间连接一个电阻分压器，可使 V <sub>FB</sub> = 1.25 V 内部基准电平，计算公式为 V <sub>ISO</sub> = V <sub>FB</sub> × (R1 + R2)/R2。即使在开环模式下也需要用到电阻分压器，以便于实现软启动。
18	V <sub>DD2</sub>	内部电源电压引脚，可为副边控制器和第 2 侧数据通道供电。当向 V <sub>REG</sub> 引脚施加足够大的外部电压后，内部稳压器将 V <sub>DD2</sub> 引脚的电压稳定在 5.0 V。否则，V <sub>DD2</sub> 应处在 3.0 V 至 5.5 V 之间。在 V <sub>DD2</sub> 与 GND <sub>2</sub> 之间连接一个 0.1 μF 旁路电容。
20	V <sub>REG</sub>	内部电源稳压器的输入引脚，可为副边控制器和第 2 侧数据通道供电。V <sub>REG</sub> 的值应处于 5.5 V 至 15 V 之间，以便将 V <sub>DD2</sub> 输出电压稳定在 5.0 V。



# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474



\*PIN 2 AND PIN 10 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND<sub>1</sub> IS RECOMMENDED. PIN 11 AND PIN 19 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND<sub>2</sub> IS RECOMMENDED.

0838-9-007

图 7. ADuM3473 引脚配置

表 15. ADuM3473 引脚功能描述

引脚编号	引脚名称	描述
1	X1	变压器驱动器输出 1。
2, 10	GND <sub>1</sub>	地 1。隔离器原边参考地。
3	V <sub>DD1</sub>	变压器驱动器电源电压为 3.0 V 至 5.5 V。连接至 V <sub>DDA</sub> 引脚。在 V <sub>DD1</sub> 和 GND <sub>1</sub> 间连接一个 10 μF 旁路电容。
4	X2	变压器驱动器输出 2。
5	V <sub>IA</sub>	逻辑输入 A。
6	V <sub>OB</sub>	逻辑输出 B。
7	V <sub>OC</sub>	逻辑输出 C。
8	V <sub>OD</sub>	逻辑输出 D。
9	V <sub>DDA</sub>	原边电源电压为 3.0 V 至 5.5 V。连接至 V <sub>DD1</sub> 引脚。在 V <sub>DDA</sub> 和 GND <sub>1</sub> 间连接一个 0.1 μF 旁路电容。
11, 19	GND <sub>2</sub>	隔离器第 2 侧的参考地。
12	OC	振荡器控制引脚。当 OC = 逻辑高电平 = V <sub>DD2</sub> 时，副边控制器在开环模式下运行。为调节输出电压，需在 OC 引脚与 GND <sub>2</sub> 引脚之间连接一个电阻，且副边控制器的工作频率需保持在 200 kHz 至 1 MHz 之间，可通过电阻值编程控制。
13	V <sub>ID</sub>	逻辑输入 D。
14	V <sub>IC</sub>	逻辑输入 C。
15	V <sub>IB</sub>	逻辑输入 B。
16	V <sub>OA</sub>	逻辑输出 A。
17	FB	副边输出电压 V <sub>ISO</sub> 的反馈输入。在 V <sub>ISO</sub> 与 FB 引脚之间连接一个电阻分压器，可使 V <sub>FB</sub> = 1.25 V 内部基准电平，计算公式为 V <sub>ISO</sub> = V <sub>FB</sub> × (R1 + R2)/R2。即使在开环模式下也需要用到电阻分压器，以便于实现软启动。
18	V <sub>DD2</sub>	内部电源电压引脚，可为副边控制器和第 2 侧数据通道供电。当向 V <sub>REG</sub> 引脚施加足够大的外部电压后，内部稳压器将 V <sub>DD2</sub> 引脚的电压稳定在 5.0 V。否则，V <sub>DD2</sub> 应处在 3.0 V 至 5.5 V 之间。在 V <sub>DD2</sub> 与 GND <sub>2</sub> 之间连接一个 0.1 μF 旁路电容。
20	V <sub>REG</sub>	内部电源稳压器的输入引脚，可为副边控制器和第 2 侧数据通道供电。V <sub>REG</sub> 的值应处于 5.5 V 至 15 V 之间，以便将 V <sub>DD2</sub> 输出电压稳定在 5.0 V。

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

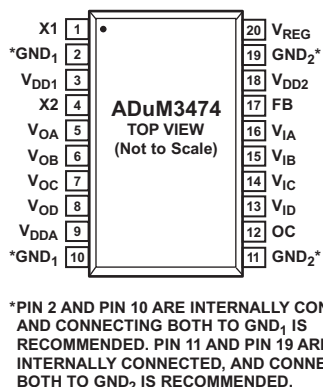


图 8. ADuM3474 引脚配置

表 16. ADuM3474 引脚功能描述

引脚编号	引脚名称	描述
1	X1	变压器驱动器输出 1。
2, 10	GND <sub>1</sub>	地 1。隔离器原边参考地。
3	V <sub>DD1</sub>	变压器驱动器电源电压为 3.0V 至 5.5V。连接至 V <sub>DDA</sub> 引脚。在 V <sub>DD1</sub> 和 GND <sub>1</sub> 间连接一个 10 μF 旁路电容。
4	X2	变压器驱动器输出 2。
5	V <sub>OA</sub>	逻辑输出 A。
6	V <sub>OB</sub>	逻辑输出 B。
7	V <sub>OC</sub>	逻辑输出 C。
8	V <sub>OD</sub>	逻辑输出 D。
9	V <sub>DDA</sub>	原边电源电压为 3.0V 至 5.5V。连接至 V <sub>DD1</sub> 引脚。在 V <sub>DDA</sub> 和 GND <sub>1</sub> 间连接一个 0.1 μF 旁路电容。
11, 19	GND <sub>2</sub>	隔离器第 2 侧的参考地。
12	OC	振荡器控制引脚。当 OC = 逻辑高电平 = V <sub>DD2</sub> 时，副边控制器在开环模式下运行。为调节输出电压，需在 OC 引脚与 GND <sub>2</sub> 引脚之间连接一个电阻，且副边控制器的工作频率需保持在 200 kHz 至 1 MHz 之间，可通过电阻值编程控制。
13	V <sub>ID</sub>	逻辑输入 D。
14	V <sub>IC</sub>	逻辑输入 C。
15	V <sub>IB</sub>	逻辑输入 B。
16	V <sub>IA</sub>	逻辑输入 A。
17	FB	副边输出电压 V <sub>ISO</sub> 的反馈输入。在 V <sub>ISO</sub> 与 FB 引脚之间连接一个电阻分压器，可使 V <sub>FB</sub> = 1.25V 内部基准电平，计算公式为 V <sub>ISO</sub> = V <sub>FB</sub> × (R1 + R2)/R2。即使在开环模式下也需要用到电阻分压器，以便于实现软启动。
18	V <sub>DD2</sub>	内部电源电压引脚，可为副边控制器和第 2 侧数据通道供电。当向 V <sub>REG</sub> 引脚施加足够大的外部电压后，内部稳压器将 V <sub>DD2</sub> 引脚的电压稳定在 5.0V。否则，V <sub>DD2</sub> 应处在 3.0V 至 5.5V 之间。在 V <sub>DD2</sub> 与 GND <sub>2</sub> 之间连接一个 0.1 μF 旁路电容。
20	V <sub>REG</sub>	内部稳压器的输入引脚，可为副边控制器和第 2 侧数据通道供电。V <sub>REG</sub> 的值应处于 5.5V 至 15V 之间，以便将 V <sub>DD2</sub> 输出电压稳定在 5.0V。

表 17. 真值表（正逻辑）

V <sub>ix</sub> 输入 <sup>1</sup>	V <sub>CC</sub> 状态	V <sub>DD2</sub> 状态	V <sub>Ox</sub> 输出 <sup>1</sup>	注释
高	有电	有电	高	正常工作，数据为高电平
低	有电	有电	低	正常工作，数据为低电平

<sup>1</sup> V<sub>ix</sub> 和 V<sub>Ox</sub> 指给定通道（A、B、C 或 D）的输入和输出信号。

## 典型工作特性

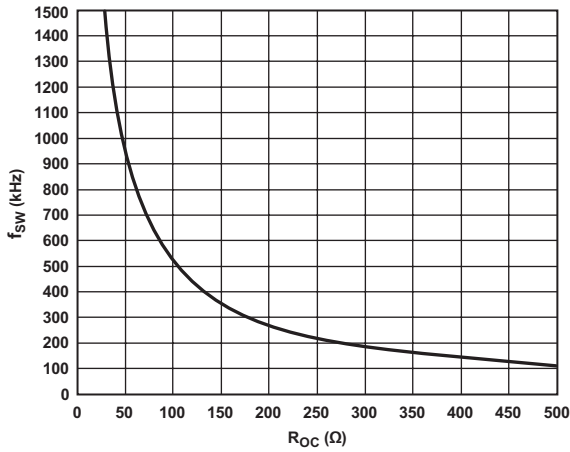


图 9. 开关频率 ( $f_{SW}$ ) 与  $R_{OC}$  电阻的关系

09369-009

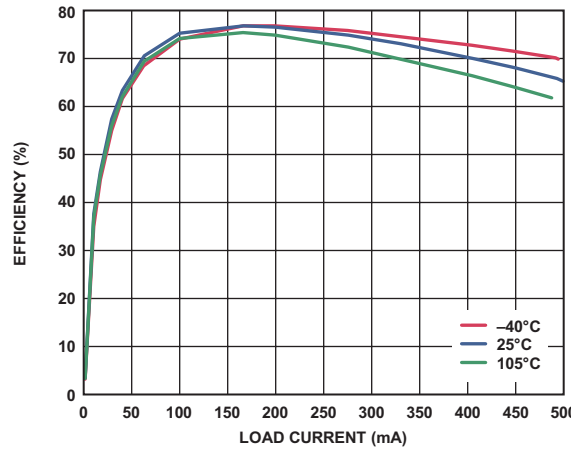


图 12. 开关频率  $f_{SW}=500$  kHz 时, 在整个温度范围内的效率 (5V 输入至 5V 输出, Coilcraft 变压器)

09369-012

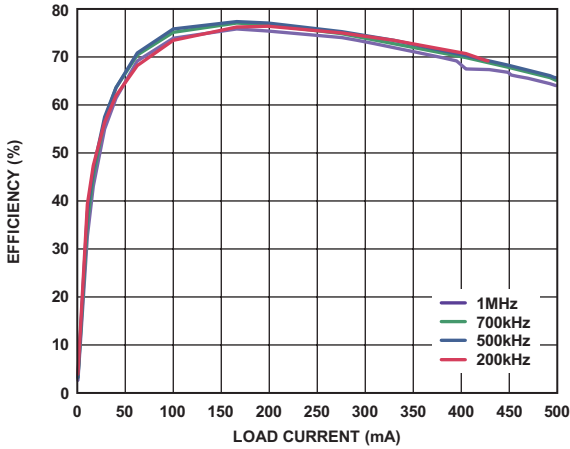


图 10. 5V 输入至 5V 输出时, 不同开关频率下的典型效率, 使用 Coilcraft 变压器

09369-010

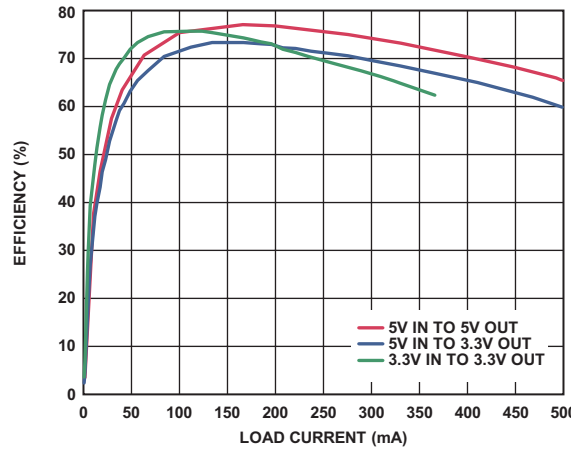


图 13. 开关频率  $f_{SW}=500$  kHz 时, 单电源供电效率 (Coilcraft 变压器)

09369-013

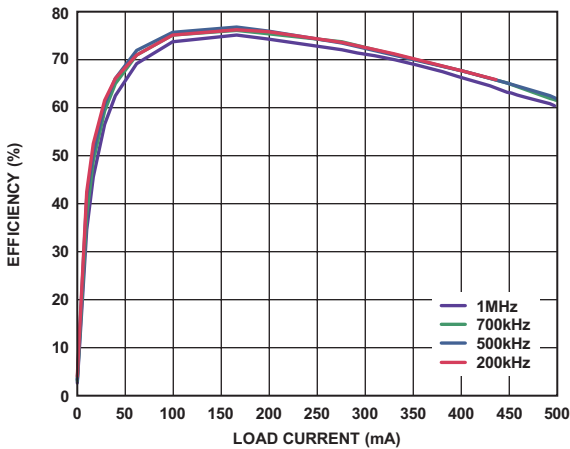


图 11. 5V 输入至 5V 输出时, 不同开关频率下的典型效率, 使用 Halo 变压器

09369-011

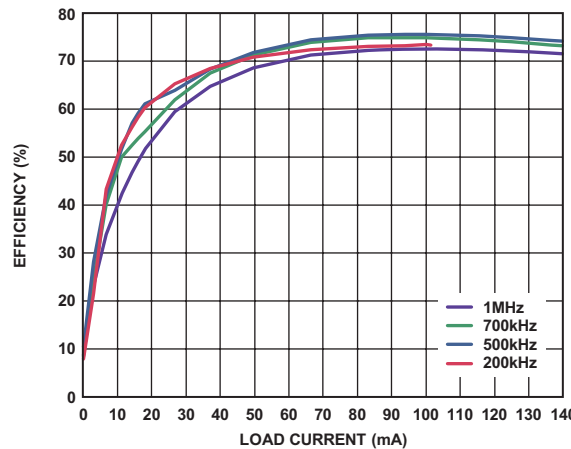


图 14. 不同开关频率下的效率 (5V 输入至 15V 输出, Coilcraft 变压器)

09369-014

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

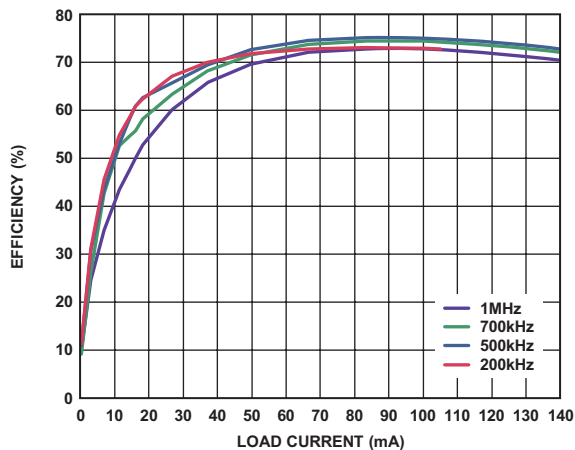


图 15. 不同开关频率下的效率  
(5V 输入至 15V 输出, Halo 变压器)

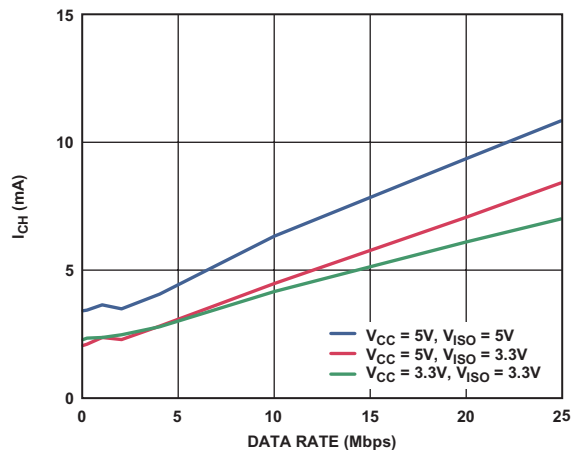


图 18. 每个正向数据通道的典型单电源供电  $I_{CH}$  电源电流  
(输出负载为 15 pF)

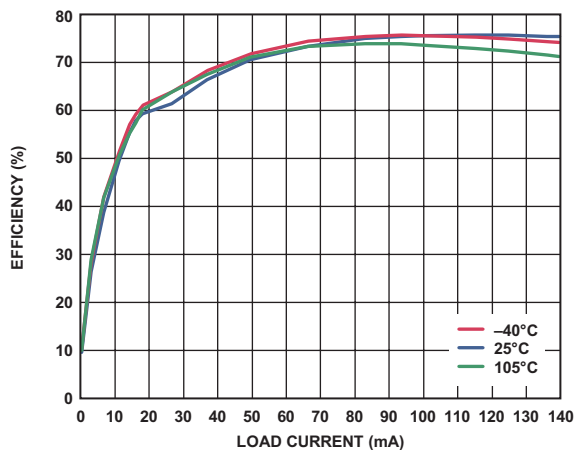


图 16. 开关频率  $f_{SW} = 500$  kHz 时, 在整个温度范围内的效率  
(5V 输入至 15V 输出, Coilcraft 变压器)

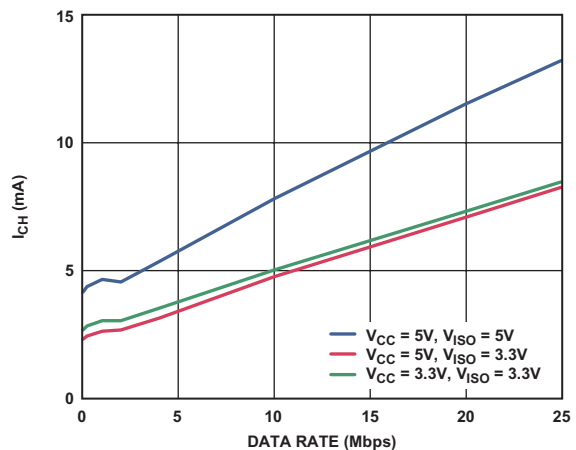


图 19. 每个反向数据通道的典型单电源供电  $I_{CH}$  电源电流  
(输出负载为 15 pF)

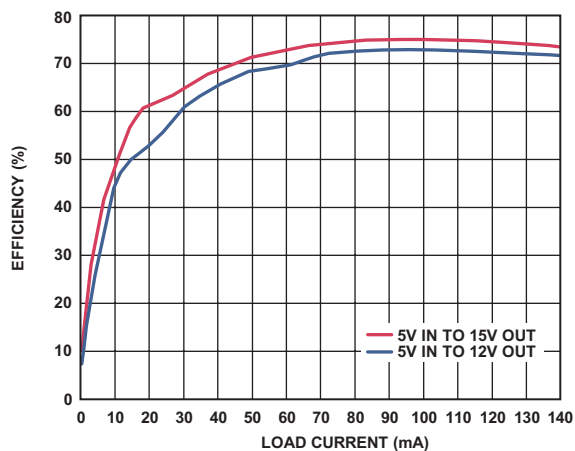


图 17. 开关频率  $f_{SW} = 500$  kHz 时, 双电源供电效率  
(Coilcraft 变压器)

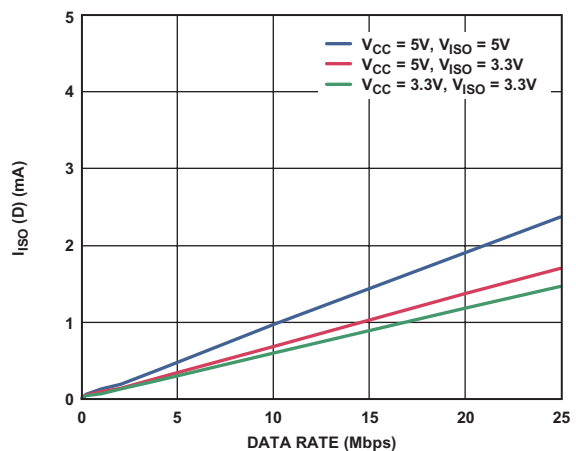


图 20. 每个输出通道的典型单电源供电  $I_{ISO(D)}$  动态电源电流  
(输出负载为 15 pF)

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

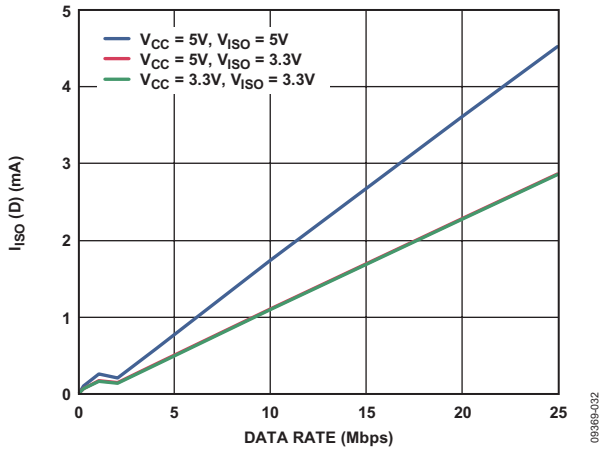


图 21. 每个输入通道的典型单电源供电  $I_{ISO(D)}$  动态电源电流

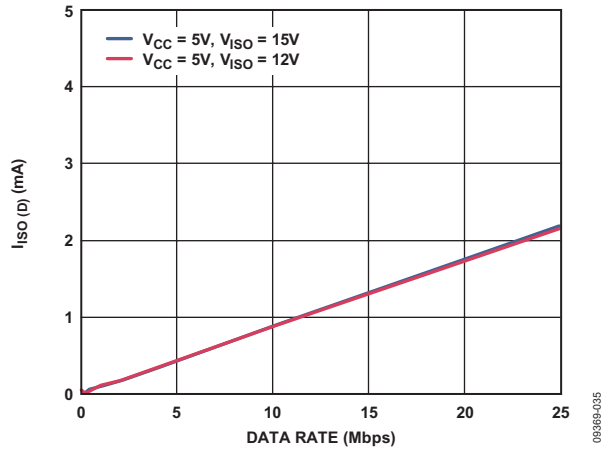


图 24. 每个输出通道的典型双电源供电  $I_{ISO(D)}$  动态电源电流 (输出负载为 15 pF)

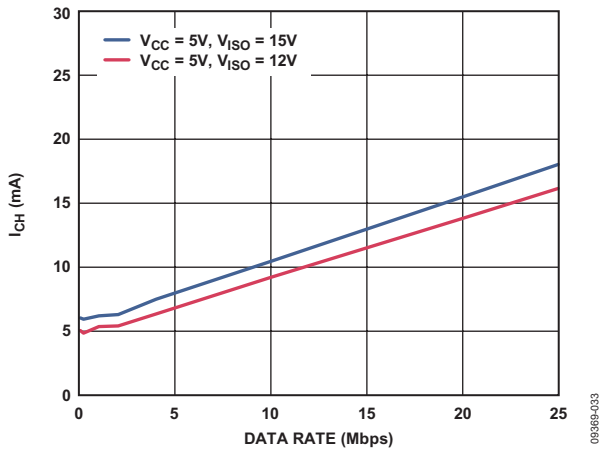


图 22. 每个正向数据通道的典型双电源供电  $I_{CH}$  电源电流 (输出负载为 15 pF)

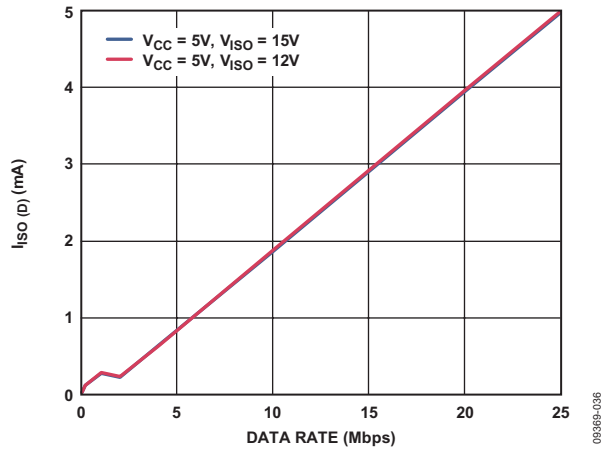


图 25. 每个输入通道的典型双电源供电  $I_{ISO(D)}$  动态电源电流

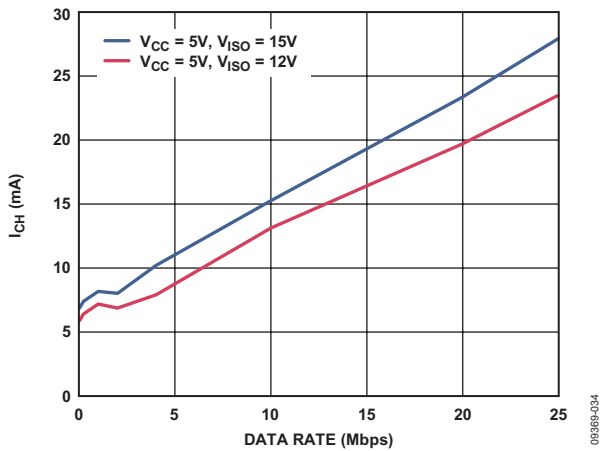


图 23. 每个反向数据通道的典型双电源供电  $I_{CH}$  电源电流 (输出负载为 15 pF)

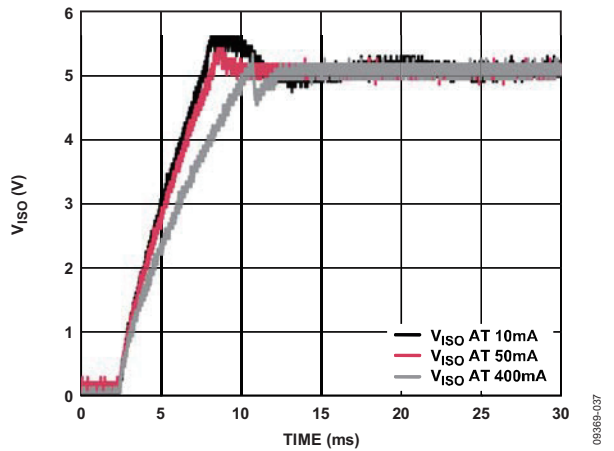


图 26. 典型  $V_{ISO}$  启动 5 V 输入至 5 V 输出 (带有 10 mA、50 mA 和 400 mA 输出负载)

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

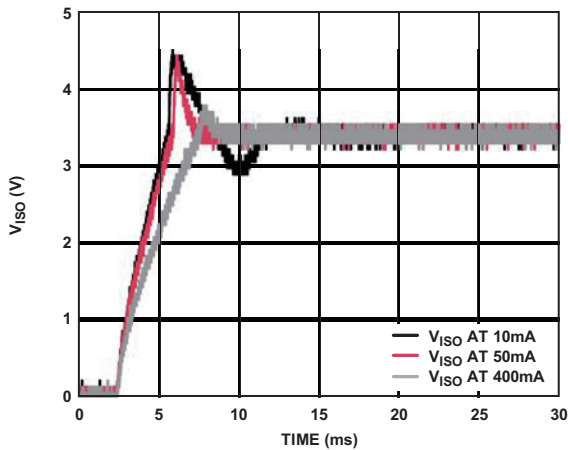


图 27. 典型  $V_{ISO}$  启动 5V 输入至 3.3V 输出 (带有 10 mA、50 mA 和 400 mA 输出负载)

09369-038

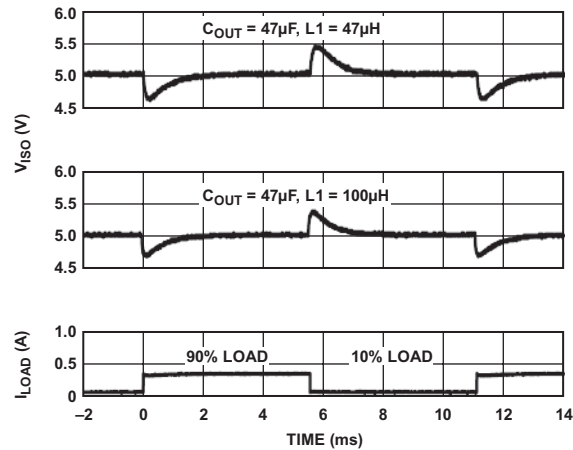


图 30. 典型  $V_{ISO}$  负载瞬态响应 5V 输入至 5V 输出 (开关频率  $f_{SW}=500$  kHz, 负载为 400 mA 的 10% 至 90%)

09369-041

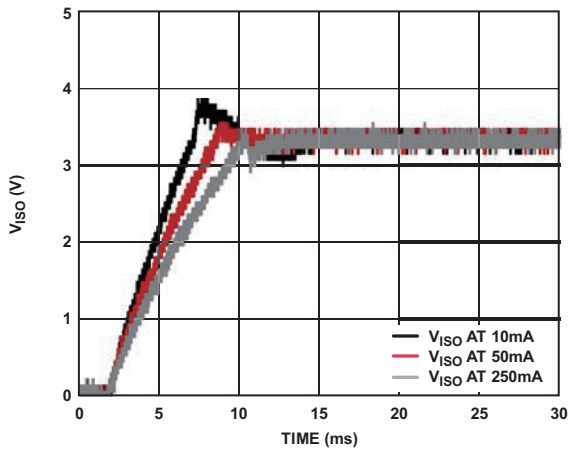


图 28. 典型  $V_{ISO}$  启动 3.3V 输入至 3.3V 输出 (带有 10 mA、50 mA 和 250mA 输出负载)

09369-039

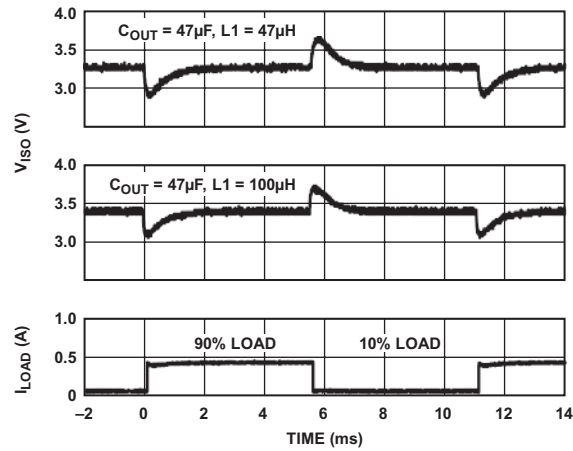


图 31. 典型  $V_{ISO}$  负载瞬态响应 5V 输入至 3.3V 输出 (开关频率  $f_{SW}=500$  kHz, 负载为 400 mA 的 10% 至 90%)

09369-042

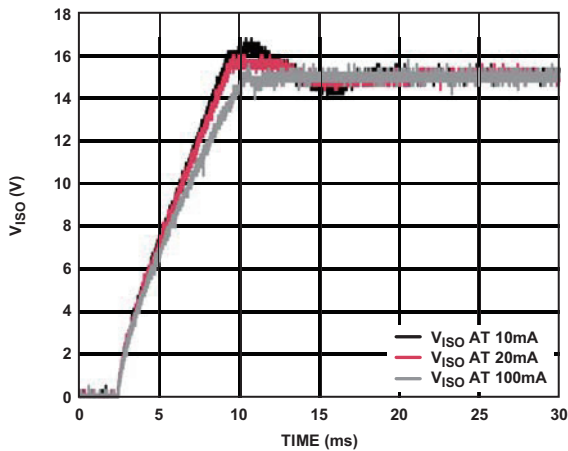


图 29. 典型  $V_{ISO}$  启动 5V 输入至 15V 输出 (带有 10 mA、20 mA 和 100mA 输出负载)

09369-040

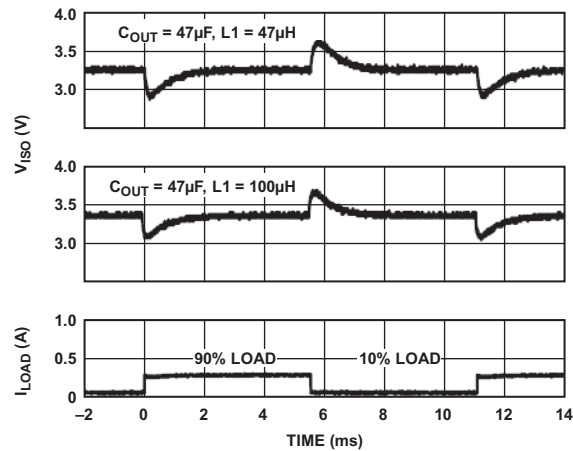


图 32. 典型  $V_{ISO}$  负载瞬态响应 3.3V 输入至 3.3V 输出 (开关频率  $f_{SW}=500$  kHz, 负载为 250 mA 的 10% 至 90%)

09369-044

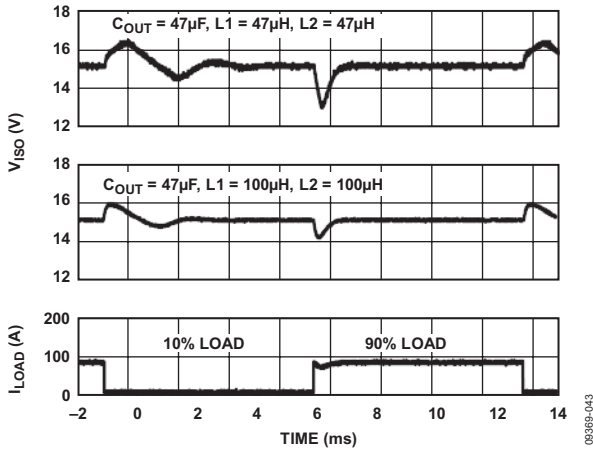


图 33. 典型  $V_{ISO}$  负载瞬态响应 5V 输入至 15V 输出  
(开关频率  $f_{SW}=500$  kHz, 负载为 100 mA 的 10% 至 90%)

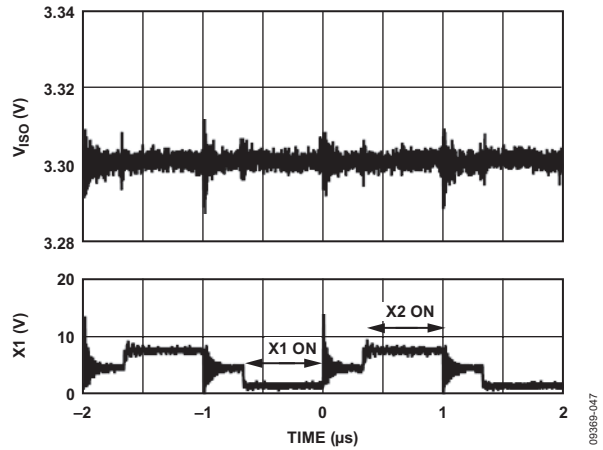


图 36. 典型  $V_{ISO}$  输出纹波 3.3V 输入至 3.3V 输出  
(开关频率  $f_{SW}=500$  kHz, 负载为 250 mA)

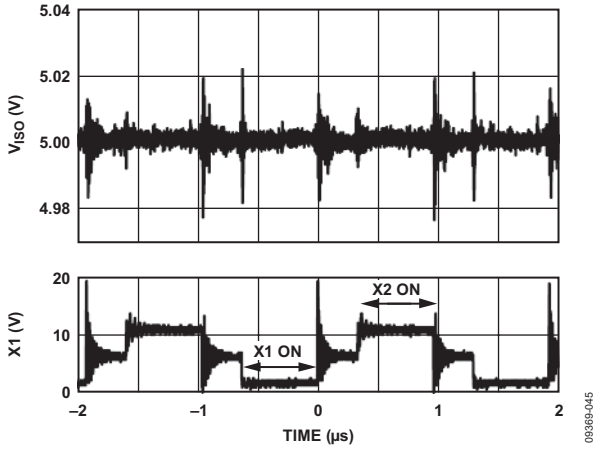


图 34. 典型  $V_{ISO}$  输出纹波 5V 输入至 5V 输出  
(开关频率  $f_{SW}=500$  kHz, 负载为 400 mA)

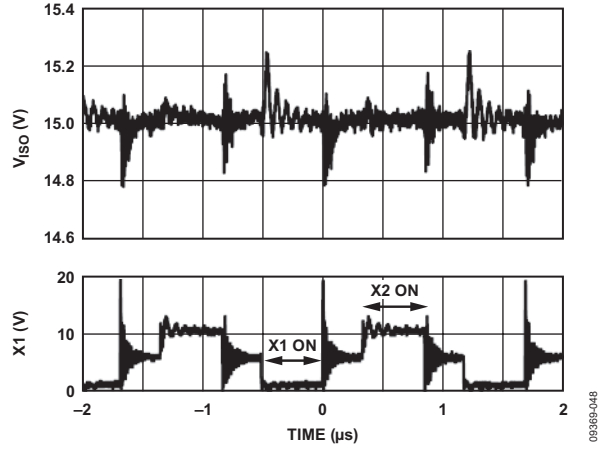


图 37. 典型  $V_{ISO}$  输出纹波 5V 输入至 15V 输出  
(开关频率  $f_{SW}=500$  kHz, 负载为 100 mA)

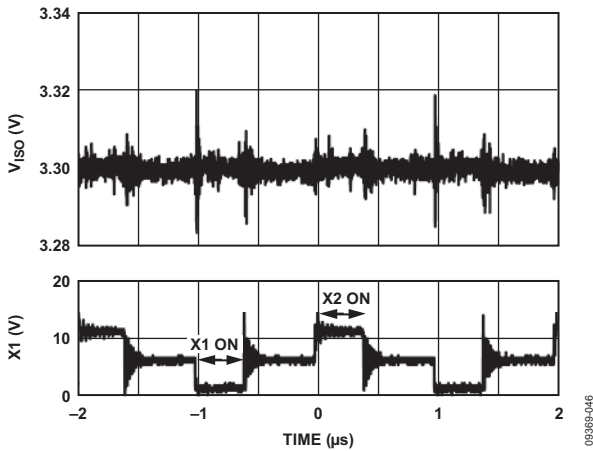


图 35. 典型  $V_{ISO}$  输出纹波 5V 输入至 3.3V 输出  
(开关频率  $f_{SW}=500$  kHz, 负载为 400 mA)

## 术语

### $I_{CC(Q)}$

$I_{CC(Q)}$  是在  $V_{CC}$  引脚汲取的最小工作电流，测量条件为  $V_{ISO}$  处无外部负载，并且 I/O 引脚以低于 2 Mbps 的速率工作，从而无需额外动态电源电流。

### $I_{CC(D)}$

$I_{CC(D)}$  是同时以 25 Mbps 的最大数据速率驱动所有通道时的典型输入电源电流，满容性负载表示最大动态负载条件。区别对待输出端的阻性负载与动态负载。

### $I_{CC(MAX)}$

$I_{CC(MAX)}$  是满动态  $V_{ISO}$  负载条件下的输入电流。

### $t_{PHL}$ 传播延迟

$t_{PHL}$  传播延迟是从  $V_{Ix}$  信号下降沿的 50% 水平到  $V_{Ox}$  信号下降沿的 50% 水平的时间。

### $t_{PLH}$ 传播延迟

$t_{PLH}$  传播延迟是从  $V_{Ix}$  信号上升沿的 50% 水平到  $V_{Ox}$  信号上升沿的 50% 水平的时间。

### 传播延迟偏斜 ( $t_{PSK}$ )

$t_{PSK}$  指器件在建议工作条件范围内的相同工作温度、电源电压和输出负载下工作时测得的  $t_{PHL}$  和 / 或  $t_{PLH}$  的最差情况偏差。

### 通道间匹配

通道间匹配指两个通道在相同负载下工作时的传播延迟之差的绝对值。

### 最小脉冲宽度

最小脉冲宽度指保证额定脉冲宽度失真的最短脉冲宽度。

### 最大数据速率

最大数据速率指保证额定脉冲宽度失真的最快数据速率。



## 应用信息

### 工作原理

ADuM347x 的 DC-DC 转换器采用带有隔离脉宽调制 (PWM) 反馈的副边控制器结构。V<sub>CC</sub> 为一个振荡电路供电；该电路利用 X1 和 X2 引脚处的推挽式开关，可以将电流切换至外部电源变压器的原边。传输至变压器副边的电源经外部肖特基二极管 (D1 和 D2) 全波整流，经电感 L1 和电容 C<sub>OUT</sub> 滤波，可调整为隔离电源电压 (3.3V 至 15V)。副边 (V<sub>ISO</sub>) 控制器通过输出端电阻分压器的反馈电压 V<sub>FB</sub> 及生成的 PWM 控制信号可以调整输出电压，该 PWM 信号通过标有 V<sub>FB</sub> 的专用 iCoupler 数据通道传输至原边 (V<sub>CC</sub>)。原边 PWM 转换器可改变开关 X1、X2 的占空比，以实现振荡电路的调制并控制副边的供电。该反馈可以实现更高的功率和效率。

ADuM347x 利用 V<sub>CC</sub> 电源输入引脚的迟滞特性实现欠压闭锁 (UVLO)。此功能确保转换器不会因为高噪声输入电源或者上电斜升速率较慢而进入振荡状态。

为了获得最佳负载调整率，建议最小负载电流为 10 mA。负载较小可能会因为 PWM 脉冲较短或不稳定而导致芯片产生过大噪声。在某些情况下，这种方式所产生的过大噪声会导致稳压控制问题。

### 应用原理图

ADuM347x 的三个主要应用原理图见图 38 至图 40。图 38 有一个中心抽头副边和两个肖特基二极管，可为单个输出提供全波整流，一般适用于 3.3 V、5 V、12 V 和 15 V 电源电压。而对于 V<sub>ISO</sub> = 3.3 V 或 V<sub>ISO</sub> = 5 V 时的单电源供电，请参考图 38 中关于 V<sub>REG</sub>、V<sub>DD2</sub> 和 V<sub>ISO</sub> 连接的说明。图 39 是一个倍压电路，可用于单电源供电，其输出电压超过 15 V (这是器件的稳压器输入引脚 V<sub>REG</sub> (引脚 20) 可接受的最高输入电压)。在如图 39 所示的电路中，输出电压高达 24 V，V<sub>REG</sub> 引脚的电压仅为 12 V。图 40 所显示的同样是倍压副边电路，用于举例说明经初步稳压的正向供电电源和非稳压的负向供电电源。该电路的输出电压约为 ±5 V、±12 V 和 ±15 V。在如图 38、图 39 或图 40 所示的任一电路中，隔离输出电压 (V<sub>ISO</sub>) 都经分压器 R1 和 R2 (电阻值为 1 kΩ 至 100 kΩ) 分压。应用原理图采用如下计算公式：

$$V_{ISO} = V_{FB} \times \frac{R1 + R2}{R2}$$

其中：V<sub>FB</sub> 是内部反馈电压，其值约为 1.25 V。

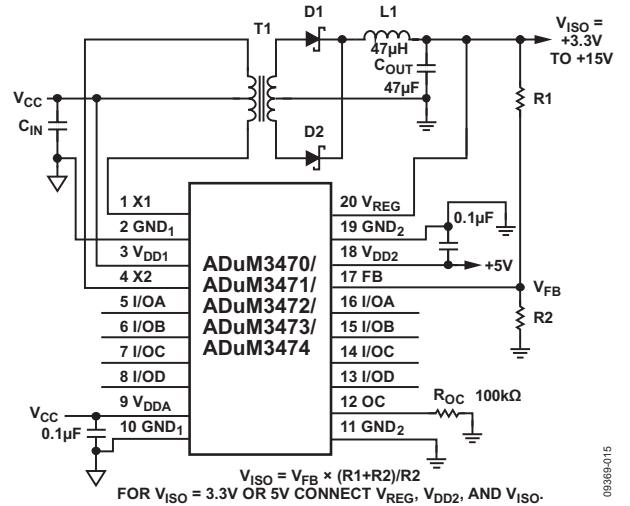


图 38. 单电源供电

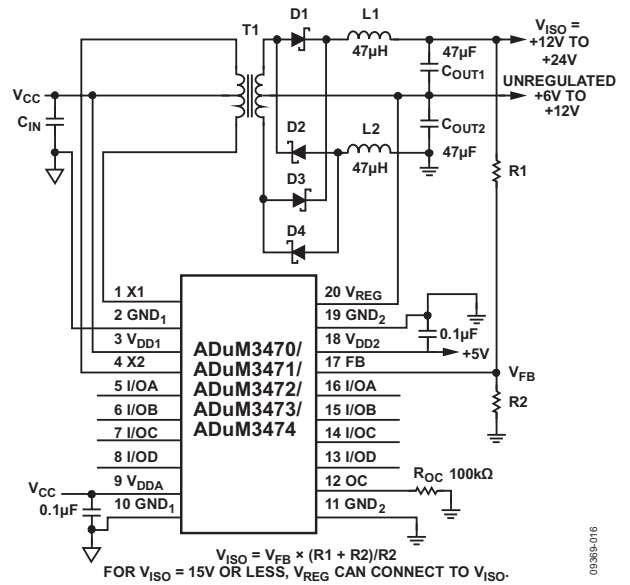


图 39. 双电源供电

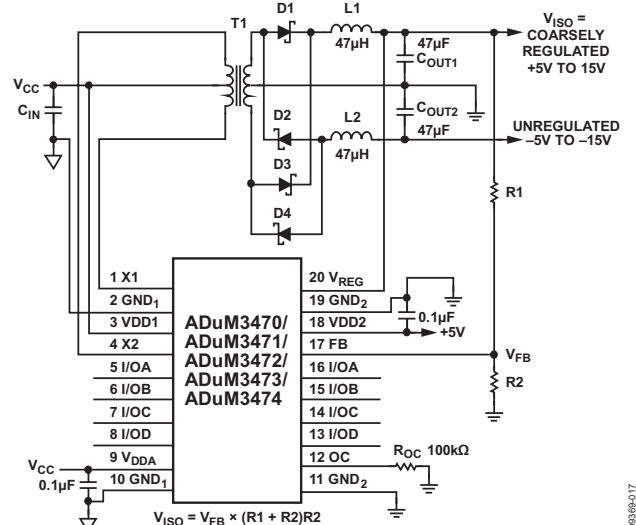


图 40. 正电源及非稳压的负电源

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

## 变压器设计

变压器被设计用于如图 38、图 39 和图 40 所示的电路中；表 18 内列出各种电压器。ADuM347x 的变压器设计与其它非稳定输出电压的隔离式 DC-DC 转换器的设计不同。输出电压由 ADuM347x 的 PWM 控制器进行调整，该控制器利用从隔离数字通道接收的副边反馈电压  $V_{FB}$  来改变原边开关的占空比。内部控制器的最大占空比为 40%。

## 变压器匝数比

为确定变压器匝数比，并考虑原边开关、副边二极管和电感的功率损失，应根据如下公式计算 ADuM347x 的外部变压器匝数比：

$$\frac{N_s}{N_p} = \frac{V_{ISO} + V_D}{V_{CC(MIN)} \times D \times 2}$$

其中：

$N_s/N_p$  为原副边匝数比。

$V_{ISO}$  为隔离输出电源电压。

$V_D$  为肖特基二极管压降（最大值 0.5 V）。

$V_{CC(MIN)}$  为最小输入电源电压。

$D$  为占空比， $D = 0.30$  代表典型占空比 30%（40% 为最大值）；乘法系数 2 用于推挽开关周期。

在图 38 中，采用表 18 的 5 V 至 5 V 参考设计， $V_{CC(MIN)} = 4.5$  V，匝数比  $N_s/N_p = 2$ 。

而对于一个类似的 3.3 V 至 3.3 V 单电源供电设计（ $V_{CC(MIN)} = 3.0$  V），匝数比  $N_s/N_p$  也等于 2。因此，同样的变压器匝数比  $N_s/N_p = 2$  可应用在三种不同的单电源供电应用中（5 V 至 5 V、5 V 至 3.3 V 和 3.3 V 至 3.3 V）。

如图 39 所示，电路利用双绕组和二极管对形成一个倍压电路；因此，公式中需将输出电压减半，即  $V_{ISO}/2$ 。

$$\frac{N_s}{N_p} = \frac{\frac{V_{ISO}}{2} + V_D}{V_{CC(MIN)} \times D \times 2}$$

$N_s/N_p$  为原副边匝数比。

由于电路使用两对二极管来形成倍压电路，因此，在上述公式中使用  $V_{ISO}/2$ 。

$V_D$  为肖特基二极管压降（最大值 0.5 V）。

$V_{CC(MIN)}$  为最小输入电源电压。

$D$  为占空比， $D = 0.30$  代表典型占空比 30%（40% 为最大值）；乘法系数 2 用于推挽开关周期。

在图 39 中，采用表 18 的 5 V 至 15 V 参考设计， $V_{CC(MIN)} = 4.5$  V，匝数比  $N_s/N_p = 3$ 。

如图 40 所示，电路利用双绕组和二极管对形成一个倍压电路，但因为形成了正负输出电压，公式中使用  $V_{ISO}$ 。

$$\frac{N_s}{N_p} = \frac{V_{ISO} + V_D}{V_{CC(MIN)} \times D \times 2}$$

其中：

$N$  为原副边匝数比。

$V_{ISO}$  为隔离输出电源电压；由于电路采用两对二极管形成一个可产生正、负输出电压的倍压电路；因此，在这个公式中使用  $V_{ISO}$ 。

$V_D$  为肖特基二极管压降（最大值 0.5 V）。

$V_{CC(MIN)}$  为最小输入电源电压，乘法系数 2 用于推挽开关周期。

如图 40 所示的电路中，较高的占空比值  $D = 0.35$  代表典型占空比 35%（40% 为最大值），以降低  $\pm 15$  V 电源二极管处的最大电压。

在图 40 中，采用表 18 的 +5 V 至  $\pm 15$  V 参考设计， $V_{CC(MIN)} = 4.5$  V，匝数比  $N_s/N_p = 5$ 。

## 变压器 ET 常数

变压器设计过程中需要考虑的另一个因素是 ET 常数。它能够决定工作温度范围内变压器的最小  $V \times \mu s$  常数。在表 18 中，ADuM347x 采用的 ET 值为  $14 V \times \mu s$  和  $18 V \times \mu s$ ；计算公式如下：

$$ET(Mni) = \frac{V_{CC(MAX)}}{f_{SW(MIN)} \times 2}$$

其中：

$V_{CC(MAX)}$  为最大输入电源电压。

$f_{SW(MIN)}$  为启动过程中的最小原边开关频率（300 kHz）；乘法系数 2 用于推挽开关周期。

## 变压器原边电感和电阻

ADuM347x 的变压器的重要特性之一为原边电感。建议将 ADuM347x 的变压器的每个原边绕组的电感保持在  $60 \mu H$  至  $100 \mu H$  之间。为保证 ADuM347x 逐脉冲限流电路正常运转，需要将原边电感值保持在该范围；这样能够防止变压器产生饱和电流。如果电感被指定为两个原边绕组的电感之和（例如： $400 \mu H$ ），那么，一个绕组的电感为两个绕组之和的  $1/4$ ，即  $100 \mu H$ 。

ADuM347x 的变压器的另一重要特性是原边电阻。如果原边电阻尽可能低（小于  $1 \Omega$ ），可降低损耗、提高效率。用户可以测量、指定直流原边电阻，如表 18 所示。

表 18. 变压器参考设计

产品型号	制造厂商	匝数比, PRI:SEC	ET 常数 (V × μs 最小值)	原边总电感 (μH)	原边总电阻 (Ω)	隔离电压 (rms)	隔离类型	参考
JA4631-BL	Coilcraft	1CT:2CT	18	255	0.2	2500	基本型	图 38
JA4650-BL	Coilcraft	1CT:3CT	18	255	0.2	2500	基本型	图 39
KA4976-AL	Coilcraft	1CT:5CT	18	255	0.2	2500	基本型	图 40
TGSAD-260V6LF	Halo Electronics	1CT:2CT	14	389	0.8	2500	补充型	图 38
TGSAD-290V6LF	Halo Electronics	1CT:3CT	14	389	0.8	2500	补充型	图 39
TGSAD-292V6LF	Halo Electronics	1CT:5CT	14	389	0.8	2500	补充型	图 40
TGAD-260NARL	Halo Electronics	1CT:2CT	14	389	0.8	1500	功能型	图 38
TGAD-290NARL	Halo Electronics	1CT:3CT	14	389	0.8	1500	功能型	图 39
TGAD-292NARL	Halo Electronics	1CT:5CT	14	389	0.8	1500	功能型	图 40

### 变压器隔离电压

隔离电压和隔离类型取决于应用的需要。表 18 中的变压器的补充隔离或基本隔离额定电压值为 2500 V rms，功能隔离电压值为 1500 V rms。其它隔离电平和隔离电压可由表 18 中列出的生产厂商或其它生产厂商指定。

### 开关频率

ADuM347x 的开关频率调节范围为 200 kHz 至 1 MHz，可通过改变图 38、图 39 或图 40 中的 ROC 电阻进行调节。实现目标开关频率所需要的 ROC 电阻的值可通过开关频率与 ROC 电阻的关系曲线来确定，如图 9 所示。当负载值为最大负载值的 10% 至 90% 之间时，ADuM347x 应用原理图的输出滤波电感值和输出电容值可保证开关频率在 500 kHz 至 1 MHz 之间系统稳定。

ADuM347x 还有一个开环模式，该模式下输出电压不经过调整，且电压取决于变压器匝数比  $N_s/N_p$ ，以及输出负载电流和 DC-DC 转换器电路损耗等输出条件。OC 引脚高电平连接至  $V_{DD2}$  引脚时，则选择了该开环模式。在开环模式下，开关频率为 318 kHz。

### 瞬态响应

当器件的负载为满负载的 10% 至 90% 时，ADuM347x 的输出电压负载瞬态响应如图 30 至图 33 所示（分别对应于图 38 和图 39 的应用原理图）。图中所示瞬态响应较慢，但非常稳定，且在某些应用中，可产生比预期更多的输出变化。输出电路增加额外的电感可使输出电压变化随负载瞬态变化降低并保持输出稳定，如图 30 至图 33 所示的第二  $V_{ISO}$  输出波形所示。

### 元件选择

ADuM347x 数字隔离器集成 2W DC-DC 转换器，无需为逻辑接口提供额外的接口电路。输入和输出供电引脚需要电源旁路。注意：在第 1 侧的引脚 9 与引脚 10 之间和在第 2 侧的引脚 18 与引脚 19 之间，需要放置一个 0.1 μF 的低 ESR 陶瓷旁路电容，此电容应尽量靠近芯片焊盘。

ADuM347X 电源部分采用较高振荡器频率，通过外部电源变压器有效地传输功率。此外，在正常工作模式下 iCouple 的数据部分在电源引脚上引入开关瞬变。在多个工作频率下都需要旁路电容。噪声抑制需要一个低电感高频电容，纹波抑制和适当的调整则需要一个大容值的电容。为抑制噪声、降低纹波，建议使用 X5R 或 X7R 电解质型大值陶瓷电容。推荐的电容值为 10 μF（用于  $V_{DD1}$ ）和 47 μF（用于  $V_{ISO}$ ）。这些电容的 ESR 较低，且当电压不高于 10 V 时，可采用中等的 1206 或 1210 规格电容。当输出电压高于 10 V 时，可将两个 22 μF 陶瓷电容并联。表 19 中列出的是推荐的元件。

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

用户必须根据所需的值和电源电流来选择电感。大多数开关频率在 500 kHz 至 1 MHz 之间、负载瞬变在满负载 10% 至 90% 之间的应用中，都采用 47  $\mu$ H 电感，如表 19 所示。在开关频率低至 200 kHz 的电源应用中，可采用 200  $\mu$ H 电感，以稳定输出电压或改善负载瞬态响应（见图 30 至图 33）。小型 1212 或 1210 规格的电感见表 19，具有 47  $\mu$ H 感值和 0.41 A 电流能力的电感适用于负载低于 400 mA 的大部分应用，而具有 100  $\mu$ H 感值和 0.34 A 电流能力的电感适用于负载为 300 mA 的大部分应用。

肖特基二极管的低正向电压可降低损耗，且其高达 40V 的较高反向电压可承受如图 39 和图 40 所示的倍压电路产生的峰值电压，因而推荐使用。

图 19. 推荐的元件

产品型号	制造厂商	值
GRM32ER71A476KE15L	Murata	47 $\mu$ F, 10 V, X7R, 1210
GRM32ER71C226KEA8L	Murata	22 $\mu$ F, 16 V, X7R, 1210
GRM31CR71A106KA01L	Murata	10 $\mu$ F, 10 V, X7R, 1206
MBR0540T1-D	ON Semiconductor	0.5 A, 40 V, 肖特基, SOD-123
LQH3NPN470MM0	Murata	47 $\mu$ H, 0.41 A, 1212
ME3220-104KL	Coilcraft	100 $\mu$ H, 0.34 A, 1210

## 印刷电路板 (PCB) 布局

注意：低 ESR 电容与  $V_{DDx}$  和  $GNDx$  引脚之间的走线总长度不得超过 2 mm。如果旁路电容的走线长度超过 2 mm，可能会破坏数据。图 41 为推荐的 PCB 布局。

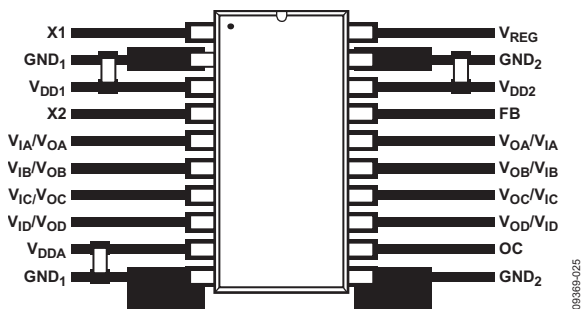


图 41. 推荐的 PCB 布局

在具有高共模瞬变的应用中，要确保隔离栅两端的电路板耦合最小。此外，如此设计电路板布局，任何耦合都不会出现并影响器件侧所有的引脚。如果不满足设计要求，将会使引脚间的电压差异超过表 10 规定的绝对最大额定值，造成器件闩锁和 / 或永久损坏。

ADuM347x 为电源器件，在满负载下以最大速度工作时，功耗约为 1 W。因为不可能在隔离器上放置散热器，芯片主要通过  $GNDx$  引脚将热量耗散到 PCB。如果器件应用在高温环境下，需要提供从  $GNDx$  引脚到 PCB 地平面的散热路径。在电路板布局中，第 1 侧的  $GNDx$  引脚（引脚 2 和引脚 10）和第 2 侧的  $GNDx$  引脚（引脚 11 和引脚 19）均采用放大的焊盘。从焊盘到地平面和电源平面，应采用大直径过孔，以提高导热率、降低电感。散热焊盘中的多个过孔可以显著降低芯片内部的温度。扩大焊盘的尺寸由设计者进行评估并由可用的电路板空间决定。

## 热分析

ADuM347x 器件内置两个芯片，附于配有两芯片贴装焊盘的分离引线框架上。为了便于热分析，它被视为一个热单元，其最高结温出现在表 5 中  $\theta_{JA}$  的值。 $\theta_{JA}$  的值是将器件焊接到具有精细走线的 JEDEC 标准 4 层 PCB 上，在静止空气中测量的。在正常工作条件下，ADuM347x 器件可以在整个温度范围以满负载工作，输出电流无需减额。但是，采纳印刷电路板 (PCB) 布局部分的建议可以降低到 PCB 的热阻，从而在高环境温度下增加热裕量。ADuM347x 有一个热关断电路，当芯片温度接近或超过 160°C 时，可关断 DC-DC 转换器及 ADuM347x 的输出。当芯片的温度冷却至 140°C 左右时，再次开启 ADuM347x DC-DC 转换器及 ADuM347x 输出。

## 传播延迟相关参数

传播延迟是描述逻辑信号穿过器件所需时间的参数（见图 42）。到逻辑低电平输出的传播延迟可能不同于到逻辑高电平输出的传播延迟。

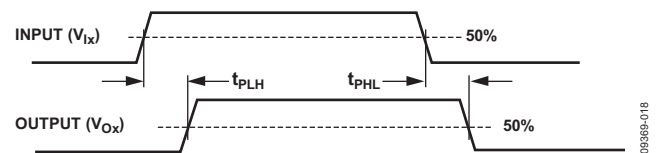


图 42. 传播延迟参数

脉冲宽度失真指这两个传播延迟值的最大差异，反映了输入信号时序的保持精度。

通道间匹配指单个 ADuM347x 器件内各通道的传播延迟之间的最大差异。

传播延迟偏斜指在相同条件下工作的多个 ADuM347x 器件的传播延迟之间的最大差异。

## 直流正确性和磁场抗扰度

在隔离器输入端的正负逻辑电平转换会使一个很窄的（约 1 ns）脉冲通过变压器被送到解码器。解码器是双稳态的，因此可以被这个脉冲置位或复位，表示输入逻辑的转换。在输入端信号大于 1 μs 但没有逻辑转换时，周期的刷新脉冲将表示输入状态是正确的，可以确保输出直流的正确性。如果解码器在大约 5 μs 内没有接收到内部脉冲，输入侧则认为没有供电或者无效，在这种情况下，隔离器的输出被看门狗计时电路强制设置为默认状态（见表 17）。这种情况应该只在 ADuM347x 器件的上电和关断过程中出现。

ADuM347x 磁场抗扰度的限制是由变压器接收线圈中的感应电压的状态决定的，电压足够大就会错误地置位或复位解码器。下面的分析说明此情况发生的条件。

检测 ADuM347x 的 3.3 V 工作条件是因为这是最易受干扰的工作模式。

在变压器输出端脉冲的幅度大于 1.0V。解码器的检测阈值大约是 0.5V，因此有一个 0.5V 的噪声容限。接收线圈上的感应电压由以下公式计算：

$$V = (-d\beta/dt)\Sigma\pi r_n^2; n = 1, 2, \dots, N$$

其中：

$\beta$  是磁通量密度（高斯）。

$N$  是接收线圈匝数。

$r_n$  是接收线圈第  $n$  圈的半径（cm）。

给定 ADuM347x 接收线圈几何形状及感应电压，解码器最多能够有 0.5V 余量的 50%，允许的最大磁场见图 43 所示计算。

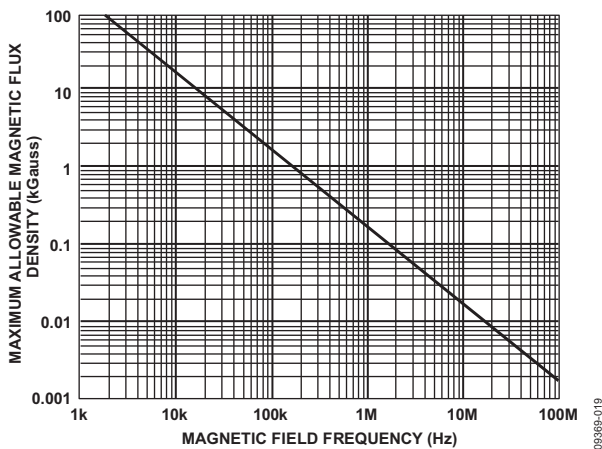


图 43. 最大允许外部磁通密度

例如，在 1MHz 的磁场频率下，最大允许 0.2K 高斯的磁场在接收线圈可以感应出 0.25V 的电压。这大约是检测阈值的 50% 并且不会引起输出转换错误。同样的，如果这样的情况在发送脉冲时发生（最差的极性），这会使接收到的脉冲从大于 1.0V 下降到 0.75V，这仍然高于解码器检测阈值 0.5V。

先前的磁通密度值对应于与 ADuM347x 变压器给定距离的额定电流幅度。图 44 表明这些允许的电流幅度是频率与所选距离的函数。见图 44 所示，ADuM347x 只有在离器件很近的高频大电流下才被影响。例如：当工作频率为 1MHz 时，0.5kA 电流必须放置在距离 ADuM347x 5mm 以外的地方，才不会影响器件的工作。

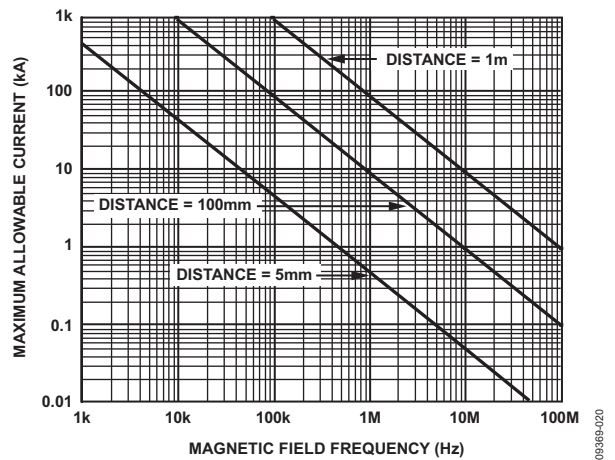


图 44. 不同电流至 AduM347x 距离下的最大允许电流

在强磁场和高频率的叠加作用下，PCB 走线形成的任何回路都会感应出足够大的错误的电压，以触发后续电路的阈值。在布局的时候需要格外小心以避免发生这种情况。

## 功耗

$V_{CC}$  电源输入为 iCoupler 数据通道和电源转换器供电。因此，无法分别确定数据转换器以及原边和副边 I/O 通道所汲取的静态电流，所有这些静态功耗需求都已合并到  $I_{CC(Q)}$  电流中，如图 45 所示。 $I_{CC}$  总电源电流总值等于静态工作电流、I/O 通道需要的动态电流  $I_{CC(D)}$  及任一外部  $I_{ISO}$  负载之和。

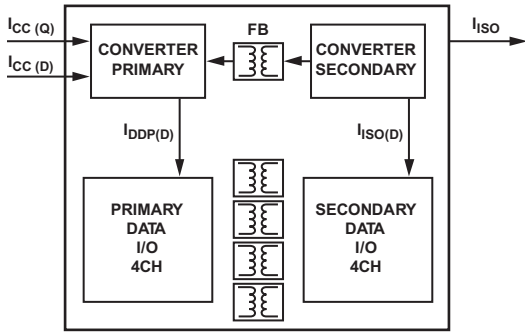


图 45. ADuM347x 的功耗

一个通道只有以高于刷新速率  $f_r$  的速度工作时，才会消耗动态 I/O 电流。各通道的动态电流由其数据速率决定。图 18 和图 22 显示一个正向通道的电流，正向的意思是输入位于器件的  $V_{CC}$  侧。图 19 和图 23 显示一个反向通道的电流，反向的意思是输入位于器件的  $V_{ISO}$  侧。在图 18、图 19、图 22 和图 23 所示的应用中，假设典型的输出负载为 15 pF。

$I_{DD1}$  总电流的计算公式如下：

$$I_{CC} = (I_{ISO} \times V_{ISO}) / (E \times V_{CC}) + \sum I_{CHn}; n = 1 \text{ 至 } 4 \quad (1)$$

其中：

$I_{CC}$  为总电源输入电流。

$I_{ISO}$  为副边外部负载汲取的电流。

$E$  为如图 13 或图 17 所示的特定输出负载条件下的电源效率（需考虑  $V_{ISO}$  和  $V_{CC}$ ）。

$I_{CHn}$  为依据图 18、图 19、图 22 或图 23（视通道方向而定）确定的单一通道所汲取的电流。

最大外部负载可从最大允许负载中减去动态输出负载而得到。

$$I_{ISO(LOAD)} = I_{ISO(MAX)} - \sum I_{ISO(D)n}; n = 1 \text{ 至 } 4 \quad (2)$$

其中：

$I_{ISO(LOAD)}$  是可用来为外部副边负载供电的电流。

$I_{ISO(MAX)}$  是  $V_{ISO}$  处可用的最大外部副边负载电流。

$I_{ISO(D)n}$  是利用输出或输入通道，从  $V_{ISO}$  处汲取的动态负载电流，见图 20/ 图 21 所示的单电源供电及图 24/ 图 25 所示的双电源供电。

上述分析假设各数据输出端有一个 15 pF 容性负载。如果容性负载大于 15 pF，则在  $I_{DD1}$  和  $I_{ISO(LOAD)}$  的分析中必须包括额外电流。

## 电源考虑

### 软启动模式及限流保护

当 ADuM347x 首次接收到来自  $V_{CC}$  的电压时，它处于软启动模式，当输出电压  $V_{ISO}$  低于该启动阈值时，输出电压值会逐渐加大。软启动模式下，原边转换器逐渐加大 PWM 信号的宽度，以限制  $V_{ISO}$  上电过程中的峰值电流。当输出电压高于启动阈值时，PWM 信号由副边控制器传输至原边转换器，DC-DC 转换器从软启动模式切换至正常 PWM 控制模式。如发生短路，推挽转换器将关断约 2 ms，然后进入软启动模式。如果在软启动结束后仍存在短路现象，则重复该过程，这一模式被称为“打嗝”模式。当消除短路现象后，ADuM347x 进入正常工作模式。

此外，ADuM347x 还具备逐脉冲限流功能，该功能在启动模式和正常模式下均有效；该功能不但能够保护原边开关 X1 和 X2（当电流超过 1.2 A 峰值时），还能保护变压器绕组。

### 数据通道上电周期

ADuM347x 原边的数据输入通道和副边的数据输入通道均受 UVLO 电路保护，防止过早工作。低于最小工作电压时，电源转换器的振荡器保持不活动，所有输入通道驱动器和刷新电路处于空闲状态。输出处于低电平状态。这样，在上电和关断过程中，可以防止在不确定的状态下进行数据传输。

在对  $V_{CC}$  供电期间，原边电路保持空闲状态，直至达到 UVLO 预设电压为止。此时，数据通道初始化为默认低电平输出状态，直至从副边收到数据脉冲为止。

原边输入通道对输入数据进行采样并向处于非活动状态的副边输出发送一个脉冲。当副边转换器开始接受来自原边的电源供应时， $V_{ISO}$  电压开始升高。 $V_{ISO}$  达到副边 UVLO 之前，副边输出初始化为默认低电平状态，直至从相应原边输入收到数据（一次跃迁或一个直流刷新脉冲）。副边初始化到输出状态与原边输入相关最多需要 1  $\mu$ s 的时间。

副边输入对其状态进行采样，并将其传输至原边。在副边激活一个传播延迟之后，输出有效。

由于副边的充电速率受软启动周期、负载条件、输入电压及所选输出电压水平的影响，因此，在设计过程中需注意在进行有效数据传输前保证转换器稳定工作。

移除  $V_{CC}$  的电源之后，当达到 UVLO 电平时，原边的转换器和耦合器关断。副边停止接收供电，开始放电。在达到 UVLO 电位前，副边的输出维持在它们从原边收到的上一状态，而输出端处于默认低电平状态；当输出端检测到无输入信号，且在副边电源达到 UVLO 前，输出端处于默认状态。

## 隔离寿命

所有的隔离结构在长时间的电压作用下，最终会被破坏。隔离衰减率由施加在隔离上的电压波形的参数决定。ADI 公司进行一系列广泛的评估来确定 ADM347x 内部隔离结构的寿命。加速寿命测试是用超过额定连续工作电压的电压进行。确定多种工作条件下的加速系数，利用这些系数可以计算实际工作电压下的失效时间。表 11 中显示的值总结了几种工作条件下 50 年工作寿命的峰值电压。在很多情况下，代理测试认证的工作电压比 50 年工作寿命电压更高。工作电压高于列出的使用寿命电压时会引起隔离的过早失效。

ADuM347x 的隔离寿命由施加在隔离栅上的电压波形决定。iCoupler 隔离结构度以不同速率衰减，这由波形是否为双极性交流 / 直流或单极性交流决定。图 46、图 47 和图 48 显示这些不同隔离电压的波形。

双极性交流电压是最苛刻的环境。在双极性交流条件下的 50 年工作寿命决定了 ADI 推荐的最大工作电压。

在单极性交流或者直流电压的情况下，隔离应力显然低得多。此工作模式在能够获得 50 年工作时间的的前提下，允许更高的工作电压。表 11 中列出的工作电压在维持 50 年最低工作寿命的前提下，提供了符合单极性交流或者直流电

压情况的工作电压。任何与图 47 或图 48 不一致的交叉隔离电压波形都应被认为是双极性交流波形，其峰值电压应限制在表 11 中列出的 50 年工作寿命电压以下。

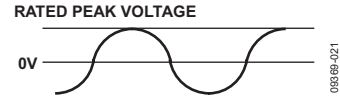


图 46. 双极性交流波形

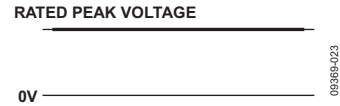
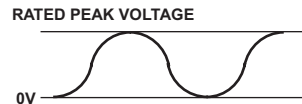


图 47. 直流波形



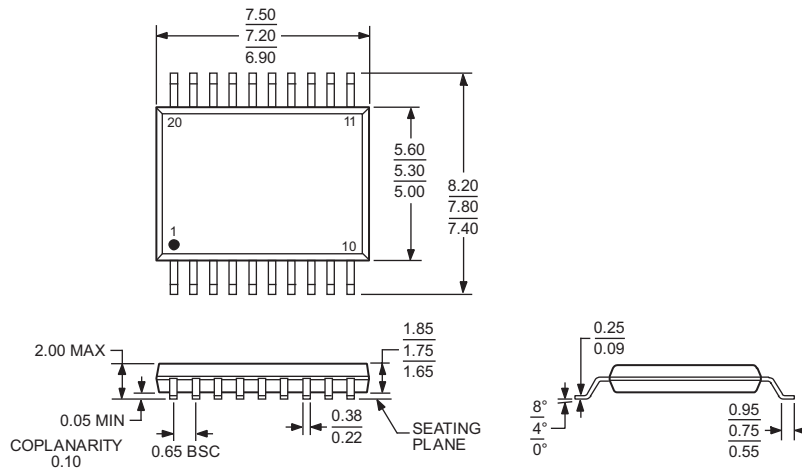
**NOTES:**  
 1. THE VOLTAGE IS SHOWN SINUSOIDAL FOR ILLUSTRATION PURPOSES ONLY. IT IS MEANT TO REPRESENT ANY VOLTAGE WAVEFORM VARYING BETWEEN 0 AND SOME LIMITING VALUE. THE LIMITING VALUE CAN BE POSITIVE OR NEGATIVE, BUT THE VOLTAGE CANNOT CROSS 0V.

069B9-022

图 48. 单极性交流波形

# ADuM3470/ADuM3471/ADuM3472/ADuM3473/ADuM3474

## 外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-150-AE

06/0106-A

图 49. 20 引脚紧缩小型封装 [SSOP]  
(RS-20)

图示尺寸单位 : mm

## 订购指南

型号 <sup>1, 2</sup>	输入数, V <sub>CC</sub> 侧	输入数, V <sub>ISO</sub> 侧	最大数 据速率 (Mbps)	最大传播 延迟, 5 V (ns)	最大脉冲 宽度失真 (ns)	温度范围 (°C)	封装描述	封装选项
ADuM3470ARSZ	4	0	1	100	40	-40 至 +105	20 引脚 SSOP 封装	RS-20 接口
ADuM3470CRSZ	4	0	25	60	6	-40 至 +105	20 引脚 SSOP 封装	RS-20 接口
ADuM3471ARSZ	3	1	1	100	40	-40 至 +105	20 引脚 SSOP 封装	RS-20 接口
ADuM3471CRSZ	3	1	25	60	6	-40 至 +105	20 引脚 SSOP 封装	RS-20 接口
ADuM3472ARSZ	2	2	1	100	40	-40 至 +105	20 引脚 SSOP 封装	RS-20 接口
ADuM3472CRSZ	2	2	25	60	6	-40 至 +105	20 引脚 SSOP 封装	RS-20 接口
ADuM3473ARSZ	1	3	1	100	40	-40 至 +105	20 引脚 SSOP 封装	RS-20 接口
ADuM3473CRSZ	1	3	25	60	6	-40 至 +105	20 引脚 SSOP 封装	RS-20 接口
ADuM3474ARSZ	0	4	1	100	40	-40 至 +105	20 引脚 SSOP 封装	RS-20 接口
ADuM3474CRSZ	0	4	25	60	6	-40 至 +105	20 引脚 SSOP 封装	RS-20 接口

<sup>1</sup> 可提供卷带和卷盘形式。RL 后缀表示 7" (500 片) 卷带和卷盘选项。

<sup>2</sup> Z = 符合 RoHS 标准的器件。