

主要特性

可配置3A/3A或3A/2A双路输出负载组合或合并为6A单路输出负载

高效率：可达95%

输入电压(V_{IN})：2.75V至5.5V

可选固定输出电压：0.8V、1.2V、1.5V、1.8V、2.5V、3.3V

或可调输出电压（最低0.6V）

±1.5%精度基准电压源

可选开关频率：300kHz、600kHz、1.2MHz或可在200kHz至2MHz同步

MOSFET驱动电路斜率经过优化，可降低电磁干扰

外部同步输入或内部时钟输出

两相、180°相移PWM通道

快速瞬态响应电流模式

轻负载时以脉冲跳跃模式或强制PWM模式工作

输入欠压闭锁(UVLO)

独立使能输入和电源良好输出指示

过流和热过载保护

可编程软启动

32引脚5mm×5mmLFCSP封装

应用

终端负载调节器

电信和网络系统

消费类电子设备

工业和仪器仪表

医疗

概述

ADP2116是一款多功能同步降压开关调节器，可满足各种客户终端负载的要求。两个PWM通道既可以配置为分别提供3A和3A(或3A/2A)电流的两路独立输出，也可以配置为提供6A电流的单路交错式输出。为降低输入纹波电流和输入电容，两个PWM通道的相位偏移180°。

ADP2116可提供高效率，开关频率最高可达2MHz。在轻负载时，ADP2116可以设置为以脉冲跳跃模式工作，以获得更高效率，或者以强制PWM模式工作，以使用在对噪音敏感的应用场合。

ADP2116的驱动电路斜率经过优化设计，可降低电磁辐射，因而可以为敏感的高性能信号链电路提供电源。开关频率可以设置为300kHz、600kHz、1.2MHz，或者与外部

典型应用电路

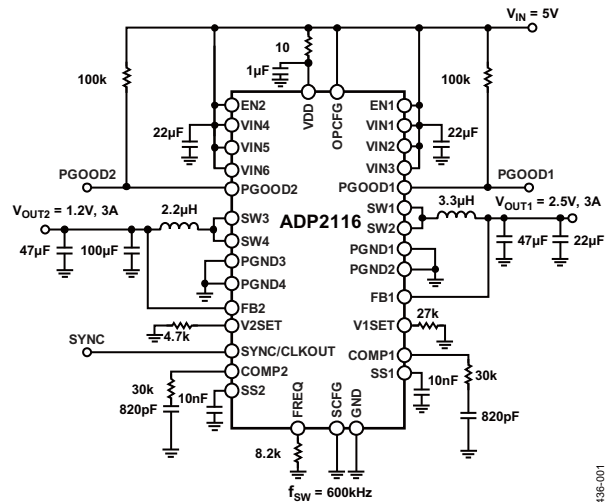


图1

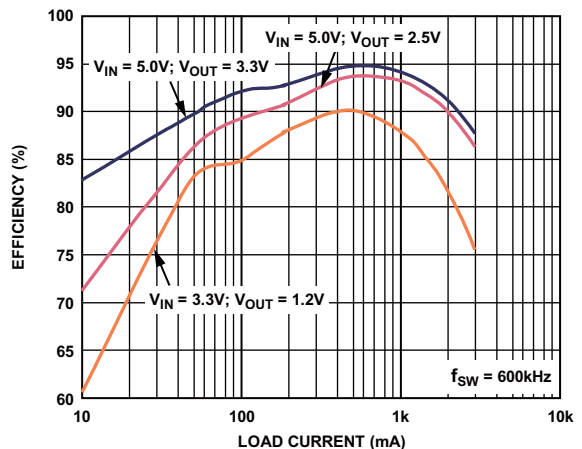


图2.典型效率与负载电流的关系

时钟同步，以便将系统噪声降至最低。双向同步引脚也可以配置为90°错相输出时钟，从而可以实现可堆叠多相功率解决方案。

ADP2116输入电压范围为2.75V至5.5V；借助外部电阻，可以独立设置各通道的固定输出电压(0.8V、1.2V、1.5V、1.8V、2.5V或3.3V)。如果使用电阻分压器，则输出电压可设为低至0.6V。该器件的工作温度范围为-40°C至+125°C结温范围。

Rev. 0

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

ADI中文数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700
Fax: 781.461.3113

©2009 Analog Devices, Inc. All rights reserved.

www.analog.com

目录

特性	1	热过载保护	22
应用	1	最大占空比工作	22
概述	1	同步	22
应用电路	1	转换器配置	23
修订历史	2	选择输出电压	23
技术规格	3	设置振荡器频率	24
绝对最大额定值	5	同步和CLKOUT	24
ESD警告	5	工作模式配置	25
引脚配置和功能描述	6	外部元件选择	26
典型工作特性	8	输入电容选择	26
电压与负载调整率	9	VDDRC滤波器	26
电源电流	13	电感选择	26
负载瞬态响应	14	输出电容选择	27
基本功能	15	控制环路补偿	28
波特图	18	设计示例	29
简化功能框图	19	通道1配置与组件选择	29
工作原理	20	通道2配置与组件选择	30
控制架构	20	系统配置	31
欠压闭锁(UVLO)	20	应用电路	32
使能/禁用控制	20	功耗与散热考虑	34
软启动	20	电路板布局建议	35
电源良好	21	外形尺寸	36
脉冲跳跃模式	21	订购指南	36
打嗝模式电流限制	22		

修订历史

2009年10月—版本0:初始版

技术规格

如未特别指定，则VDD = VINx = EN1 = EN2 = 5.0V。除非另有说明，最大规格值和最小规格值相对于-40°C至+125°C。典型值为T_J = 25°C下。所有极端温度限值都采用标准统计质量控制通过相关性予以保证。

表1

参数	符号	条件	最小值	典型值	最大值	单位
电源						
VDD偏置电压	V _{DD}		2.75		5.5	V
欠压闭锁阈值	UVLO	V _{DD} 上升 V _{DD} 下降		2.65	2.75	V
欠压闭锁迟滞			2.35	2.47		V
静态电流	I _{DD,CH1}	EN1 = VDD = 5 V, EN2 = GND, V _{FB1} = VDD, OPCFG = GND		0.18		V
	I _{DD,CH2}	EN2 = VDD = 5 V, EN1 = GND, V _{FB2} = VDD, OPCFG = GND		1.7	2.5	mA
	I _{DD,CH1 + CH2}	EN1 = EN2 = VDD = 5 V, V _{FB2} = V _{FB1} = VDD, OPCFG = GND		3.0	4.0	mA
关断电流	I _{DD,SD}	EN1 = EN2 = GND, VDD = VINx = 2.75 V to 5.5 V, T _J = -40°C to +115°C		1.0	10	μA
误差积分器(跨导运算放大器)						
FB1、FB2输入偏置电流	I _{FB}	可调输出、V _{FBX} = 0.6V、V1SET、 V2SET = VDD或通过82kΩ电阻接地 固定输出、V _{FBX} = 1.2V、V1SET、 V2SET通过4.7kΩ电阻接地		1	65	nA
				11	15	μA
跨导	g _m			550		μA/V
比较器电压范围						
比较器零电流阈值	V _{COMP,ZCT}	通过设计保证。		1.12		V
比较器箝位高电压	V _{COMP,HI}	VDD = VINx = 2.75 V至5.5 V		2.36	2.45	V
比较器箝位低电压	V _{COMP,LO}	VDD = VINx = 2.75 V至5.5 V	0.65	0.70		V
输出特性						
输出电压精度	V _{FB}	可调输出、T _J = 25°C、V1SET、 V2SET = VDD或通过82kΩ电阻接地 可调输出、T _J = -40°C至+125°C、V1SET、 V2SET = VDD或通过82kΩ电阻接地	0.597	0.600	0.603	V
	V _{FB,ERROR}	固定输出、T _J = 25°C、V1SET、V2SET = GND 或通过4.7kΩ/8.2kΩ/15kΩ/27kΩ/47kΩ 电阻接地 固定输出、T _J = -40°C至+125°C、V1SET、 V2SET = GND或通过4.7kΩ/8.2kΩ/15kΩ/ 27kΩ/47kΩ电阻接地	-1.0		+1.0	%
			-1.5		+1.5	%
输入电压调整率		VDD = VINx = 2.75 V至5.5 V		0.05		%/V
负载调整率		VDD = VINx = 2.75 V至5.5 V		0.03		%/A
振荡器						
开关频率	f _{SW}	所有振荡器参数的电压环境为 VDD = 2.75V至5.5V FREQ与GND连接 FREQ通过8.2kΩ电阻接地 FREQ通过27kΩ电阻接地	255	300	345	kHz
			510	600	690	kHz
			1020	1200	1380	kHz
同步频率范围	f _{SYNC}	f _{SYNC} = 2 × f _{SW} FREQ与GND连接 FREQ通过8.2kΩ电阻接地 FREQ通过27kΩ电阻接地	400		1000	kHz
			800		2000	kHz
			1600		4000	kHz
同步输入脉冲宽度			100			ns

ADP2116

参数	符号	条件	最小值	典型值	最大值	单位
SYNC引脚与GND之间的电容	C _{SYNC}			5		pF
SYNC输入逻辑低电平	V _{IL_SYNC}				0.8	V
SYNC输入逻辑高电平	V _{IH_SYNC}		2.0			V
通道间的相移				180		度
CLKOUT频率	f _{CLKOUT}	f _{CLKOUT} = 2 × f _{SW} FREQ与GND连接 FREQ通过8.2kΩ电阻接地 FREQ通过27kΩ电阻接地	510 1020 2040	600 1200 2400	690 1380 2760	kHz kHz kHz
CLKOUT正向脉冲时间	t _{CLKOUT}		100			ns
CLKOUT上升或下降时间		C _{CLKOUT} = 20 pF		10		ns
电流限值						
峰值输出电流限值(通道1)	I _{LIMIT1}	所有电流限值参数的电压环境为 VDD=VINx=2.75V至5.5V OPCFG与VDD连接, 或者通过82kΩ电阻接地	3.5	4.5	5.3	A
峰值输出电流限值(通道2)	I _{LIMIT2}	OPCFG与VDD连接, 或者通过82kΩ电阻接地 OPCFG通过47kΩ/27kΩ电阻接地	3.5 2.4	4.5 3.3	5.3 4.0	A A
电流检测放大器增益	G _{CS}			4		A/V
打嗝时间		f _{SW} = 300 kHz	10	13.6	17	ms
进入打嗝模式前的累计 电流限值周期数				8		周期
开关节点特性						
高端, P沟道R _{DSON} ¹		VDD = VINx = 3.3 V VDD = VINx = 5.0 V		68 52		mΩ mΩ
低端, N沟道R _{DSON} ¹		VDD = VINx = 3.3 V VDD = VINx = 5.0 V		32 27		mΩ mΩ
开关最小导通时间	SW _{ON MIN}	VDD = VINx = 2.75 V至5.5 V		107		ns
SWx最小关断时间	SW _{OFF MIN}	VDD = VINx = 5.5 V VDD = VINx = 2.75 V		192 255		ns ns
SWx最大泄漏电流		VDD = VINx = 2.75 V至5.5 V, ENx = GND, T _J = -40°C至+115°C		0.1	15	μA
使能输入						
EN1、EN2逻辑低电平	EN _{LO}	VDD = VINx = 2.75 V至5.5 V			0.8	V
EN1、EN2逻辑高电平	EN _{HI}	VDD = VINx = 2.75 V至5.5 V	2.0			V
EN1、EN2输入泄漏电流	I _{EN_LEAK}	VDD = VINx = ENx = 2.75 V至5.5 V, T _J = -40°C至+115°C		0.1	1	μA
热关断						
热关断阈值	T _{TMSD}			150		°C
热关断迟滞				25		°C
软启动						
SS1、SS2引脚电流	I _{SS1} , I _{SS2}	VDD = VINx = 2.75 V至5.5 V, V _{SS} = 0 V	4.8	6.0	7.8	μA
软启动阈值电压	V _{SS_THRESH}	VDD = VINx = 2.75 V至5.5 V		0.65		V
软启动下拉电流		VDD = VINx = 2.75 V至5.5 V, EN = GND	0.5			mA
电源良好指示						
过压PGOODx上升阈值 ²				116		%
过压PGOODx下降阈值 ²			100	108	114	%
欠压PGOODx上升阈值 ²			85	92	97	%
欠压PGOODx下降阈值 ²				84		%
PGOODx延迟				50		μs
PGOODx泄漏电流		V _{PGOODx} = VDD		0.1	1	μA
PGOODx低饱和电压		I _{PGOODx} = 1 mA		50	110	mV

¹ 引脚对引脚测量。

² 阈值以标称输出电压的百分比表示。

绝对最大额定值

表2

参数	额定值
VDD至GND	-0.3 V至+6 V
VIN1, VIN2, VIN3, VIN4, VIN5, VIN6至 PGND1, PGND2, PGND3, PGND4	-0.3 V至+6 V
EN1, EN2, SCFG, FREQ, SYNC/CLKOUT, PGOOD1, PGOOD2, V1SET, V2SET, COMP1, COMP2, SS1, SS2至GND	-0.3 V至(VDD + 0.3 V)
FB1, FB2至GND	-0.3 V至+3.6 V
SW1, SW2, SW3, SW4至PGND1, PGND2, PGND3, PGND4	-0.3 V至(VDD + 0.3 V)
PGND1, PGND2, PGND3, PGND4至GND	±0.3 V
VIN1, VIN2, VIN3, VIN4, VIN5, VIN6至VDD	±0.3 V
θ_{JA} 、JEDEC1S2PPCB、自然对流	34°C/W
工作结温范围	-40°C至+125°C
存储温度范围	-65°C至+150°C
最大引脚焊接温度(10秒)	260°C

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定应力值，不涉及器件在这些或任何其它条件下超出本技术规格指标的功能性操作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

绝对最大额定值仅单独应用，不组合使用。

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述

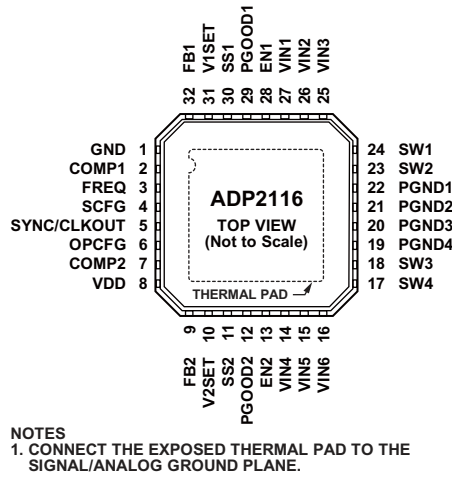


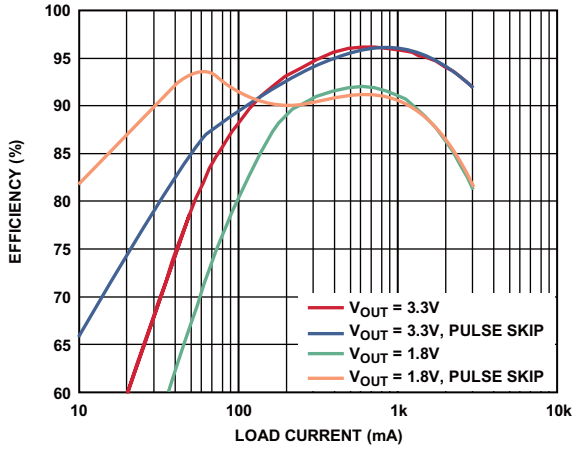
图3. 引脚配置

表3. 引脚功能描述

引脚编号	引脚名称	描述
1	GND	内部模拟、数字电路的接地引脚。在连接到电源地前，将GND连接到数字/模拟接地层。
2	COMP1	通道1的误差放大器输出引脚。在COMP1与GND之间连接一个串联RC网络，以便补偿通道1的控制环路。为实现多相操作，须将COMP1和COMP2连接在一起。
3	FREQ	频率选择输入引脚。在该引脚与GND之间连接一个电阻，以便设置适当的开关频率(见表5)。
4	SCFG	同步配置输入。SCFG可将SYNC/CLKOUT引脚配置为输入或输出引脚。将该引脚连接到VDD，以便将SYNC/CLKOUT配置为输出端。将该引脚连接到GND，以便将SYNC/CLKOUT配置为输入端。
5	SYNC/CLKOUT	外部同步输入/内部时钟输出引脚。此双向引脚利用SCFG引脚进行配置(见引脚4的详细说明)。该引脚配置为输出引脚时，其上可提供相移90°、相当于两倍开关频率的缓冲时钟。该引脚配置为输入引脚时，可接收与转换器同步的外部时钟。为获得稳定工作，须将引脚3描述中提到的频率选择电阻设置为接近期望开关频率(参见“设置振荡器频率”部分)。
6	OPCFG	工作配置输入。将该引脚与VDD相连，或者通过一个电阻与GND相连，以便根据表7来设置工作系统模式。该引脚可用于选择每个电源通道的峰值电流限制或使能/禁用脉冲跳跃模式。
7	COMP2	通道2的误差放大器输出引脚。在COMP2与GND之间连接一个串联RC网络，以便补偿通道2的控制环路。为实现多相操作，须将COMP1和COMP2连接在一起。
8	VDD	电源输入引脚。ADP2116内部电路的电源。在VDD与VINx之间尽可能靠近ADP2116处放置一个10Ω电阻。借助一个1μF或者更大的电容将VDD旁路至GND。
9	FB2	通道2的反馈电压输入引脚。若要获得固定输出电压，将FB2与V _{OUT2} 相连。要得到可调输出电压，可将该引脚与位于V _{OUT2} 和GND之间的电阻分压器相连。可调电压选项的基准电压为0.6V。采用多相配置时，应将引脚FB2和引脚FB1连接在一起后接至V _{OUT} 。
10	V2SET	通道2的输出电压设置引脚。要选择V _{OUT2} 的固定输出电压(0.8V、1.2V、1.5V、1.8V、2.5V或3.3V)，须借助一个电阻将该引脚与GND相连(详细说明见表4)。要选择V _{OUT2} 的可调输出电压，须通过一个82kΩ电阻将该引脚与GND相连，或者将该引脚直接连到VDD(取决于所需的输出电压)。
11	SS2	通道2的软启动输入引脚。在SS2与GND之间放置一个电容，以设置软启动周期。若电容为10nF，则软启动周期为1ms。为实现多相配置，须将SS2与SS1相连。
12	PGOOD2	通道2的开漏电源良好输出引脚。将一个100kΩ上拉电阻连接到VDD或者任一电压不高于5.5V的引脚，则当通道2超出调节范围时，PGOOD2引脚处于低电平状态。
13	EN2	通道2的使能输入引脚。将EN2驱动至高电平状态，可打开通道2的转换器；将EN2驱动至低电平状态，可关闭通道2的转换器。将EN2与VDD相连，以便通过VDD启动。采用多相配置时，须将EN2与EN1相连。

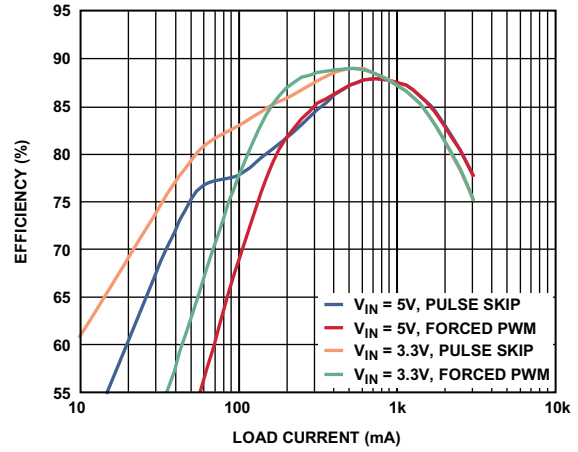
引脚编号	引脚名称	描述
14	VIN4	电源输入引脚。通道2的高端内部功率MOSFET电源。
15	VIN5	电源输入引脚。通道2的高端内部功率MOSFET电源。
16	VIN6	电源输入引脚。通道2的高端内部功率MOSFET电源。
17	SW4	开关节点输出引脚。通道2的P沟道功率开关和N沟道同步整流器的漏极。 将SW3与SW4相连，然后，在开关节点与输出电压端之间连接一个输出LC滤波器。
18	SW3	开关节点输出引脚。通道2的P沟道功率开关和N沟道同步整流器的漏极。 将SW3与SW4相连，然后，在开关节点与输出电压之间连接输出LC滤波器。
19	PGND4	电源地。通道2的低端内部功率MOSFET电源。
20	PGND3	电源地。通道2的低端内部功率MOSFET电源。
21	PGND2	电源地。通道1的低端内部功率MOSFET电源。
22	PGND1	电源地。通道1的低端内部功率MOSFET电源。
23	SW2	开关节点输出引脚。通道1的P沟道功率开关和N沟道同步整流器的漏极。将SW1与SW2相连， 然后，在开关节点与输出电压之间连接输出LC滤波器。
24	SW1	开关节点输出引脚。通道1的P沟道功率开关和N沟道同步整流器的漏极。将SW1与SW2相连， 然后，在开关节点与输出电压之间连接输出LC滤波器。
25	VIN3	电源输入引脚。通道1的高端内部功率MOSFET电源。
26	VIN2	电源输入引脚。通道1的高端内部功率MOSFET电源。
27	VIN1	电源输入引脚。通道1的高端内部功率MOSFET电源。
28	EN1	通道1的使能输入引脚。将EN1驱动至高电平状态，可打开通道1的转换器；将EN1驱动至低电平状态， 可关闭通道1的转换器。将EN1与VDD相连，以便通过VDD启动。采用多相配置时，须将EN1与EN2相连。
29	PGOOD1	通道1的开漏电源良好输出引脚。将一个100kΩ上拉电阻连接到VDD或者任一电压不高于5.5V的引脚， 则当通道1超出调节范围时，PGOOD1引脚处于低电平状态。
30	SS1	通道1的软启动输入引脚。在SS1与GND之间放置一个电容，以设置软启动周期。 若电容为10nF，则软启动周期为1ms。为实现多相配置，须将SS1与SS2相连。
31	V1SET	通道1的输出电压设置引脚。要选择 V_{OUT1} 的固定输出电压(0.8V、1.2V、1.5V、1.8V、2.5V或3.3V)， 须借助一个电阻将该引脚与GND相连(详细说明见表4)。要选择 V_{OUT1} 的可调输出电压， 须通过一个82kΩ电阻将该引脚与GND相连，或者将该引脚直接连到VDD(取决于所需的输出电压)。
32	FB1	通道1的反馈电压输入引脚。若要获得固定输出电压，将FB1与 V_{OUT1} 相连。要得到可调输出电压， 可将该引脚与位于 V_{OUT1} 和GND之间的电阻分压器相连。采用多相配置时， 应将引脚FB1和引脚FB2连接在一起后接至 V_{OUT} 。
	EP	裸露热焊盘。将裸露热焊盘接到信号/模拟接地层。

典型工作特性



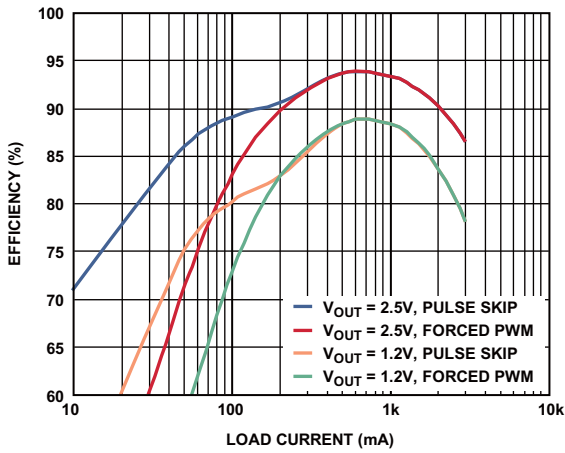
08438-004

图4效率与负载的关系($V_{IN}=5V$ 、 $f_{SW}=300kHz$;
 $V_{OUT}=3.3V$ 、CooperBussmann电感DR1050-8R2-R、 $8.2\mu H$ 、 $15m\Omega$;
 $V_{OUT}=1.8V$ 、TOKO电感FDV0620-4R7M、 $4.7\mu H$ 、 $53m\Omega$)



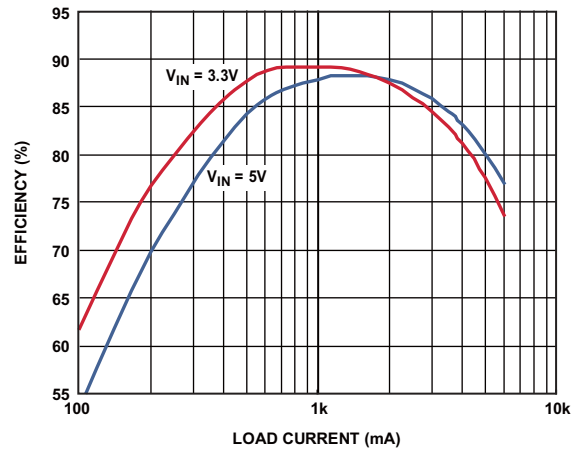
08438-006

图6效率与负载的关系($V_{OUT}=1.2V$ 、 $f_{SW}=1.2MHz$;
 TOKO电感FDV0620-1R0M、 $1.0\mu H$ 、 $14m\Omega$)



08438-005

图5效率与负载的关系($V_{IN}=5V$ 、 $f_{SW}=600kHz$;
 $V_{OUT}=2.5V$ 、TOKO电感FDV0620-3R3M、 $3.3\mu H$ 、 $40m\Omega$;
 $V_{OUT}=1.2V$ 、TOKO电感FDV0620-2R2M、 $2.2\mu H$ 、 $30m\Omega$)



08438-007

图7效率，双相组合输出($V_{OUT}=1.2V$ 、 $f_{SW}=1.2MHz$;
 TOKO电感FDV0620-1R0M、 $1.0\mu H$ 、 $14m\Omega$)

电压与负载调整率

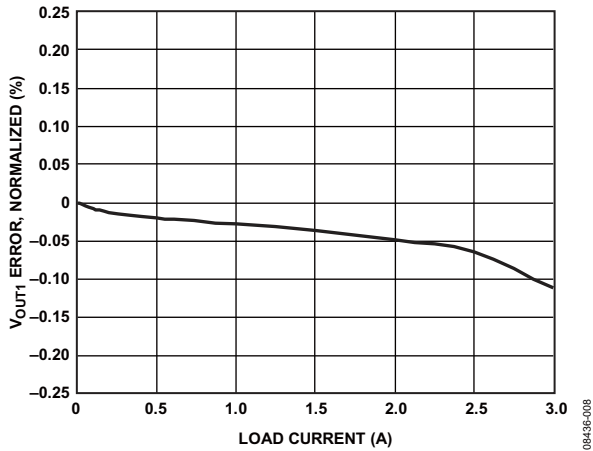


图8.负载调整率(通道1): $V_{IN}=5V$ 、 $f_{SW}=600kHz$ 、 $T_A=25^{\circ}C$

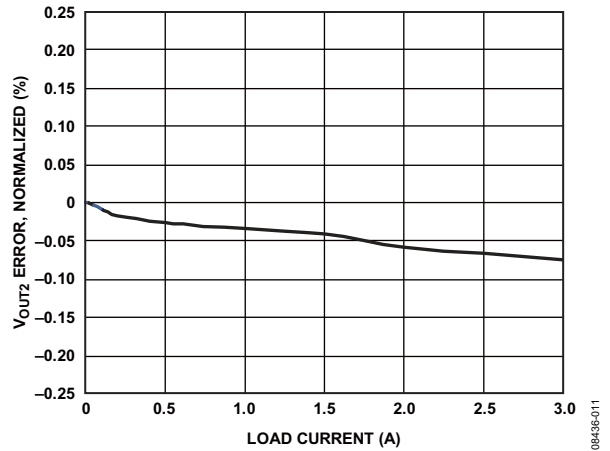


图11.负载调整率(通道2): $V_{IN}=5V$ 、 $f_{SW}=600kHz$ 、 $T_A=25^{\circ}C$

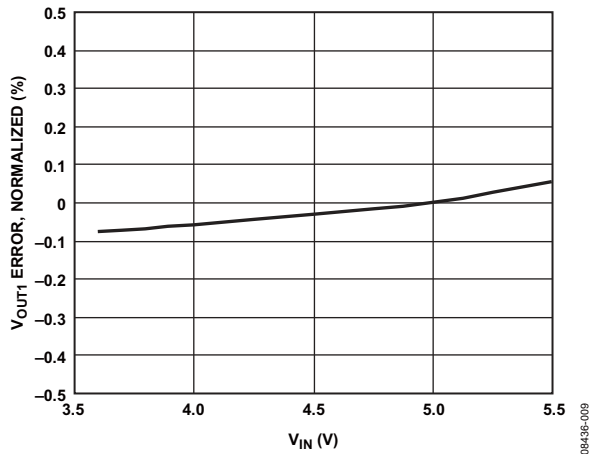


图9.电压调整率(通道1): 负载电流为3A、 $f_{SW}=600kHz$

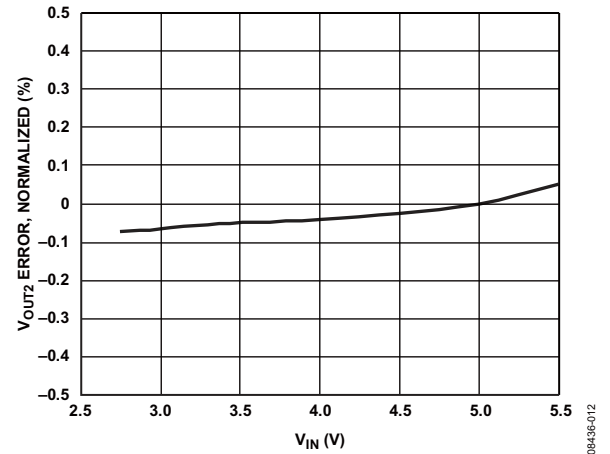


图12.电压调整率(通道2): 负载电流为3A、 $f_{SW}=600kHz$

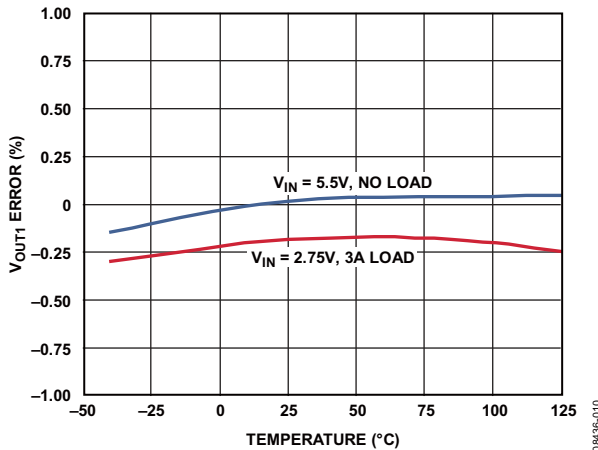


图10.输出电压误差与温度的关系(通道1):
 $V_{OUT}=0.6V$ 、 $f_{SW}=600kHz$

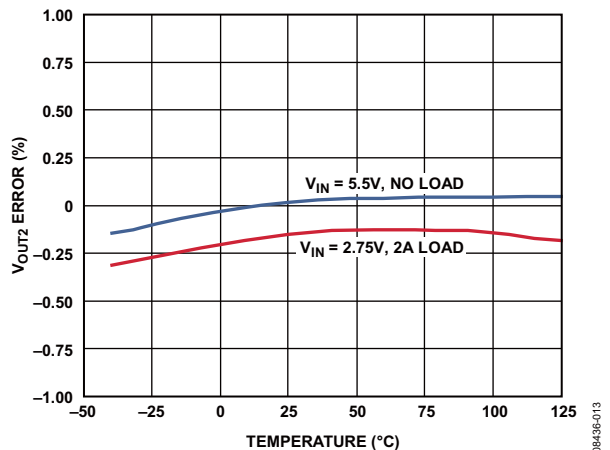


图13.输出电压误差与温度的关系(通道2):
 $V_{OUT}=1.5V$ 、 $f_{SW}=600kHz$

ADP2116

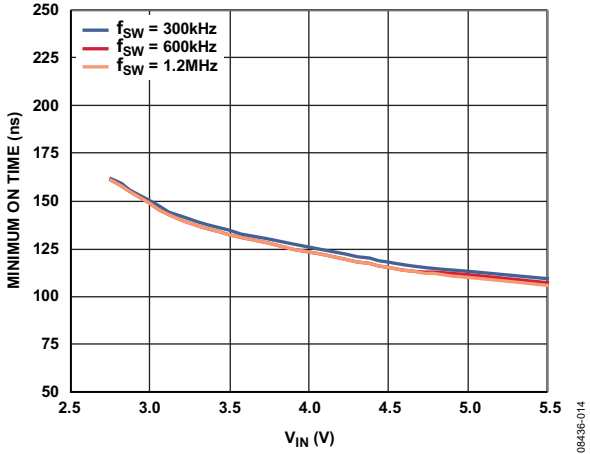


图14.最小导通时间、开环，包括死区

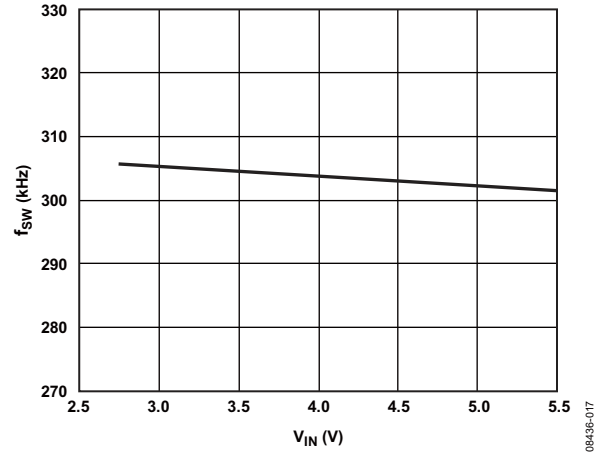


图17.开关频率与输入电压的关系($f_{SW}=300\text{kHz}$)

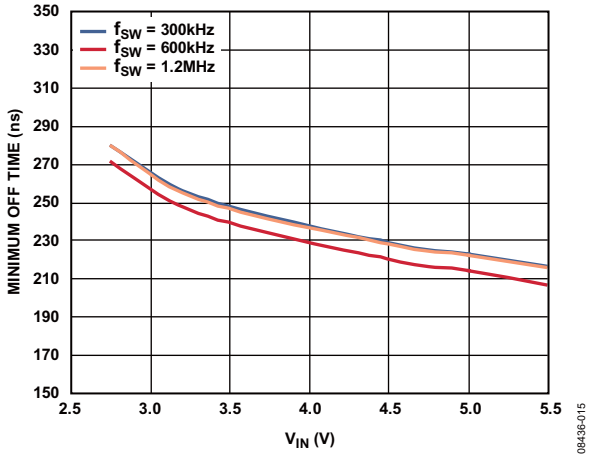


图15.最小关断时间、开环，包括死区

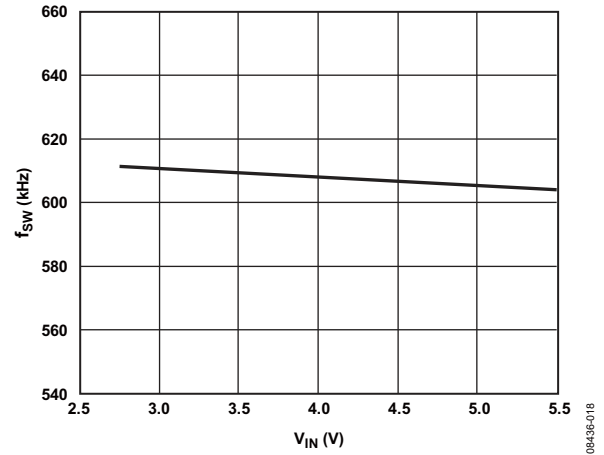


图18.开关频率与输入电压的关系($f_{SW}=600\text{kHz}$)

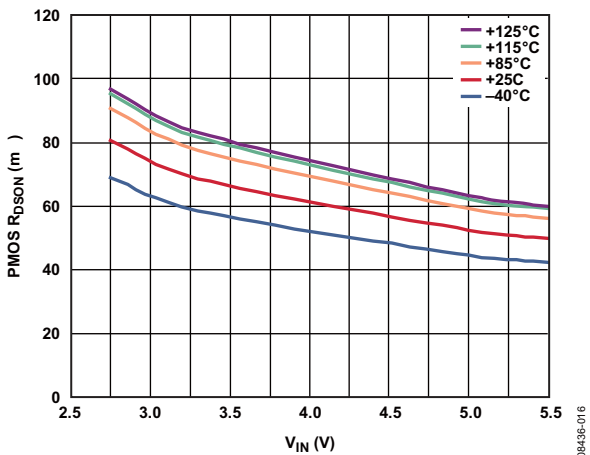


图16.高端PMOS电阻与输入电压的关系，包括金线

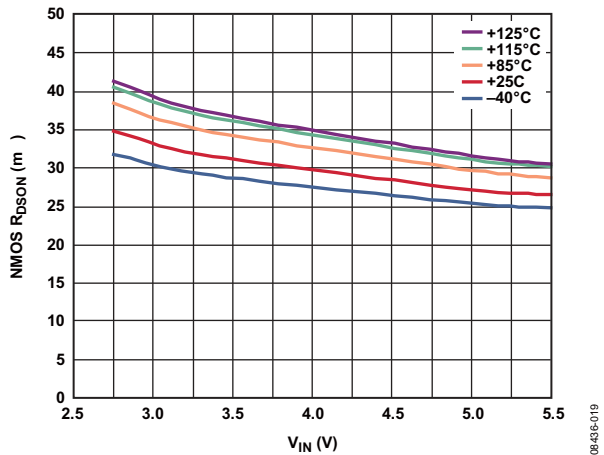


图19.低端NMOS电阻与输入电压的关系，包括金线

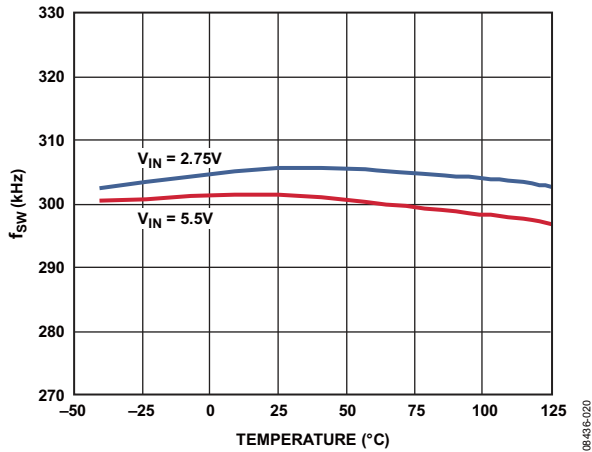


图20. 开关频率与温度的关系 ($f_{sw}=300\text{kHz}$)

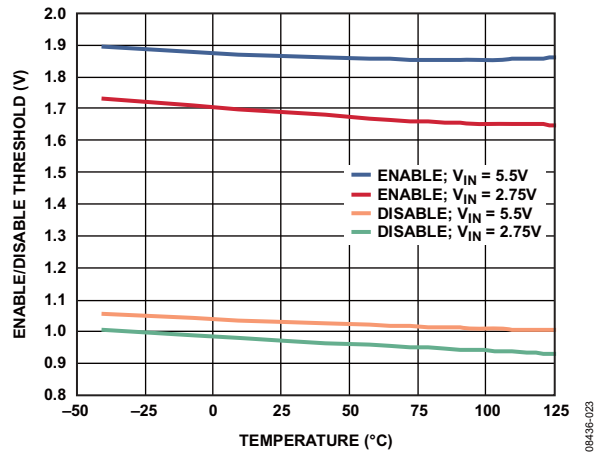


图23. 使能/禁用阈值与温度的关系

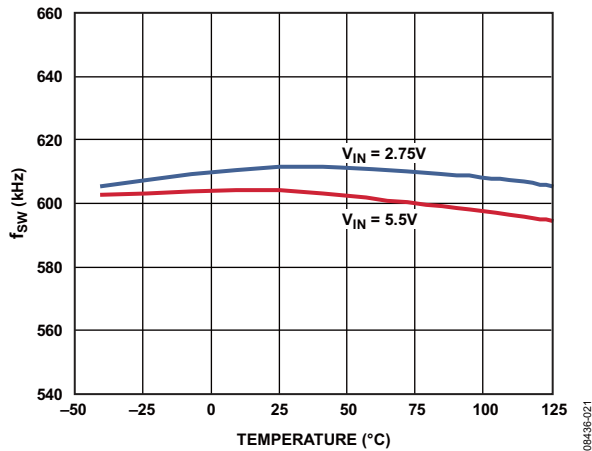


图21. 开关频率与温度的关系 ($f_{sw}=600\text{kHz}$)

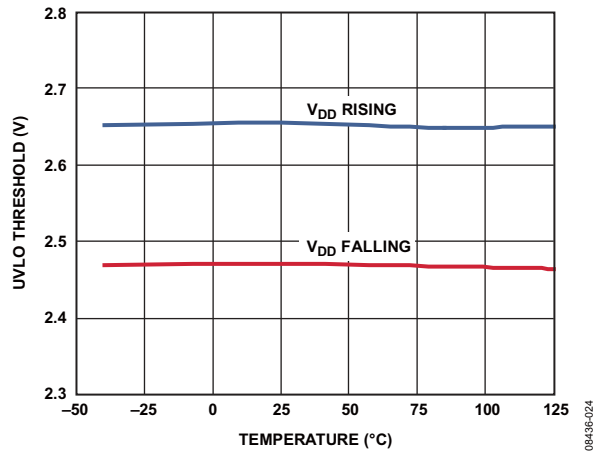


图24. 欠压闭锁(UVLO)阈值与温度的关系

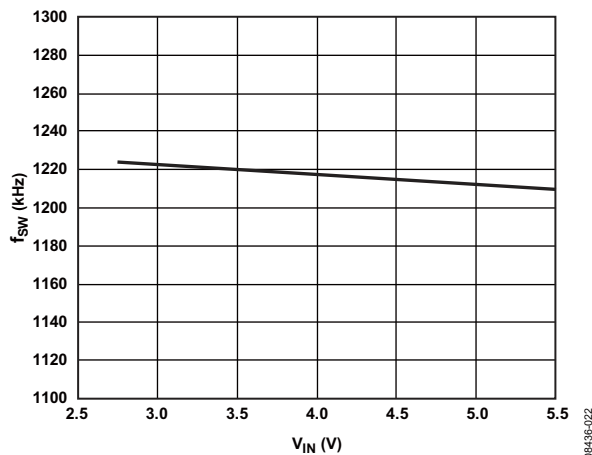


图22. 开关频率与输入电压的关系 ($f_{sw}=1.2\text{MHz}$)

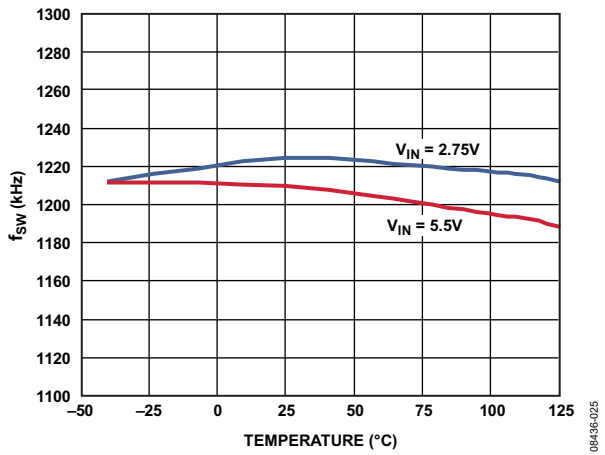


图25. 开关频率与温度的关系 ($f_{sw}=1.2\text{MHz}$)

ADP2116

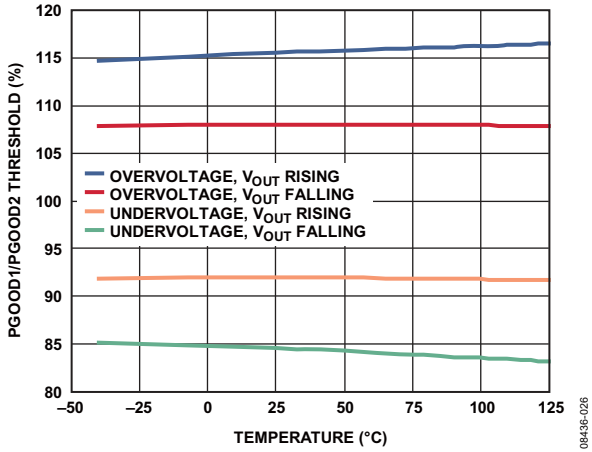


图26.PGOOD1/PGOOD2阈值与温度的关系

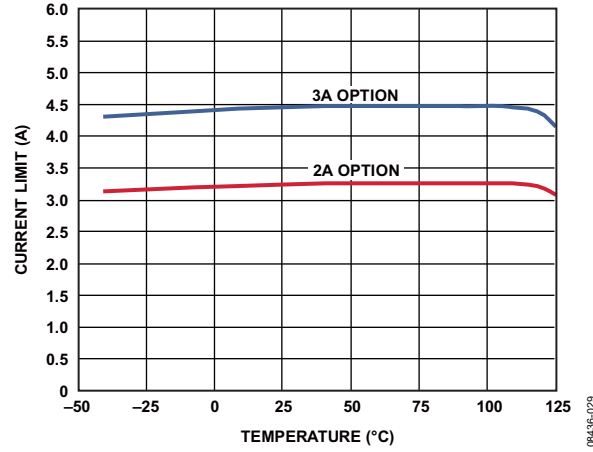


图29.峰值电流限值与温度的关系 ($V_{IN}=5V$)

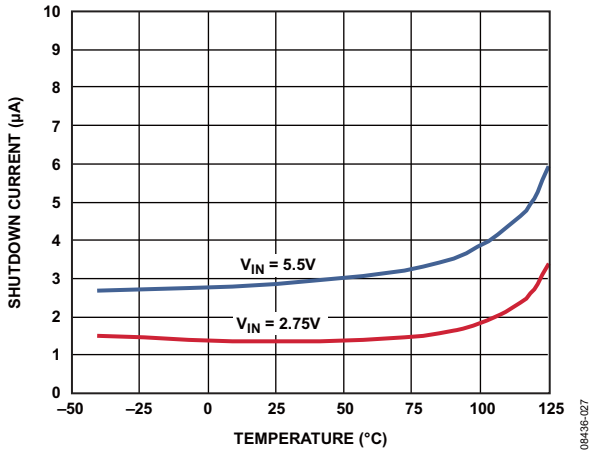


图27.关断电流与温度的关系

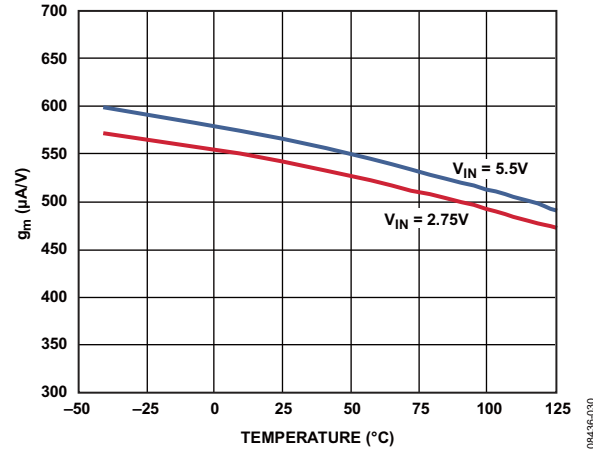


图30. g_m 与温度的关系

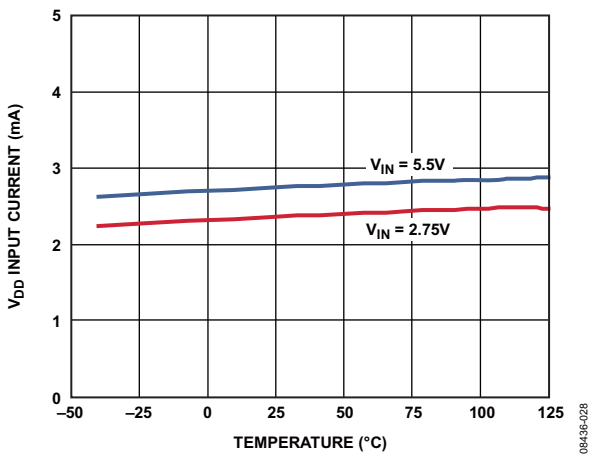


图28. V_{DD} 输入电流与温度的关系 (非开关状态)

电源电流

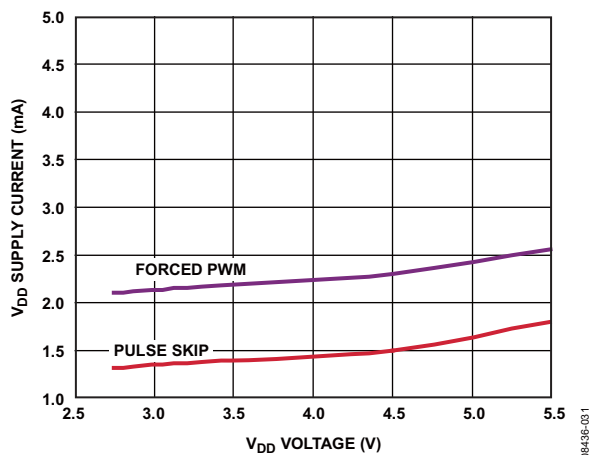


图31. V_{DD} 电源电流 (无负载, 通道1):
 $V_{OUT1}=1.5V$ (通道2): 关闭、 $f_{SW}=1.2MHz$

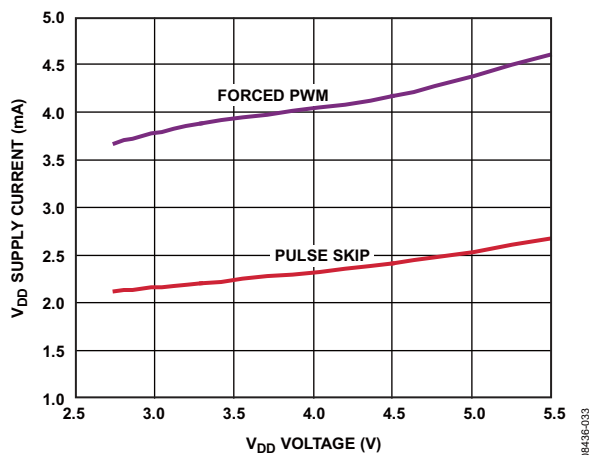


图33. V_{DD} 电源电流(无负载, 通道1):
 $V_{OUT1}=1.5V$ (通道2): $V_{OUT2}=0.8V$ 、 $f_{SW}=1.2MHz$

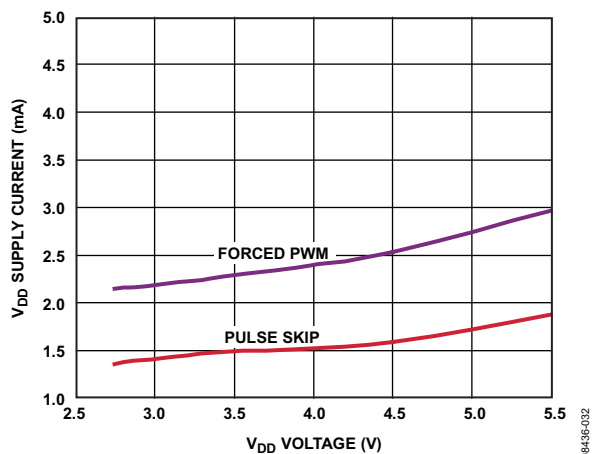


图32. V_{DD} 电源电流 (无负载, 通道2):
 $V_{OUT2}=0.8V$ (通道1): 关闭、 $f_{SW}=1.2MHz$

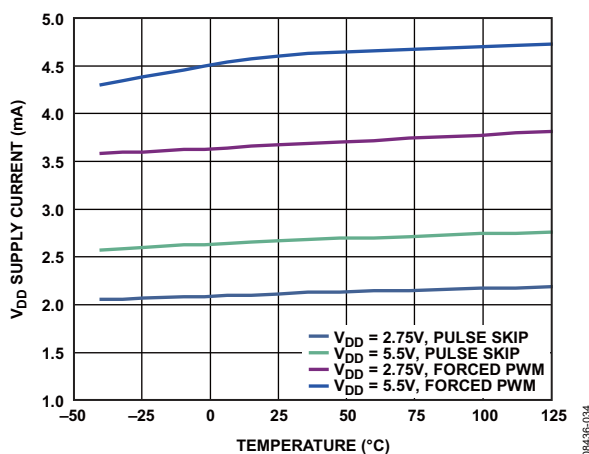


图34. V_{DD} 电源电流与温度的关系 (通道1):
 $V_{OUT1}=1.5V$ (通道2): $V_{OUT2}=0.8V$ 、 $f_{SW}=1.2MHz$

ADP2116

负载瞬态响应

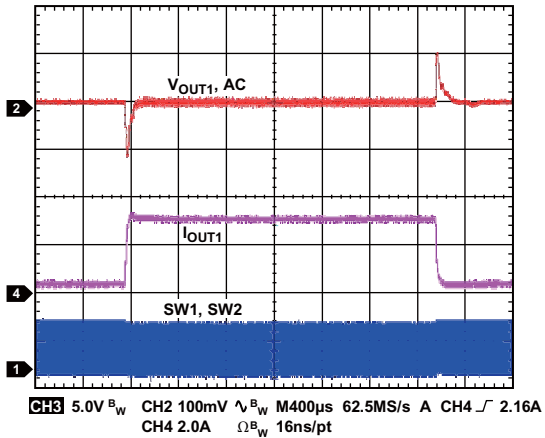


图35.在脉冲跳跃模式下的负载瞬态响应
(通道1): 0.3A至3A负载阶跃, $V_{IN}=5V$, $V_{OUT}=2.5V$, $f_{SW}=600kHz$
(电路详情见表12)

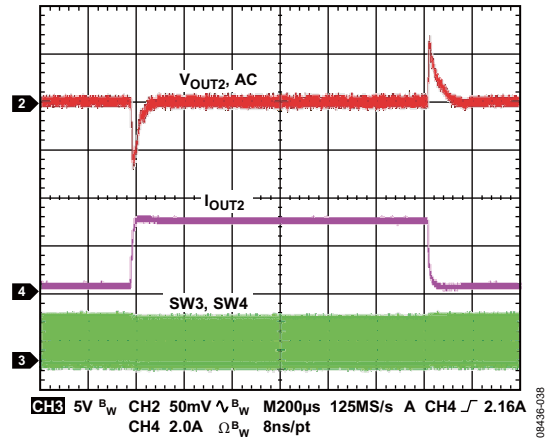


图38.在脉冲跳跃模式下的负载瞬态响应
(通道2): 0.3A至3A负载阶跃, $V_{IN}=5V$, $V_{OUT}=1.2V$, $f_{SW}=600kHz$
(电路详情见表12)

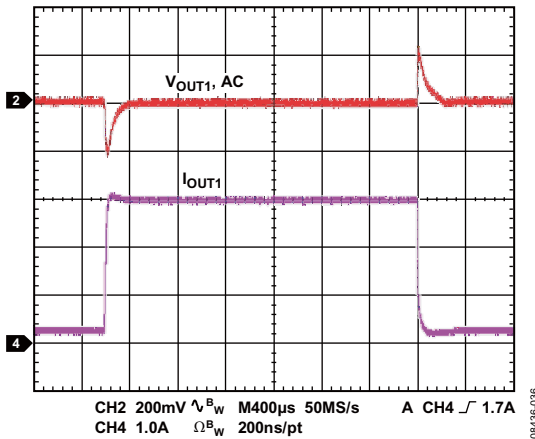


图36.在脉冲跳跃模式下的负载瞬态响应
(通道1): 0.3A至3A负载阶跃, $V_{IN}=5V$, $V_{OUT}=3.3V$, $f_{SW}=300kHz$
(电路详情见表12)

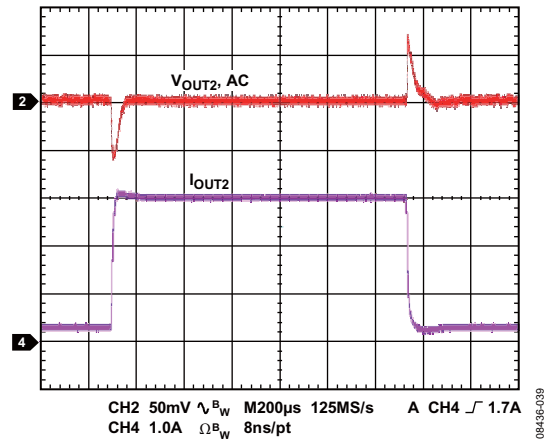


图39.在脉冲跳跃模式下的负载瞬态响应
(通道2): 0.3A至3A负载阶跃, $V_{IN}=3.3V$, $V_{OUT}=1.2V$, $f_{SW}=1.2MHz$
(电路详情见表12)

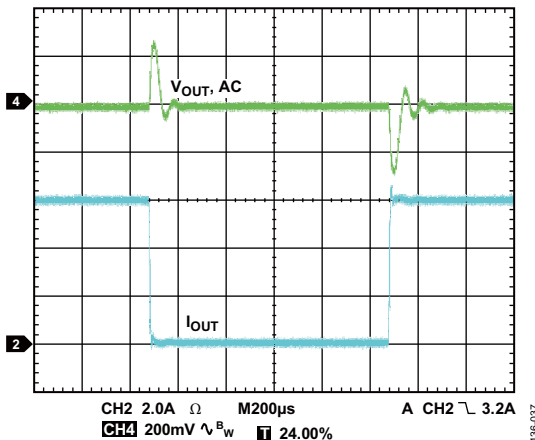


图37.在强制PWM模式下的负载瞬态响应
(组合的输出): 0A至6A负载阶跃, $V_{IN}=5V$, $V_{OUT}=3.3V$, $f_{SW}=600kHz$
(电路详情见表12)

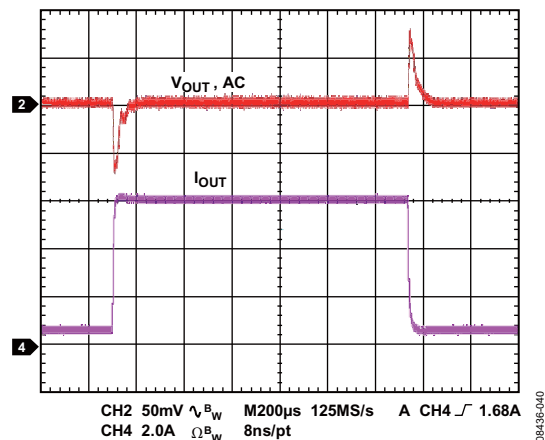


图40.在强制PWM模式下的负载瞬态响应
(组合输出): 0.6A至6A负载阶跃, $V_{IN}=5V$, $V_{OUT}=1.2V$, $f_{SW}=600kHz$
(电路详情见表12)

基本功能

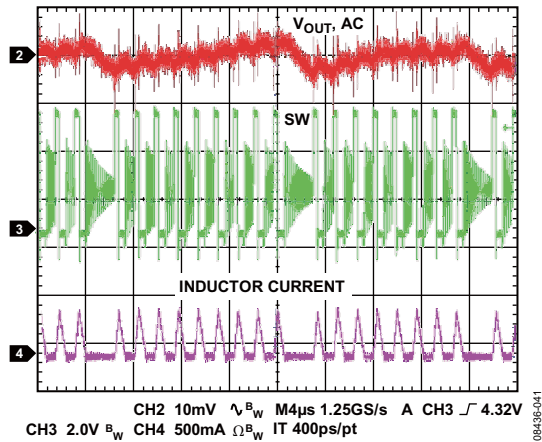


图41.脉冲跳跃模式 (110mA负载)

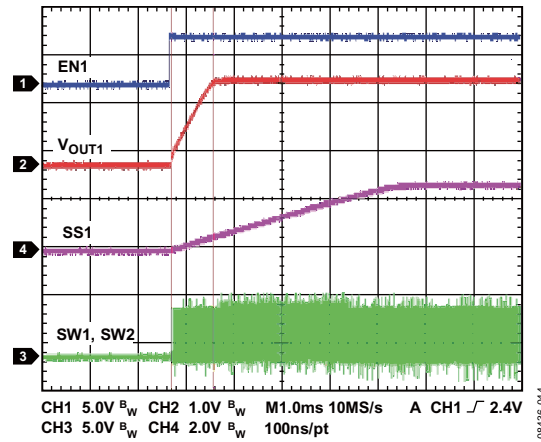


图44.软启动 (通道1) : $V_{OUT}=1.8V$, $C_{SS1}=10nF$

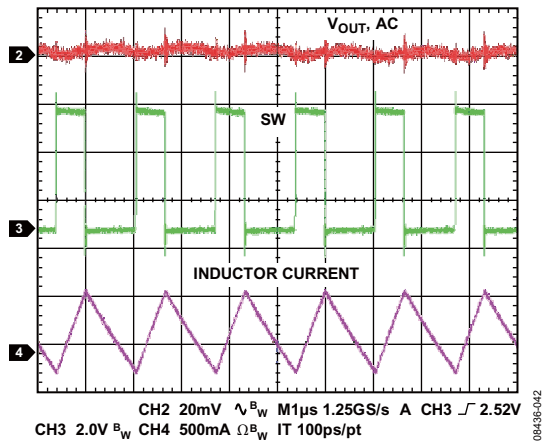


图42.强制PWM模式、CCM工作、200mA负载、 $f_{SW}=600kHz$

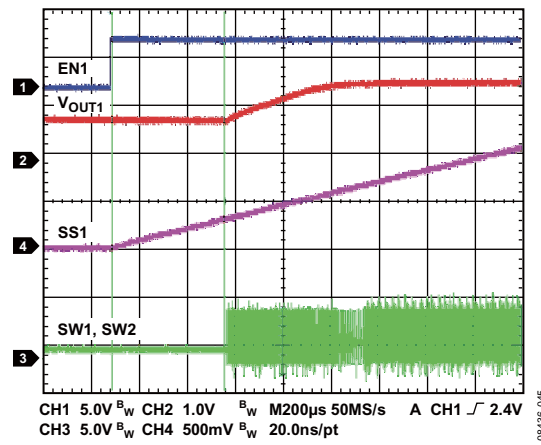


图45.预充电输出状态下软启动

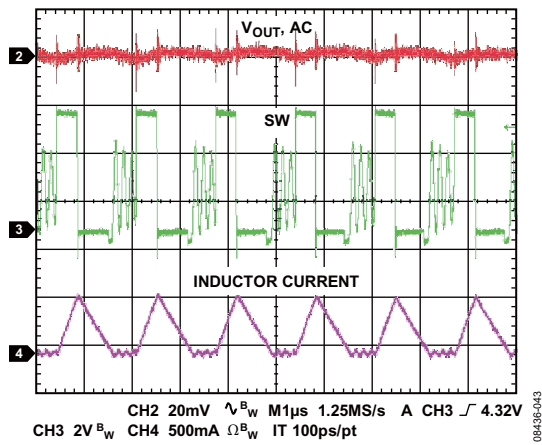


图43.脉冲跳跃使能、DCM工作、200mA负载、 $f_{SW}=600kHz$

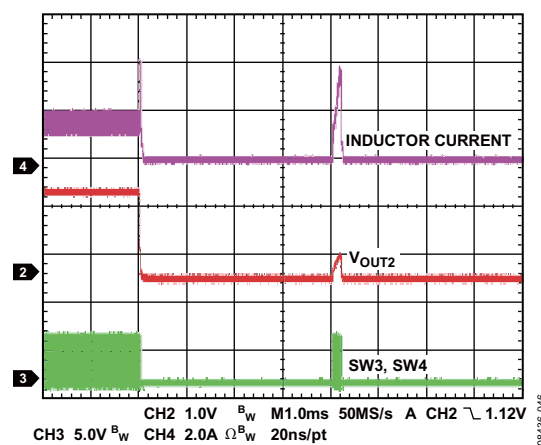


图46.切入电流限制 (通道2) : $V_{OUT}=1.8V$ 、2A配置、 $f_{SW}=600kHz$

ADP2116

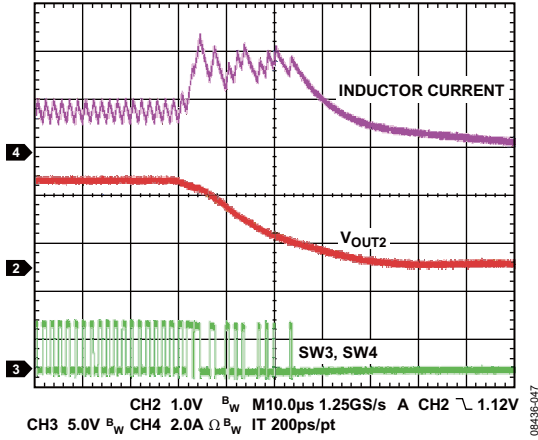


图47.切入电流限制(通道2, 放大):
 $V_{OUT2}=1.8V$ 、2A配置、 $f_{SW}=600kHz$

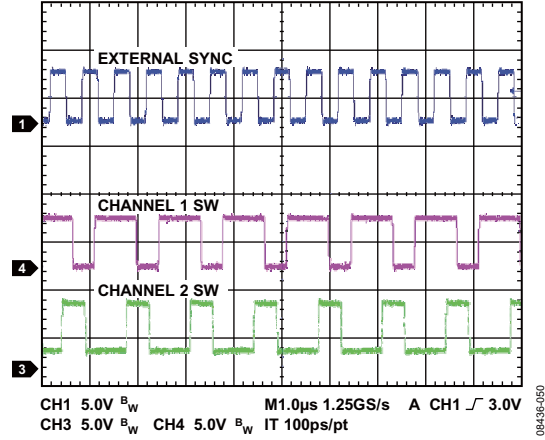


图50.外部同步、 $f_{SYNC}=1.5MHz$ 、 $f_{SW}=750kHz$

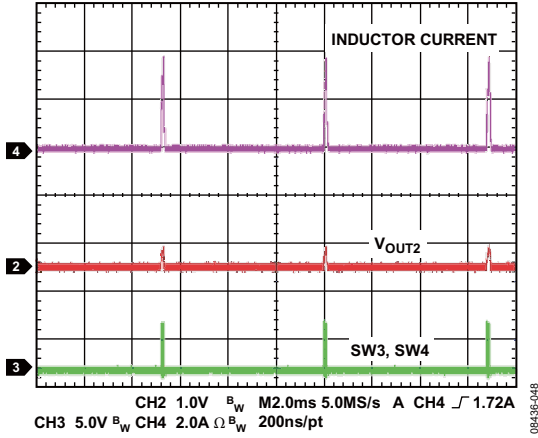


图48.打嗝模式、 $f_{SW}=600kHz$ 、打嗝周期6.8ms

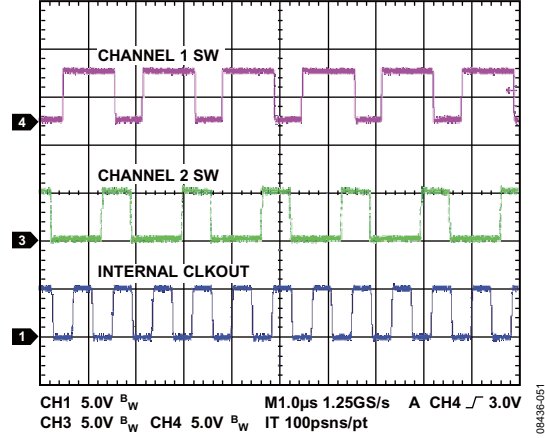


图51.内部时钟输出、 $f_{SW}=600kHz$ 、 $f_{CLKOUT}=1.2MHz$

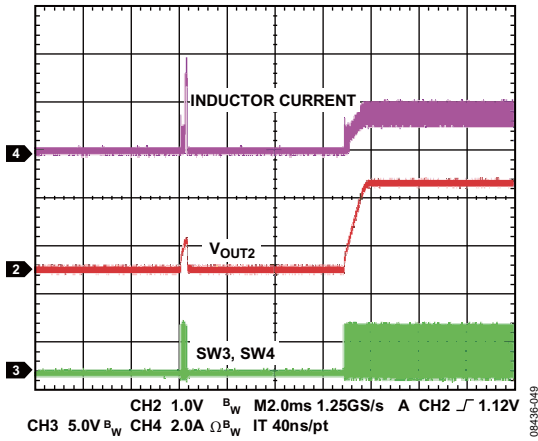


图49.退出打嗝模式(通道2): $V_{OUT2}=1.8V$ 、 $f_{SW}=600kHz$

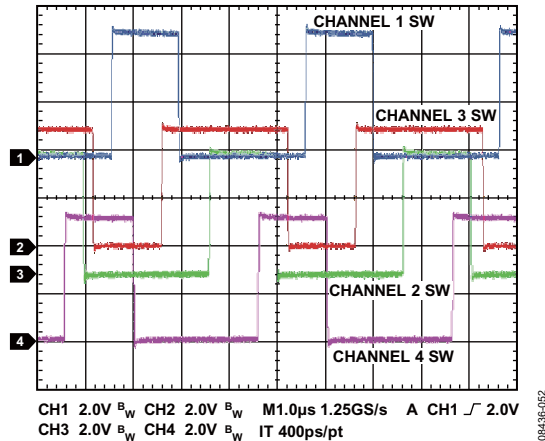


图52.4通道工作, 两个ADP2116器件(一个器件同步另一个、 90° 相移开关节点)

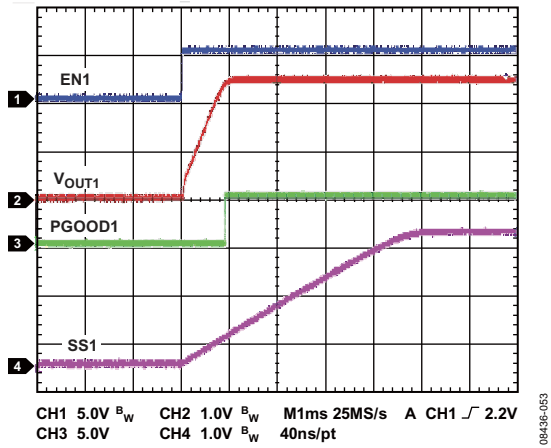


Figure 53. Power-Good Signal

图53.电源良好信号

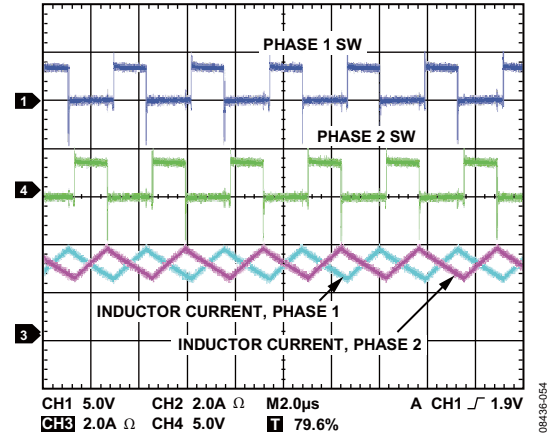
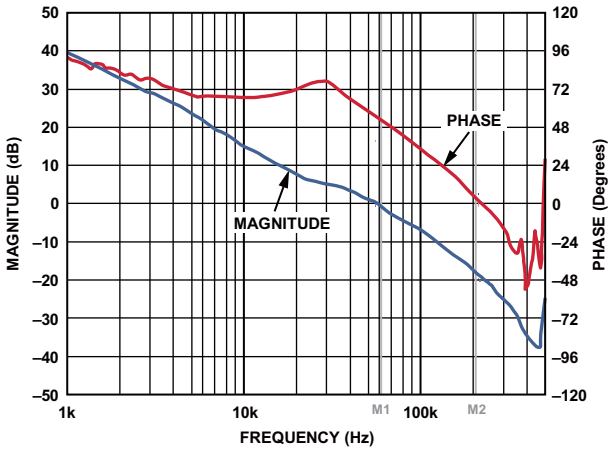


图54.组合双相输出工作、 $V_{OUT}=1.2V$ 、 $f_{SW}=300kHz$ 、6A负载

ADP2116

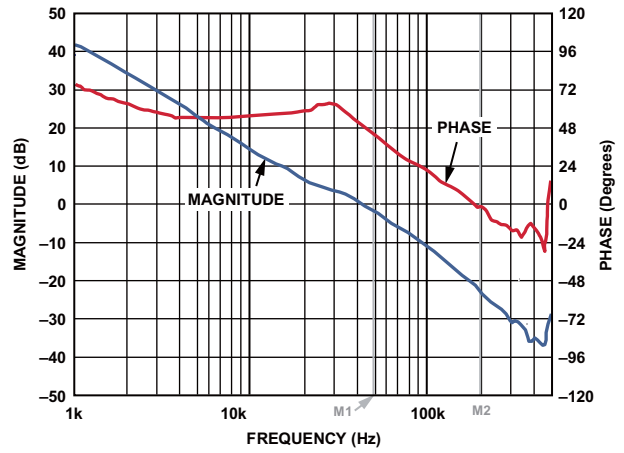
BODE PLOTS



	M1	M2	M2 - M1
FREQUENCY	56.62kHz	220.20kHz	163.58kHz
MAGNITUDE	0.029dB	-18.743dB	-18.772dB
PHASE	55.02°	-0.468°	-55.494°

图55.波特图 ($V_{IN}=5V$ 、 $V_{OUT}=2.5V$ 、负载=3A、 $f_{SW}=600kHz$ 、
交越频率(f_{CROSS})=57kHz、相位裕量=55°
(电路详情见表12)

08436-055



	M1	M2	M2 - M1
FREQUENCY	46.12kHz	186.41kHz	140.29kHz
MAGNITUDE	-0.558dB	-20.906dB	-20.348dB
PHASE	47.275°	0.065°	-47.210°

图56.波特图 ($V_{IN}=5V$ 、 $V_{OUT}=1.2V$ 、负载=3A、 $f_{SW}=600kHz$ 、
交越频率(f_{CROSS})=46kHz、相位裕量=47°
(电路详情见表12)

08436-056

简化功能框图

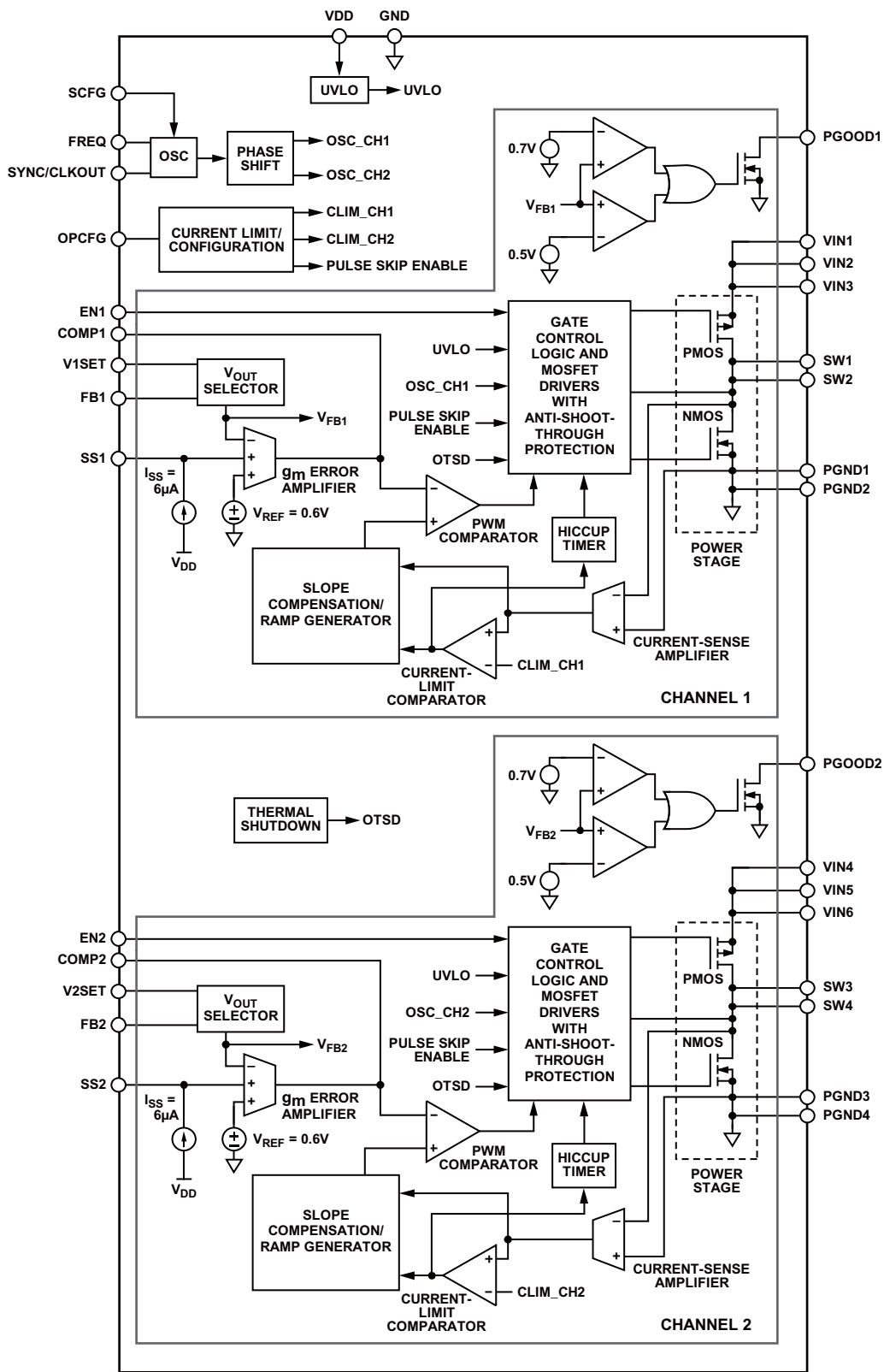


图57.简化功能框图

ADP2116

工作原理

ADP2116是一款高效率、双路固定开关频率、同步降压型DC-DC转换器，采用Flex Mode架构，这是ADI公司专有的峰值电流模式控制架构。该器件的输入电压范围为2.75V至5.5V。每个输出通道均能提供低至0.6V的可调输出电压，并提供高达3A的负载电流。当输出通道连接在一起时，可以180°异相工作，提供高达6A的负载电流。集成的高端P沟道功率MOSFET和低端N沟道功率MOSFET可在中、高负载下提供高转换效率。脉冲跳跃模式用于在轻负载条件下提高效率。ADP2116具有高开关频率(最高可达2MHz)并集成功率开关，可提供高性能、小型封装电源管理解决方案。

ADP2116还具有欠压闭锁(UVLO)、迟滞、软启动和电源良好输出指示等特性；以及输出短路保护和热关断等保护特性。借助外部电阻和电容，可对输出电压、电流限值、开关频率、脉冲跳跃工作模式和软启动时间进行外部编程。

控制架构

ADP2116由两个降压型DC-DC转换器组成；通过对开关内部高端P沟道功率MOSFET和低端N沟道功率MOSFET时的占空比进行调制，能够提供调节输出电压(V_{OUT1} 和 V_{OUT2} ，见图1)。

当器件处于稳态时，反馈引脚(FB1或FB2)可感测相应的输出电压(V_{OUT1} 或 V_{OUT2})，输出电压的衰减程度与V1SET或V2SET引脚处所选输出电压成比例关系。误差放大器对反馈电压与基准电压($V_{REF}=0.6V$)之间的误差进行积分，以便在COMP1或COMP2引脚处产生误差电压。当低端N沟道MOSFET开通时，电流检测放大器可检测到谷值电感电流。内部振荡器在固定的开关频率关断低端N沟道MOSFET，并打开高端P沟道MOSFET。

当开通高端P沟道MOSFET时，谷值电感电流信息加到拟合斜坡信号中，并通过PWM比较器与误差电压进行比较。PWM比较器的输出信号可通过调整PWM脉冲后沿来调制占空比。可通过对斜率补偿进行内部编程，将其加到仿真斜坡信号中，并根据输入电压、输出电压和开关频率自动选择。这可以防止在占空比大于50%的环境下出现次谐波震荡。

配有防直通电路监控器的控制逻辑监控并调整低端、高端驱动器输出，从而确保开关先开后合。该监视功能和控制功能可防止内部高端P沟道功率MOSFET和低端N沟道功率MOSFET同时导通。

欠压闭锁 (UVLO)

V_{DD} 提高时，UVLO阈值为2.65V； V_{DD} 降低时，UVLO阈值为2.47V。在VDD接近最小工作电压2.75V时的电压缓慢转换期间，负载条件不断变化，180mV迟滞特性可防止转换器重复打开、关闭。

使能/禁用控制

引脚EN1和EN2分别用于独立使能或禁用通道1和通道2。将ENx驱动至高电平状态，可以打开ADP2116的相应通道。将ENx驱动至低电平状态，可以关闭ADP2116的相应通道，将输入电流降至1 μ A以下。施加输入电源时，要强制某通道自动启动，须将相应的ENx引脚与VDD相连。当ADP2116关闭时，各通道会对软启动电容进行放电；因此，每次转换器再使能后，将产生新的软启动周期。

软启动

ADP2116的软启动特性允许输出电压以受控方式缓慢上升，从而避免在启动期间出现输出电压过冲现象。当电压超过欠压闭锁阈值且使能引脚EN1或EN2拉高至2.0V以上时，才开始软启动。须将SS1和SS2引脚上的外部电容接地。每个调节通道均有各自的软启动电路。当转换器上电启动后，内部6 μ A电流源对外部软启动电容进行充电，从而在SS1或SS2引脚处产生电压斜坡斜率，如图58所示。当软启动斜坡电压大于内部基准电压(0.6V)时，软启动结束。

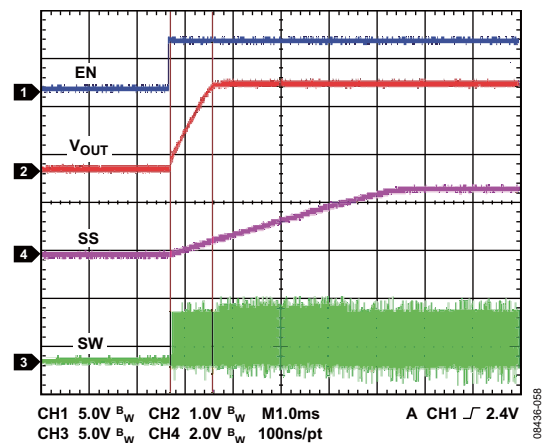


图58.软启动

软启动电容的电容值与软启动时间 (t_{SS}) 的关系取决于下列等式

$$\frac{V_{REF}}{t_{SS}} = \frac{I_{SS}}{C_{SS}} \quad (1)$$

其中:

V_{REF} 为内部基准电压 (0.6V)。

I_{SS} 为软启动电流 (6 μ A)。

C_{SS} 为软启动电容值。

如果在使能通道1或通道2之前对输出电压 V_{OUT1} 或 V_{OUT2} 进行预充电, 则控制逻辑在SS1或SS2引脚的软启动电压升至 V_{FB1} 或 V_{FB2} 引脚的预充电输出电压前, 使功率MOSFET保持关闭状态, 可防止电感电流反向(见图59)。

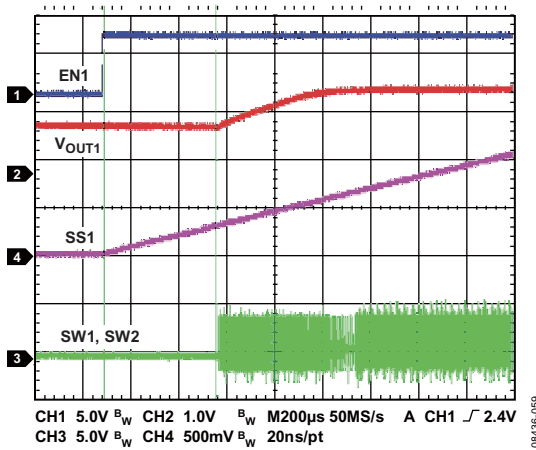


图59.预充电状态下软启动

电源良好

ADP2116具有开漏电源良好输出引脚(PGOOD1和PGOOD2), 用来指示转换器输出电压是否在正常调节范围内。当禁用某一通道后, 相应的电源良好信号立刻变为低电平。

电源良好电路可监控FB1或FB2引脚上的输出电压, 并与表1所列的上升、下降阈值进行比较。如果上升输出电压(V_{OUT1} 或 V_{OUT2})超过目标输出电压($V_{OUT1SET}$ 或 $V_{OUT2SET}$)的116%, PGOOD1或PGOOD2引脚为低电平状态。

PGOOD1或PGOOD2引脚在下降输出电压达到目标值的108%前, 始终保持低电平状态。

如果输出电压低于目标输出值的84%, 相应的PGOOD1或PGOOD2引脚为低电平。PGOOD1或PGOOD2引脚在输出电压升至目标值的92%前, 始终保持低电平状态。然后, PGOOD1或PGOOD2引脚被释放, 表示输出电压位于电源良好窗口阈值内。

电源良好阈值如图60所示。当检测到超出温度范围时, PGOOD1、PGOOD2输出还将吸收电流。在PGOOD1或PGOOD2与VDD之间连接上拉电阻后, 可将这些输出信号用作逻辑电源良好信号。如果不用电源良好功能, 可将这些引脚置于悬空。

脉冲跳跃模式

ADP2116内置脉冲跳跃电路; 在轻负载时, 该电路接通; 仅在必要时切换, 将输出电压保持在规定范围内。这样, 可以降低开关损耗, 让转换器在轻负载条件下保持较高效率。可通过配置OPCFG引脚来选择脉冲跳跃模式(见表7说明)。在脉冲跳跃模式下, 当输出电压跌至规定值以下时, ADP2116进入PWM模式, 并停留数个振荡器周期, 使输出电压升至规定范围。在突发脉冲之间的等待时间内, 两个功率开关均关断, 由输出电容提供所有负载电流。由于输出电压会不定期地骤降和恢复, 因此这种模式下的输出电压纹波大于PWM工作模式下的纹波。

如果利用OPCFG引脚将转换器配置为强制PWM工作模式, 则即便在轻负载条件下, 器件也以固定开关频率工作。

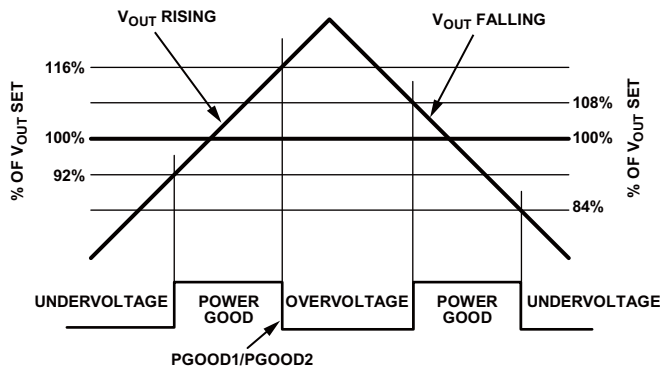


图60.PGOOD1/PGOOD2阈值

ADP2116

打嗝模式电流限制

ADP2116采用“打嗝”模式限流方案。当峰值电感电流超过预设电流限值，并持续8个时钟周期以上时，就会出现打嗝模式限流情况。然后，通道进入休眠状态并停留6.8ms（开关频率为600kHz），这一时间足以使输出放电并降低平均功耗。通道在进入休眠状态6.8ms之后，在软启动周期内被唤醒（见图61）。如果之后限流条件被触发，通道将再次进入休眠状态，并在6.8ms后唤醒。通过配置OPCFG引脚，可以对这两个通道的电流限值进行编程（见表7）。对于3A/3A选项，输出电流限值设为每路输出4.5A。对于3A/2A选项， V_{OUT1} 和 V_{OUT2} 引脚的电流输出限值分别设为4.5A和3.3A。

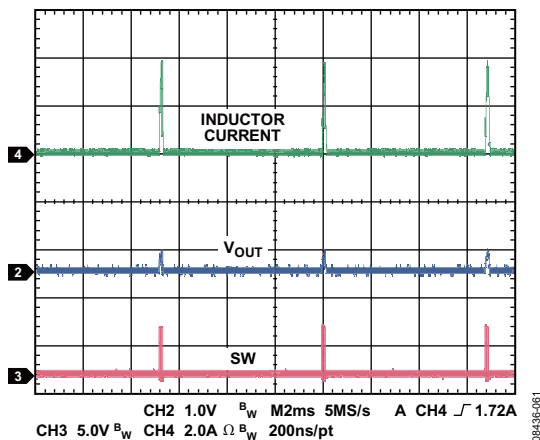


图61.打嗝模式

热过载保护

ADP2116内部集成一个温度传感器，可监控结温。高电流进入开关或发热的印刷电路板(PCB)均可导致ADP2116的结温迅速升高。当结温达到约150°C时，ADP2116进入热关断，转换器关闭。当结温降至125°C以下，ADP2116执行软启动，恢复正常工作状态。

最大占空比工作

当输入电压降至接近输出电压时，ADP2116顺利切换到最大占空比工作状态，此时，低端N沟道MOSFET处于打开

状态，将关断时间缩至最短。在最大占空比工作条件下，由于输出电压是输入电压值和最大占空比限值的乘积，因此，输出电压骤降至调节范围以下。最大占空比限值是开关频率和输入电压的函数，如图64所示。

同步

ADP2116可与外部时钟同步，以便让两个通道在开关频率为输入同步时钟频率的一半频率工作。通过SCFG引脚，可将SYNC/CLKOUT配置为输入SYNC引脚或输出CLKOUT引脚，详细说明见表6。借助输入SYNC引脚，可让ADP2116与外部时钟同步，以便让两个通道以外部时钟频率的一半、180°异相工作。通过输出CLKOUT引脚，ADP2116可提供外部时钟，其频率是通道开关频率的两倍且存在90°异相。因此，一个配置为CLKOUT的ADP2116可以作为主转换器，为其它所有直流到直流转换器提供外部时钟(包括其它ADP2116器件)。其它转换器配置为从机，接收外部时钟信号并与之同步。此时钟分配办法可同步系统内的所有DC-DC转换器，并防止产生能导致EMI问题的拍频谐波。

ADP2116经过优化，为高性能信号链电路供电。开关节点的压摆率受驱动设备尺寸控制。开关节点的斜率越快，转换损耗越低，但由于存在寄生电感，也会导致严重的EMI问题。为将EMI现象降至最低，需要优化驱动器的斜率，这样ADP2116才能与敏感信号链电路中的低压差调节器的性能匹配，同时提供出色的转换效率

转换器配置

选择输出电压

在V1SET或V2SET引脚与GND之间连接一个适当的电阻(见图62),可在六个固定电压(见表4)中选择一个电压,以便设置输出电压(V_{OUT1} 或 V_{OUT2})。V1SET和V2SET引脚分别设置通道1和通道2的输出电压。反馈引脚FB1和FB2应分别直接与 V_{OUT1} 和 V_{OUT2} 相连。

表4. 输出电压编程

$R_{V1SET} \pm 5\%$	V_{OUT1} (V)	$R_{V2SET} \pm 5\%$	V_{OUT2} (V)
0Ω至GND	0.8	0Ω至GND	0.8
4.7kΩ至GND	1.2	4.7kΩ至GND	1.2
8.2kΩ至GND	1.5	8.2kΩ至GND	1.5
15kΩ至GND	1.8	15kΩ至GND	1.8
27kΩ至GND	2.5	27kΩ至GND	2.5
47kΩ至GND	3.3	47kΩ至GND	3.3
82kΩ至GND	0.6至<1.6 (可调)	82kΩ至GND	0.6至<1.6 (可调)
0Ω至VDD	1.6至3.3 (可调)	0Ω至VDD	1.6至3.3 (可调)

若所需输出电压值(V_{OUT1} 或 V_{OUT2})在可调整范围(0.6V至<1.6V)内,则借助一个82kΩ电阻将V1SET或V2SET与GND相连。可调输出电压范围为1.6V至3.3V时,将V1SET或V2SET与VDD相连(见表4)。通过输出电压与反馈引脚之间的一个电阻分压器(见图63),可从外部设置ADP2116的可调输出电压。电阻分压器的分压比决定了输出电压,而这些电阻的绝对值决定分压器的漏电流。为降低分压器的漏电流,在计算电阻值时,应考虑使用小的10nA(最大100nA)反馈偏置电流。当分压器漏电流较高时,反馈偏置电流可忽略不计;但这样在非常轻的负载环境下可能降低系统工作效率。

反馈偏置电流会引起输出电压精度降低,要将降幅限制在0.05%(最大0.5%)以内,应确保分压器漏电流高于20μA。要计算所需的电阻值,首先,需利用下式确定底端分压器电阻(R1)的值,:

$$R1 = V_{REF} / I_{STRING} \quad (2)$$

其中:

V_{REF} 为内部基准电压(0.6V)。

I_{STRING} 为电阻分压器弦线电流。

确定R1后,根据下式计算顶端电阻R2的值:

$$R2 = R1 \left[\frac{V_{OUT} - V_{REF}}{V_{REF}} \right] \quad (3)$$

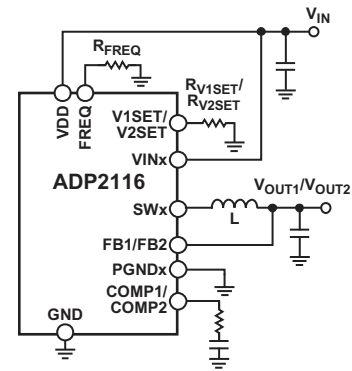


图62.固定输出配置

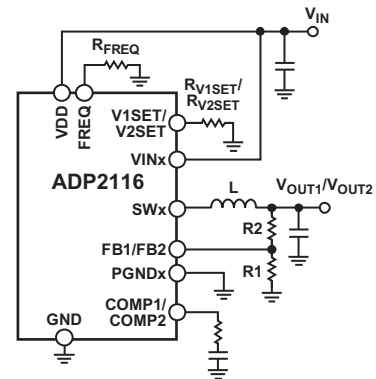


图63.可调输出配置

ADP2116

设置振荡器频率

ADP2116的两个通道可在以下三种预设开关频率下工作：300kHz、600kHz或1.2MHz。若要在300kHz环境下工作，须将FREQ引脚与GND相连。若在600kHz或1.2MHz环境下工作，FREQ引脚与GND之间需连接一个电阻(见表5)。

表5. 振荡器频率设置

$R_{FREQ} \pm 5\%$	f_{sw} (kHz)
0 Ω 至 GND	300
8.2 k Ω 至 GND	600
27 k Ω 至 GND	1200

开关频率的选择取决于所需DC-DC电压转换率和小型外部元件的需要。此外，由于受电流检测和稳定工作所需的最小导通和关断时间限制，开关频率还取决于最小、最大可控占空比（见表64）。

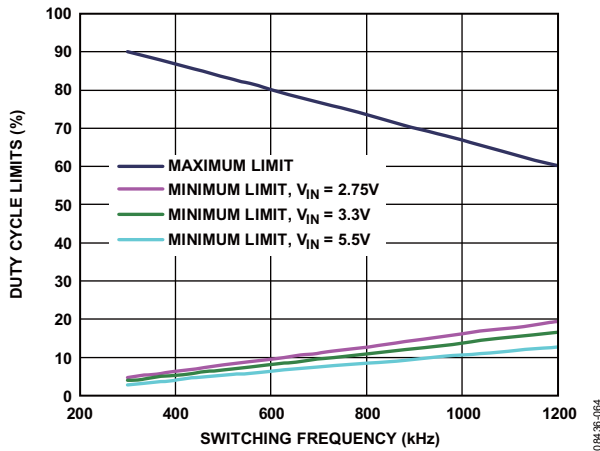


表64. 占空比工作限制

对于面积受限的小型电源解决方案，建议采用较高的开关频率。在占空比接近50%的单路输出、多相应用中，建议采用1.2MHz开关频率，以便最大程度地降低相位之间的串扰。

同步和时钟输出(CLKOUT)

ADP2116既可配置为输出内部时钟，也可配置为与SYNC/CLKOUT引脚的外部时钟同步。SYNC/CLKOUT引脚是双向引脚，可通过SCFG引脚配置(见表6)。

表6. SYNC/CLKOUT配置设定

SCFG	SYNC/CLKOUT
GND	输入 (SYNC)
VDD	输出 (CLKOUT)

转换器开关频率(f_{sw})为同步频率(f_{sync} 或 f_{clkout})的一半(见等式4)，它与SYNC/CLKOUT是否配置为输入或输出无关。

$$f_{sync} \text{ (or } f_{clkout}) = 2 \times f_{sw} \quad (4)$$

当SYNC/CLKOUT引脚配置为输入引脚时，可通过该引脚提供外部时钟，以便将多个ADP2116器件与同一个外部时钟同步。 f_{sync} 值范围为400kHz至4MHz，因此， f_{sw} 值范围为200kHz至2MHz(见图65)。

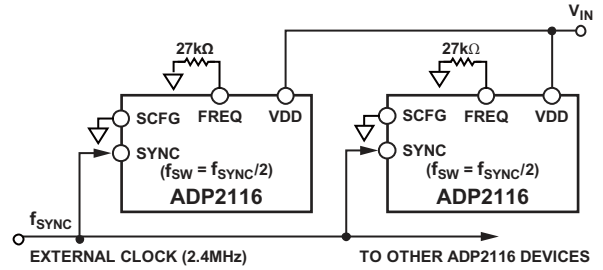


图65. 与外部时钟同步($f_{sw}=1.2MHz$)

与外部时钟同步时，须恰当地端接FREQ引脚(见表5)，以便将开关频率(f_{sw})设置为接近预期外部时钟频率的二分之一。

另外，ADP2116的SYNC/CLKOUT引脚还可配置用于输出时钟信号，以便同步多个ADP2116器件(见图66)。相对于通道的内部时钟，CLKOUT信号具有90°相移，以便让ADP2116主从通道异相(详细说明见图67)。

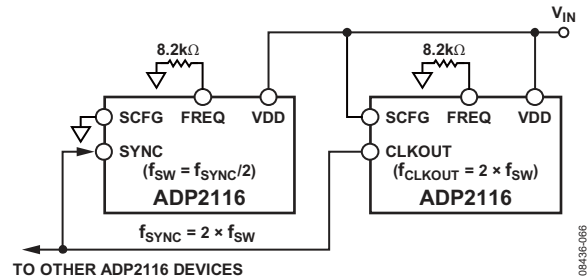


图66. ADP2116与另一个ADP2116同步 ($f_{sw}=600kHz$, 主机的SCFG引脚与VDD连接)

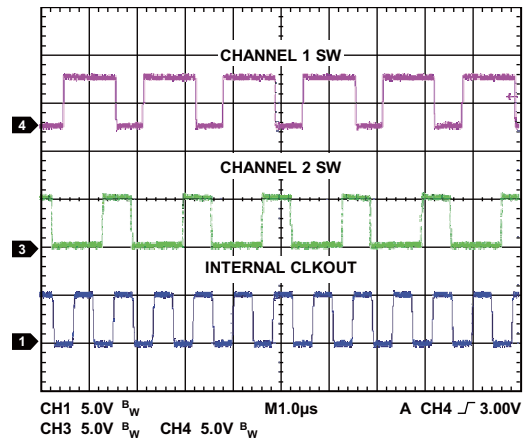


图67. CLKOUT波形

工作模式配置

双通道ADP2116可以在4种模式下工作，具体的模式选择可通过连接OPCFG引脚来决定(见表7)。通过工作模式配置，可设置每个通道的电流限值，并在轻负载条件下使能或禁用进入脉冲跳跃模式。

若为双相配置，则两个通道的输出端相连，产生单个直流输出信号 V_{OUT} 。对这个单路组合双相输出，只能使用模式1(见表7)。在该模式下，需要用两个相位的误差放大器。

反馈引脚FB1和FB2相连，补偿引脚COMP1和COMP2相连，软启动引脚SS1和SS2相连，使能引脚EN1和EN2相连。

另外，如需利用电源良好特性，须将PGOOD1与PGOOD2相连，再通过一个上拉电阻将其连接至VDD。

当ADP2116与外部时钟同步时，转换器始终以固定频率CCM工作，且在轻负载条件下不会进入脉冲跳跃模式。在此情况下，配置OPCFG引脚时，需选择强制PWM模式。

表7. 电流限值工作模式与配置

模式	$R_{OPCFG} \pm 5\%$	最大输出电流 $I_{OUT1} (A)/I_{OUT2} (A)$	电流限值峰值 $I_{LIMIT1} (A)/I_{LIMIT2} (A)$	轻负载条件下的节能
1	0 Ω 至 VDD	3/3	4.5/4.5	强制PWM
2	82 k Ω 至 GND	3/3	4.5/4.5	脉冲跳跃使能
3	47 k Ω 至 GND	3/2	4.5/3.3	强制PWM
4	27 k Ω 至 GND	3/2	4.5/3.3	脉冲跳跃使能

外部元件选择

输入电容选择

降压型转换器的输入电流本质上是脉动电流。当高端开关处于关闭状态时，转换器的输入电流为0；当高端开关处于打开状态时，转换器的输入电流接近于负载电流。由于该脉动电流产生于合理的高频(300kHz至1.2MHz)条件下，因此，输入旁路电容能提供大多数高频电流(纹波电流)，从而允许输入电源只为平均直流电流提供电能。输入电容需要一个足够高的纹波电流额定值，以便处理输入纹波；另外，ESR也必须足够低，以便减小输入电压纹波。对于ADP2116，应在每个通道靠近VINx引脚放置一个22μF、6.3VX5R陶瓷电容。推荐使用额定电压为6.3V或10V的X5R或X7R电介质。Y5V和Z5U电介质的温度和直流偏置特性不佳，建议不要使用。

VDDRC滤波器

建议通过一个低通滤波器，将输入电源(V_{IN})施加于VDD引脚(见图68)。将一个10Ω电阻串联至V_{IN}，并在VDD与GND之间连接一个1μF、6.3VX5R(或X7R)陶瓷电容，可以形成一个16kHz(-3dB)低通滤波器，从而有效降低开关节点在输入供电轨上造成的电压毛刺。这样，可为ADP2116内部敏感的模拟、数字电路提供干净的电源，以确保系统稳定工作。

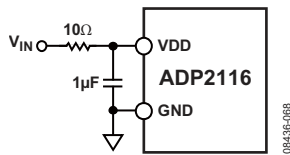


图68. VDD引脚的低通滤波器

电感选择

ADP2116的开关频率高，因此，即使只用小型电感，输出电压的纹波也非常小。电感的大小需权衡效率和瞬态响应决定。小型电感可引起较大的电感电流纹波，能提供出色的瞬态响应，但会降低系统效率。由于ADP2116的开关频率非常高，因此建议使用低磁芯损耗、低EMI的屏蔽铁氧体磁芯电感。

峰峰值电感电流纹波(ΔI_L)通常设置为最大负载电流的1/3，以获得最佳瞬态响应和效率。

峰峰值电感电流纹波(ΔI_L)通常设置为最大负载电流的1/3，以获得最佳瞬态响应和效率。

$$\Delta I_L = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{SW} \times L} \approx \frac{I_{LOAD(MAX)}}{3}$$

$$\Rightarrow L_{IDEAL} = \frac{3 \times V_{OUT} \times (V_{IN} - V_{OUT})}{f_{SW} \times V_{IN} \times I_{LOAD(MAX)}} \quad (5)$$

其中：

V_{IN}为VINx端的输入电压。

V_{OUT}为所需的输出电压。

f_{SW}为转换器开关频率。

由于各V_{OUT}设置的内部缓增都可测量，因此，内部斜率补偿会对最佳电感值有额外限制，以实现稳定工作。V_{IN}、V_{OUT}和f_{SW}组合的各种限值如表8所列。

表8. 电感的最小值与最大值

f _{sw} (kHz)	V _{IN} (V)	V _{OUT} (V)	最小L值(μH)	最大L值(μH)
300	5	3.3	6.8	10
300	5	2.5	5.6	15
300	3.3	2.5	5.6	6.8
300	5	1.8	4.7	12
300	3.3	1.8	4.7	8.2
300	5	1.5	2.2	12
300	3.3	1.5	2.2	8.2
300	5	1.2	2.2	10
300	3.3	1.2	2.2	8.2
300	5	0.8	1.5	6.8
300	3.3	0.8	1.5	6.8
600	5	3.3	3.3	4.7
600	5	2.5	3.3	6.8
600	3.3	2.5	3.3	3.3
600	5	1.8	2.2	6.8
600	3.3	1.8	2.2	3.3
600	5	1.5	1.5	5.6
600	3.3	1.5	1.5	4.7
600	5	1.2	1.5	4.7
600	3.3	1.2	1.5	3.3
600	5	0.8	1.0	3.3
600	3.3	0.8	1.0	3.3
1200	5	2.5	1.0	3.3
1200	5	1.8	1.0	3.3
1200	3.3	1.8	1.0	2.2
1200	5	1.5	0.8	2.2
1200	3.3	1.5	0.8	2.2
1200	5	1.2	0.8	2.2
1200	3.3	1.2	0.8	2.2
1200	5	0.8	0.47	1.5
1200	3.3	0.8	0.47	1.5

为避免饱和，电感的额定电流必须大于最大峰值电感电流 (I_{L_PEAK})，其计算式如下：

$$I_{L_PEAK} = I_{LOAD_MAX} + \frac{\Delta I_L}{2} \quad (6)$$

其中：

I_{LOAD_MAX} 为最大直流负载电流。

ΔI_L 为峰峰值电感纹波电流。

ADP2116既可应用3A/3A限流配置，也可应用3A/2A限流配置；因此，两个通道在不同限流配置下的限流阈值有所不同。每个通道所选的电感必须支持芯片输出电流限值峰值，以便在系统产生短路时，芯片能够稳定工作。建议使用下列电感：

- TOKOD53LC和FDV0620系列电感(0.47μH至4.7μH)
- CooperBussmannDR1050系列和WürthElektronik WE-PDF系列电感(4.7μH至15μH)

输出电容选择

输出电容选择将影响输出电压纹波和转换器的环路动态性能。ADP2116设计采用小型低ESR、低ESL陶瓷输出电容，因此，很容易满足苛刻的输出电压纹波要求。推荐使用额定电压为6.3V或10V的X5R或X7R电介质。Y5V和Z5U电介质的温度和直流偏置特性不佳，建议不要使用。最小输出电容 C_{OUT_MIN} 根据等式7和等式8计算。

可接受的最大输出电压纹波为：

$$\Delta V_{RIPPLE} \cong \Delta I_L \times \left(ESR + \frac{1}{8 \times f_{SW} \times C_{OUT_MIN}} \right) \quad (7)$$

因此

$$C_{OUT_MIN} \cong \frac{\Delta I_L}{8 \times f_{SW} \times (\Delta V_{RIPPLE} - \Delta I_L \times ESR)} \quad (8)$$

其中：

ΔV_{RIPPLE} 为允许的峰峰值输出电压纹波（伏特）。

ΔI_L 为电感纹波电流。

ESR为电容的等效串联电阻（欧姆）。

f_{SW} 为转换器开关频率（赫兹）。

若有阶跃负载，应根据阶跃值来选择输出电容值。对于阶跃负载所引起的最大可接受输出电压降/过冲，

$$C_{OUT_MIN} \cong \Delta I_{OUT_STEP} \times \left(\frac{3}{f_{SW} \times \Delta V_{DROOP}} \right) \quad (9)$$

其中：

ΔI_{OUT_STEP} 为负载阶跃值(安培)。

f_{SW} 为开关频率(赫兹)。

ΔV_{DROOP} 为负载阶跃的最大允许输出电压降/过冲(伏特)。

注意，上述等式的计算结果为近似值，并基于以下假设：

- 电感值由峰峰电流值决定，而峰峰电流为最大负载电流的30%。
- 内部MOSFET开关上的压降和电感直流电阻的压降可忽略不计。
- 等式9成立的前提是环路根据负载阶跃调整电感电流前需要三个开关周期。

选择由等式8、等式9计算得出的最大输出电容。由于较高的直流电压会降低有效电容，因此，转换器的输出滤波器选用陶瓷电容时，需要选择标称容量比计算结果高20%至30%的电容。另外，电容的额定电压必须高于转换器的输出电压。

建议采用下列输入、输出陶瓷电容：

- Murata GRM21BR61A106KE19L, 10 μF, 10 V, X5R, 0805
- TDK C2012X5R0J226M, 22 μF, 6.3 V, X5R, 0805
- Taiyo Yuden JMK212BJ476MG-T, 47 μF, 6.3 V, X5R, 0805
- Murata GRM32ER60J476ME20L, 47 μF, 6.3 V, X5R, 1210
- Murata GRM32ER60J107ME20L, 100 μF, 6.3 V, X5R, 1210

ADP2116

控制环路补偿

ADP2116使用峰值电流模式控制架构，因此具有出色的负载和线路瞬态响应性能。外部电压环通过一个具有简单外部RC网络的跨导放大器提供补偿。该RC网络位于COMP1或COMP2引脚与GND之间，如图69所示。

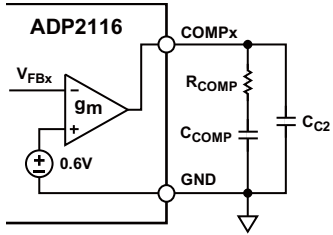


图69.补偿组件

图70为基本控制环路框图。图中虚线框内的模块和组件均嵌入ADP2116的每个通道内。

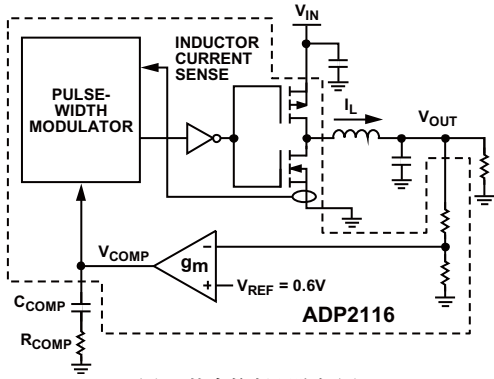


图70.基本控制环路框图

可将控制环路分为以下三部分：

- V_{OUT} 至 V_{COMP}
- V_{COMP} 至 I_L
- I_L 至 V_{OUT}

与之对应的三个传递函数如下：

$$\frac{V_{COMP}(s)}{V_{OUT}(s)} = \frac{V_{REF}}{V_{OUT}} \times g_m \times Z_{COMP}(s) \quad (10)$$

$$\frac{I_L(s)}{V_{COMP}(s)} = G_{CS} \quad (11)$$

$$\frac{V_{OUT}(s)}{I_L(s)} = Z_{FILT}(s) \quad (12)$$

其中：

s 为角频率($s=2\pi f$)。

g_m 为误差放大器跨导($550\mu S$)。

G_{CS} 为电流检测增益($4A/V$)。

V_{OUT} 为转换器输出电压。

V_{REF} 为内部基准电压($0.6V$)。

Z_{COMP} 为RC补偿网络的阻抗。

Z_{FILT} 为输出滤波器的阻抗。

$Z_{COMP}(s)$ 为RC补偿网络的阻抗，该RC补偿网络可在原点与零点之间形成一个极点(见等式13)。

$$Z_{COMP}(s) = \frac{1 + s \times R_{COMP} \times C_{COMP}}{s \times C_{COMP}} \quad (13)$$

$Z_{FILT}(s)$ 为输出滤波器的阻抗，表示为：

$$Z_{FILT}(s) = \frac{R_{LOAD}}{1 + s \times R_{LOAD} \times C_{OUT}} \quad (14)$$

其中， s 为角频率($s=2\pi f$)。

总环路增益值 $H(s)$ 由上述三个传递函数值相乘得出，计算等式如下：

$$H(s) = g_m \times G_{CS} \times \frac{V_{REF}}{V_{OUT}} \times Z_{COMP}(s) \times Z_{FILT}(s) \quad (15)$$

选择开关频率(f_{SW})、输出电压(V_{OUT})、输出电感(L)和输出电容(C_{OUT})值时，单位交越频率需约等于开关频率的1/12。

在交越频率下，开环传递函数具有单位增益。这可导出等式16，用于计算交越频率下的补偿网络阻抗。

$$Z_{COMP}(f_{CROSS}) = \frac{2 \times \pi \times f_{CROSS} \times C_{OUT}}{g_m \times G_{CS}} \times \frac{V_{OUT}}{V_{REF}} \quad (16)$$

为确保在交越频率下有足够的相位裕度，须将补偿器零点设为交越频率的1/8，见等式17。

$$f_{ZERO} = \frac{1}{2 \times \pi \times R_{COMP} \times C_{COMP}} \approx \frac{f_{CROSS}}{8} \quad (17)$$

求解等式16和等式17，得出补偿电阻值和补偿电容值，如等式18和等式19所示。

图69中所示电容 C_{C2} 可在反馈环路中形成一个配有补偿电阻(R_{COMP})的极点，以确保环路增益持续降低或滚降，从而远远超过单位增益交越频率。 C_{C2} 值通常设为补偿电容(C_{COMP})的1/40。

$$R_{COMP} = 0.9 \times \left(\frac{(2\pi)f_{CROSS}}{g_m G_{CS}} \right) \times \left(\frac{C_{OUT} V_{OUT}}{V_{REF}} \right) \quad (18)$$

$$C_{COMP} = \frac{1}{2 \times \pi \times f_{ZERO} \times R_{COMP}} \quad (19)$$

设计示例

借助此示例说明控制环路补偿部分的外部组件选择程序。

表9. 双通道降压型DC-DC转换器要求

参数	规格	额外要求
输入电压(V_{IN})	5.0V±10%	无
通道1的输出电压(V_{OUT1})	2.5V、3A、1% V_{OUT} 峰峰值纹波	最大负载阶跃: 1.5A至3A, 最大降幅为5%
通道2的输出电压(V_{OUT2})	1.2V、3A、1% V_{OUT} 峰峰值纹波	最大负载阶跃: 1.5A至3A, 最大降幅为5%
脉冲跳跃特性	使能	脉冲跳跃特性

通道1配置与组件选择

配置通道1须完成下列步骤:

- 为获得2.5V目标输出电压(V_{OUT}), 须借助一个27kΩ电阻将V1SET引脚与GND连接(见表4)。由于选择了一个固定输出电压, 因此, 必须将反馈引脚(FB1)直接与通道1的输出端(V_{OUT1})相连。

- 估计占空比(D)范围。理想情况下:

$$D = \frac{V_{OUT}}{V_{IN}} \quad (20)$$

因此, 如输出电压为2.5V, 标称输入电压(V_{IN})为5.0V, 则标称占空比(D_{NOM})为0.5。采用最大输入电压(比标称电压值高10%, 即5.5V)可导致最小占空比($D_{MIN}=0.45$); 而采用最小输入电压(比标称电压值低10%, 即4.5V)则导致最大占空比($D_{MAX}=0.56$)。

然而, 实际占空比将大于计算值, 能够补偿转换器的功率损耗。因此, 对于最大负载, 须将计算值加5%至7%。

根据预估的占空比范围, 按照最小、最大占空比限值来选择开关频率(f_{SW}), 如图64所示。

如果通道1的输入电压(V_{IN})为5V、输出电压(V_{OUT})为2.5V, 所选开关频率须达到600kHz, 且最大占空比应为0.8。该频率选项能够提供最小尺寸的解决方案。如果需要更高的效率, 可选择300kHz选项。然而, 由于电感和输出电容更大, 因此, 转换器的实际PCB面积也会较大。

- 利用下式选择电感:

$$L = \frac{(V_{IN} - V_{OUT})}{\Delta I_L} \times \frac{V_{OUT}}{f_{SW} V_{IN}}$$

其中, $V_{IN}=5V$ 、 $V_{OUT}=2.5V$ 、 $\Delta I_L=0.3 \times I_L=0.9A$ 、 $f_{SW}=600kHz$, 因此, $L=2.32\mu H$ 。

因此, 当等式5中的 $L=3.3\mu H$ (最接近的最小标准值, 见表8)时, $\Delta I_L=0.63A$ 。

尽管所需最大输出电流为3A, 但电流限值条件下的最大峰值电流为4.5A(见表7)。因此, 为保证电路可靠工作, 电感应具有4.5A峰值电流和3A平均电流对应的额定值。

- 利用下式选择输出电容:

$$C_{OUT_MIN} \cong \frac{\Delta I_L}{8 \times f_{SW} \times (\Delta V_{RIPPLE} - \Delta I_L \times ESR)}$$

$$C_{OUT_MIN} \cong \Delta I_{OUT_STEP} \times \left(\frac{3}{f_{SW} \times \Delta V_{DROOP}} \right)$$

第一个等式基于输出纹波(ΔV_{RIPPLE}); 第二个等式基于瞬态负载性能要求, 在本例中, 最大偏差为5%。如前所述, 执行上述计算, 然后, 根据计算出的较大电容尺寸来选择电容。

本例中需用到下列值:

$$\Delta I_L=0.63A$$

$$f_{SW}=600kHz$$

$$\Delta V_{RIPPLE}=25mV(2.5V的1\%)$$

$$ESR=3m\Omega(\text{陶瓷电容的典型值})$$

$$\Delta I_{OUT_STEP}=1.5A$$

$$\Delta V_{DROOP}=0.125V(2.5V的5\%)$$

因此, 根据计算得出的输出纹波决定 $C_{OUT}=6.2\mu F$; 而根据计算得出的瞬态负载决定 $C_{OUT}=60\mu F$ 。为了同时满足两种需要, 应采用较大的电容值。如前面“输出电容选择”部分所述, 直流偏置会降低电容值; 因此, 需要选择较高的电容值。在此例中, 下一个较高值为69 μF (一个47 μF 的电容与一个22 μF 的电容并联), 最小额定电压为6.3V。

ADP2116

5. 根据下式，计算反馈环路的补偿组件值：

$$R_{COMP} = 0.9 \times \left(\frac{(2\pi)f_{CROSS}}{g_m G_{CS}} \right) \times \left(\frac{C_{OUT} V_{OUT}}{V_{REF}} \right)$$

其中：

$$g_m = 550 \mu S.$$

$$G_{CS} = 4 A/V.$$

$$V_{REF} = 0.6 V.$$

$$V_{OUT} = 2.5 V.$$

$$C_{OUT} = 0.8 \times 69 \mu F (\text{考虑直流偏置, 电容值降低20}).$$

因此，由等式18得出：

$$R_{COMP} = 30 k\Omega.$$

将 R_{COMP} 代入等式19中，可得： $C_{COMP} = 820 pF$ 。

表10. 通道1电路设置

电路参数	设置	值
输出电压(V_{OUT})	见步骤1	2.5 V
基准电压(V_{REF})	固定, 典型值	0.6 V
误差放大器跨导(g_m)	固定, 典型值	550 μS
电流检测增益(G_{CS})	固定, 典型值	4 A/V
开关频率(f_{SW})	见步骤2	600 kHz
交越频率($f_{CROSS}^{1/12}$)	f_{SW}	50 kHz
零点频率(f_{ZERO})	$1/8f_{CROSS}$	6.25 kHz
输出电感(L_{OUT})	见步骤3	3.3 μH
输出电容(C_{OUT})	见步骤4	(47 + 22) μF
补偿电阻(R_{COMP})	见等式18	30 k Ω
补偿电容(C_{COMP})	见等式19	820 pF

通道2配置与组件选择

配置通道2须完成下列步骤：

- 为获得1.2V目标输出电压(V_{OUT})，须借助一个4.7k Ω 电阻将V2SET引脚与GND连接（见表4）。由于选择了一个固定输出电压，因此，必须将反馈引脚(FB2)直接与通道2的输出端(V_{OUT2})相连。
- 估计占空比(D)范围。理想情况下：

$$D = \frac{V_{OUT}}{V_{IN}}$$

因此，如输出电压为1.2V，标称输入电压(V_{IN})为5.0V，则标称占空比(D_{NOM})为0.24。采用最大输入电压（比标称电压值高10%，即5.5V）可导致最小占空比(D_{MIN}=0.22)；而采用最小输入电压（比标称电压值低10%，即4.5V）则导致最大占空比(D_{MAX}=0.27)。

然而，实际占空比将大于计算值，能够补偿转换器的功率损耗。因此，对于最大负载，须将计算值加5%至7%。

根据通道1的要求，应将开关频率(f_{SW})设置为600kHz，以便满足上述占空比范围的需要。因此，该开关频率可以接受。

3. 利用下式选择电感：

$$L = \frac{(V_{IN} - V_{OUT})}{\Delta I_L \times f_{SW}} \times \frac{V_{OUT}}{V_{IN}}$$

其中， $V_{IN} = 5V$ 、 $V_{OUT} = 1.2V$ 、 $\Delta I_L = 0.3 \times I_L = 0.9A$ 、 $f_{SW} = 600kHz$ ，因此， $L = 1.67 \mu H$ 。

因此，当等式5中的 $L = 2.2 \mu H$ （最接近的标准值）时， $\Delta I_L = 0.69A$ 。

尽管所需最大输出电流为3A，但电流限值条件下的最大峰值电流为4.5A（见表7）。因此，为保证电路可靠工作，电感应具有4.5A峰值电流和3A平均电流对应的额定值。

4. 利用下式选择输出电容：

$$C_{OUT_MIN} \cong \frac{\Delta I_L}{8 \times f_{SW} \times (\Delta V_{RIPPLE} - \Delta I_L \times ESR)}$$

$$C_{OUT_MIN} \cong \Delta I_{OUT_STEP} \times \left(\frac{3}{f_{SW} \times \Delta V_{DROOP}} \right)$$

第一个等式基于输出纹波(ΔV_{RIPPLE})；第二个等式基于瞬态负载性能要求，在本例中，最大偏差为5%。如前所述，执行上述计算，然后，根据计算出的较大电容尺寸来选择电容。

本例中需用到下列值：

$$\Delta I_L = 0.69A$$

$$f_{SW} = 600kHz$$

$$\Delta V_{RIPPLE} = 12mV (1.2V \text{的} 1\%)$$

$$ESR = 3m\Omega (\text{陶瓷电容的典型值})$$

$$\Delta I_{OUT_STEP} = 1.5A$$

$$\Delta V_{DROOP} = 0.06V (1.2V \text{的} 5\%)$$

因此，根据计算得出的输出纹波决定 $C_{OUT} = 20 \mu F$ ；而根据计算得出的瞬态负载决定 $C_{OUT} = 125 \mu F$ 。为同时满足上述两种要求，应选择125 μF 电容。如前面“输出电容选择”部分所述，直流偏置会降低电容值；因此，需要选择较高的电容值。本例中，选择一个47 μF 、6.3V电容与一个100 μF 、6.3V电容并联，以满足需要。

5. 根据下式，计算反馈环路的补偿组件值：

$$R_{COMP} = 0.9 \times \left(\frac{(2\pi)f_{CROSS}}{g_m G_{CS}} \right) \times \left(\frac{C_{OUT} V_{OUT}}{V_{REF}} \right)$$

其中：

$$g_m = 550 \mu S.$$

$$G_{CS} = 4 A/V.$$

$$V_{REF} = 0.6 V.$$

$$V_{OUT} = 1.2 V.$$

$$C_{OUT} = 0.8 \times (47 + 100) \mu F \text{ (考虑直流偏置, 电容值降低 20\%)}$$

根据等式18,

$$R_{COMP} = 30 k\Omega.$$

将 R_{COMP} 代入等式19中, 可得: $C_{COMP} = 820 pF$ 。

表11. 通道2电路设置

电路参数	设置	值
输出电压(V_{OUT})	标称值	1.2 V
基准电压(V_{REF})	典型值	0.6 V
误差放大器跨导(g_m)	典型值	550 μS
电流检测增益(G_{CS})	典型值	4 A/V
开关频率(f_{SW})	见步骤2	600 kHz
交越频率($f_{CROSS}^{1/12}$)	f_{SW}	50 kHz
零点频率(f_{ZERO})	$1/8 f_{CROSS}$	6.25 kHz
输出电感(L_{OUT})	步骤3	2.2 μH
输出电容(C_{OUT})	步骤4	(47 + 100) μF
补偿电阻(R_{COMP})	见等式18	30 k Ω
补偿电容(C_{COMP})	见等式19	820 pF

表12. L、COUT和组件值选择表

f_{SW} (kHz)	V_{IN} (V)	V_{OUT} (V)	Maximum Load (A) ¹	L (μH)	C_{OUT} (μF)	R_{COMP} (k Ω)	C_{COMP} (pF)
300	5	3.3	3.0	6.8	100	30	1600
300	5	2.5	3.0	5.6	122 (22 + 100)	27	1800
300	5	1.8	3.0	4.7	147 (47 + 100)	22	2200
300	5	1.2	3.0	3.3	247 (47 + 2 \times 100)	30	1600
600	5	3.3	3.0	3.3	47	33	750
600	5	2.5	3.0	3.3	69 (22 + 47)	30	820
600	5	1.8	3.0	2.2	100	30	820
600	5	1.2	3.0	2.2	147 (47 + 100)	30	820
600	5	1.2	6.0	2 \times 2.2	294 (2 \times 47 + 2 \times 100)	15	1600
1200	5	2.5	3.0	1.0	47	33	390
1200	5	1.8	3.0	1.0	57 (10 + 47)	33	390
1200	5	1.2	3.0	1.0	69 (22 + 47)	27	470
1200	5	1.2	6.0	2 \times 1.0	141 (3 \times 47)	13	910
1200	5	0.8	3.0	1.0	122 (22 + 100)	33	390

¹ 仅采用单路交错式双相6A输出配置才提供6.0A最大负载（见图72）。

系统配置

在该设计示例中，进一步配置ADP2116须完成下列步骤：

1. 通过在FREQ引脚与GND之间放置一个8.2k Ω 电阻，将开关频率(f_{SW})设置为600kHz(见表5)。
2. 将SCFG与VDD连接，借助CLKOUT信号完成ADP2116与电路板上其它转换器的同步。
3. 在3A/3A最大输出电流环境下，应借助一个82k Ω 电阻，将OPCFG引脚连接至GND，以便在轻负载条件下使能脉冲跳跃模式(见表7)。

图71为“设计示例”部分所描述的ADP2116配置示意图。

其它配置如图72至图74所示。单路交错式双相6A输出应用电路如图72所示。图73为提供3A/2A双输出负载、开关频率为300kHz的应用电路示意图。图74为工作频率为1.2MHz、具有可调 V_{OUT1} 和 V_{OUT2} 的双输出转换器示意图。

表12中列出了各种常见的输入输出电压组合中建议采用的电感、输出电容和补偿组件值。

应用电路

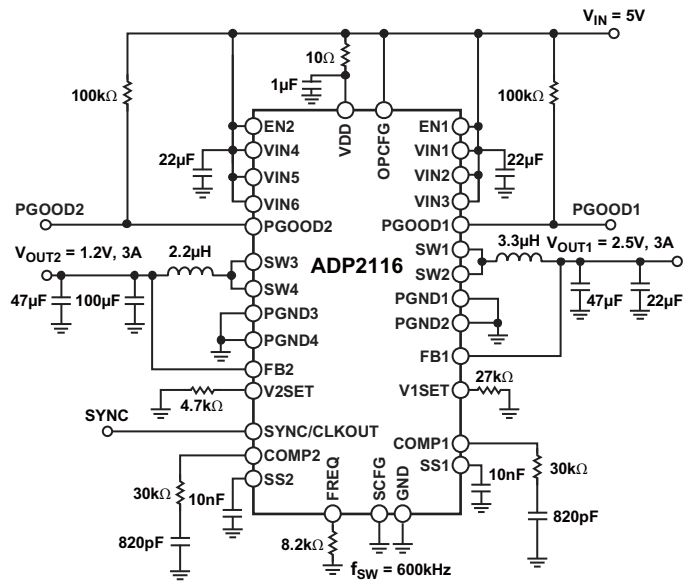


图71.提供3A/3A输出的应用电路

08436-071

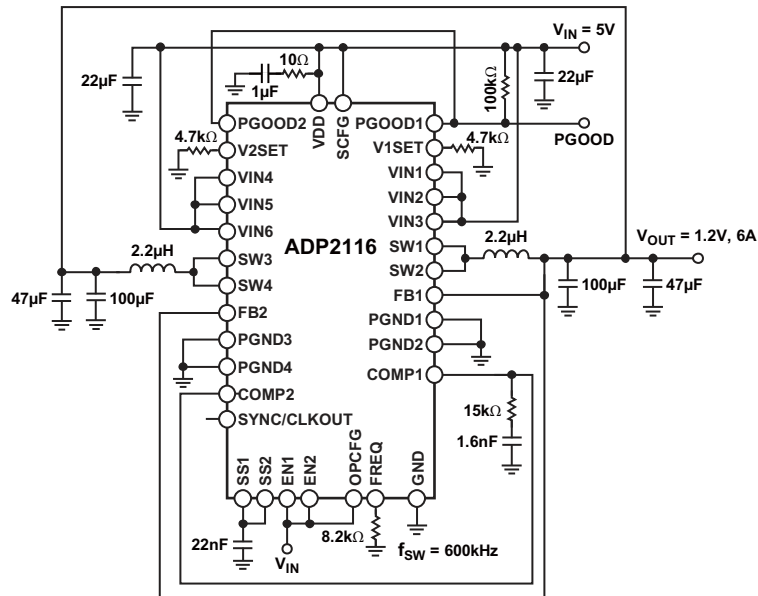
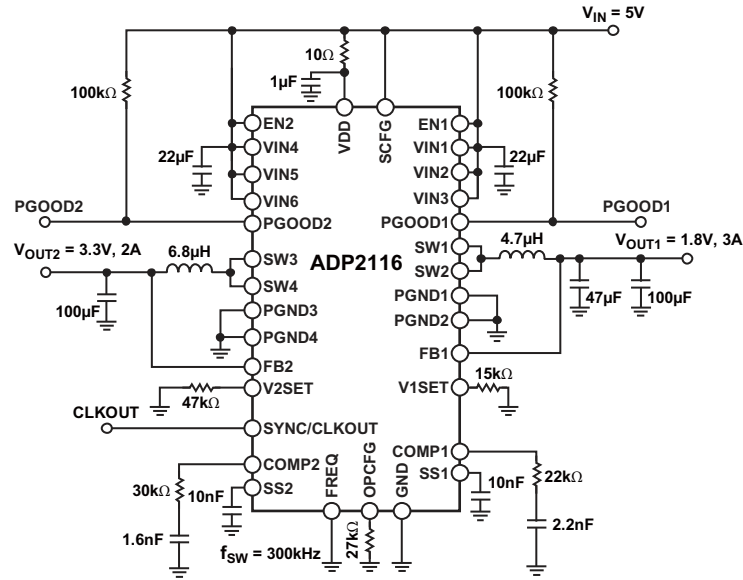


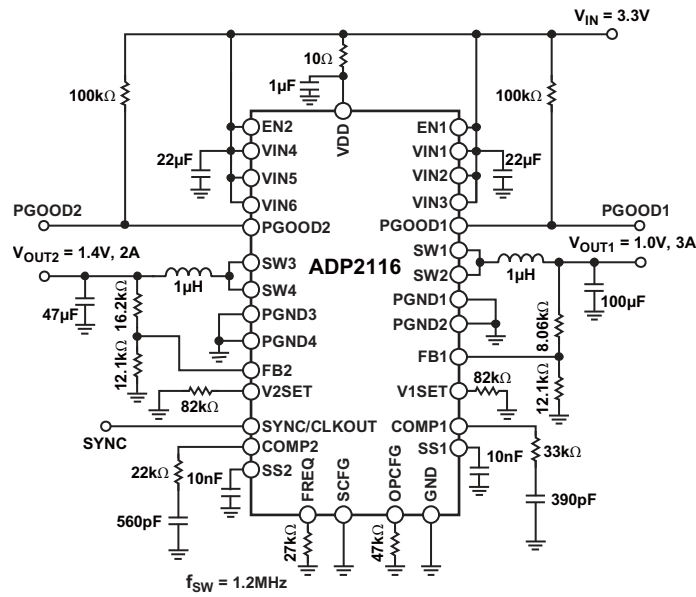
图72.提供单路6A输出的应用电路

08436-072



08436-073

图73.提供3A/2A输出的应用电路



08436-074

图74.可调输出应用电路

功耗与散热考虑

ADP2116双开关调节器的功耗是影响两个DC-DC转换器效率的主要因素。效率的计算等式如下：

$$\text{Efficiency} = \frac{P_{OUT}}{P_{IN}} \times 100\% \quad (21)$$

其中：

P_{IN} 为输入功率。

P_{OUT} 为输出功率。

输入功率与输出功率之间的差值为功率损耗，计算等式为：

$$P_{LOSS} = P_{IN} - P_{OUT}$$

降压型DC-DC转换器的功率损耗约为：

$$P_{LOSS} = P_D + P_L \quad (22)$$

其中：

P_D 为ADP2116的功耗。

P_L 为电感功耗。

若磁芯损耗忽略不计，则电感损耗的估算等式如下：

$$P_L \cong I_{OUT}^2 \times DCR_L \quad (23)$$

其中：

I_{OUT} 为直流负载电流。

DCR_L 为电感串联电阻。

ADP2116的功耗(P_D)包括功率开关传导性损耗、开关损耗和各个通道的转换损耗。

功率开关传导性损耗是输出电流(I_{OUT})流经具有内部电阻($R_{DS(ON)}$)的P沟道MOSFET和N沟道MOSFET功率开关造成的。传导性功率损耗的计算等式如下：

$$P_{COND} = [R_{DS(ON)-P} \times D + R_{DS(ON)-N} \times (1 - D)] \times I_{OUT}^2 \quad (24)$$

其中：

D 为占空比，由 $D = V_{OUT}/V_{IN}$ 决定。

$R_{DS(ON)-P}$ 为P沟道MOSFET的内部电阻。

$R_{DS(ON)-N}$ 为N沟道MOSFET的内部电阻。

开关损耗与驱动器产生的牵引电流有关，驱动器在开关频率下打开和关闭器件电源。开关功率损耗的计算等式如下：

$$P_{SW} = (C_{GATE-P} + C_{GATE-N}) \times V_{IN}^2 \times f_{SW} \quad (25)$$

其中：

C_{GATE-P} 为P沟道MOSFET栅极电容。

C_{GATE-N} 为N沟道MOSFET栅极电容。

转换损耗是由于无法即刻打开或关闭P沟道功率MOSFET造成的。转换损耗计算等式如下：

$$P_{TRAN} = V_{IN} \times I_{OUT} \times (t_{RISE} + t_{FALL}) \times f_{SW} \quad (26)$$

其中， t_{RISE} 和 t_{FALL} 为开关节点的上升时间和下降时间。在ADP2116中，开关节点的上升时间和下降时间约为5ns。调节器产生的功耗可导致芯片的结温(T_J)高于环境温度(T_A)。

$$T_J = T_A + T_R \quad (27)$$

其中，温升(T_R)与封装中的功耗(P_D)成正比。

比例系数取决于芯片的结温与环境温度之间的热电阻。

$$T_R = \theta_{JA} \times P_D \quad (28)$$

其中， θ_{JA} 为结至环境热阻(在JEDEC1S2P板中，该值为34°C/W，见表2)。

设计特殊环境温度范围应用时，利用等式24、等式25和等式26，计算两个通道的传导性损耗、开关损耗和转换损耗造成的预期ADP2116功耗(P_D)，并借助等式27和等式28估算温升值。只有根据等式27估算出的ADP2116芯片结温低于125°C时，才能保证两个转换器可靠工作。因此，较高的环境温度会降低系统的功耗。图75显示在不同的气流条件下，环境温度升高，功耗下降。曲线以下的部分代表ADP2116双调节器的安全工作范围。

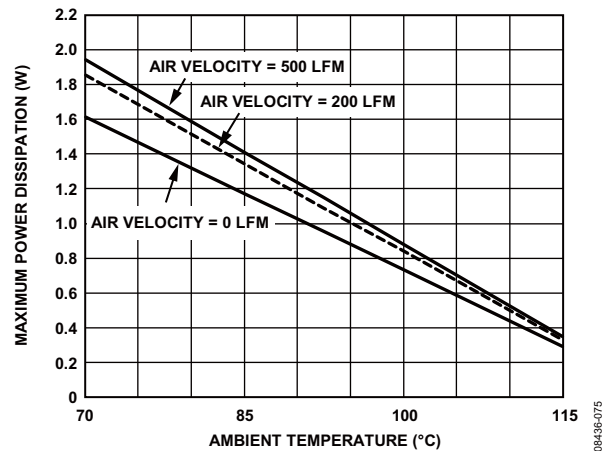


图75.功耗降低 (JEDEC1S2P板)

电路板布局建议

要使ADP2116的各个通道获得最佳性能，良好的电路板布局至关重要。不良的电路布局会降低输出纹波的质量和调节作用，还会影响EMI和电磁兼容性能。以下给出了最佳布局的指导性建议：

- 使用独立的模拟电源接地层。将敏感模拟电路(如：输出分压组件)的接地基准端连接至模拟地。另外，将电源组件(如：输入电容和输出电容)的接地基准端连接至电源地。将两个接地层与ADP2116的裸露焊盘相连。
- 将每个通道的输入电容尽可能靠近VINx引脚，将另一端与最近的电源接地层相连。
- 为实现低噪音和较高的瞬态性能，建议在VINx和VDD之间配置一个滤波器。将一个1 μ F、10 Ω 低通输入滤波器置于VDD引脚与VINx引脚之间，尽量靠近GND引脚。
- 确保高电流环路走线尽可能短而宽。高电流通路的出发点和终点均为C_{IN}；电流从C_{IN}流出，流经电感(L)、电容(C_{OUT})和电源接地层，再返回到C_{IN}；走线越短越好。为达到上述的目的，应确保输入电容和输出电容共用同一电源接地层。另外，为确保从PGNDx引脚，经电感(L)、电容(C_{OUT})返回电源接地层的高电流路径尽可能短，可将ADP2116PGNDx引脚与PGND层相连，并尽可能靠近输入电容和输出电容(见图76)。

- 将ADP2116的裸露焊盘与一个较大的铜层相连，以便最大程度地发挥其散热性能。利用JEDEC标准JESD51-7中介绍的方法，可实现热传导。
- 将反馈电阻分压网络尽可能靠近FBx引脚配置，以免噪声影响。应尽量缩短反馈电阻分压器顶部与输出端之间的走线，同时确保走线远离高电流走线和开关节点，以免噪声影响。为进一步降低噪声影响，应在FBx走线的两侧各放置一个模拟接地层，并确保走线的长度尽可能最短，以便降低寄生电容。

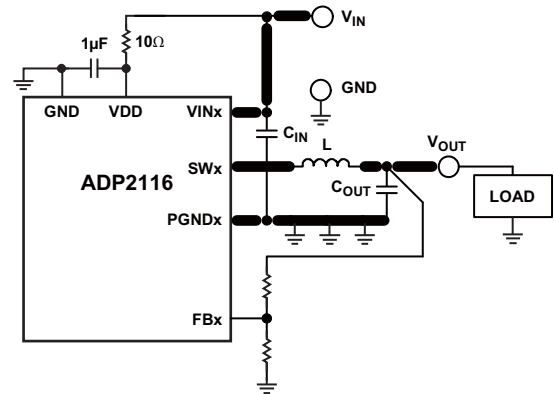
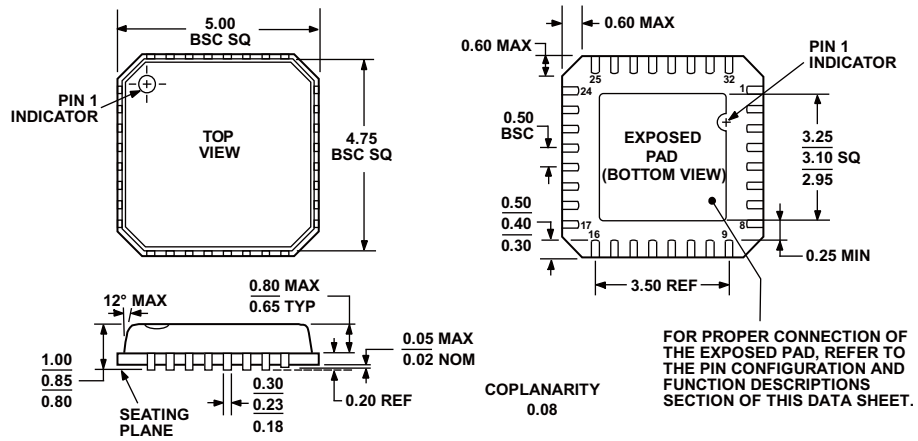


图76.PCB电路中的高电流走线

084-36-076

ADP2116

外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-220-VHHD-2

图77.32 32引脚LFCSP_VQ封装，
5mmx5mm超薄体(CP-32-2)，尺寸单位：mm

011708-A

订购指南

型号	温度范围 ¹	封装描述	封装选项	订购数量
ADP2116ACPZ-R7 ²	-40°C至 +85°C	32引脚LFCSP_VQ	CP-32-2	1,500
ADP2116-EVALZ ²		评估板		

¹ 工作结温范围为-40°C至+125°C。

² Z=符合RoHS标准的兼容器件。