

主要特性

输入电压范围：2.4 V至5.5 V

2 mm × 2 mm、16引脚小型WLCSP封装

过流和热保护

软启动

工厂可编程欠压闭锁，VDDA系统电源，2.2 V或3.9 V

所有三个通道的默认输出电压均可在工厂编程设置

Buck1和Buck2主要技术规格

电流模式结构提供出色瞬态响应

3 MHz工作频率

使用小型多层电感和电容

强制PWM和自动PWM/PSM模式

错相工作，简化输入滤波

占空比：100%(低压差模式)

典型静态电流：每通道24 μ A(无开关切换)

LDO主要技术规格

利用1 μ F陶瓷输出电容实现稳定工作

高PSRR

60 dB(最高至10 KHz)

低输出噪声

输出噪声65 μ V (均方根值, $V_{OUT3} = 3.3$ V)

低压差：150 mV, 负载电流150 mA

典型接地电流：11 μ A(无负载)

应用

USB设备

手持式产品

多电压电源，适用于处理器、ASIC、FPGA和RF芯片组

概述

ADP5022是一款微型电源管理单元(微型PMU)，内置两个高性能降压调节器和一个低压差调节器(LDO)，采用2.08 mm × 2.08 mm、16引脚小型WLCSP封装，可满足严苛的性能和电路板空间要求。

降压调节器的高开关频率支持小型多层外部器件，并使所需的电路板空间降至最小。当MODE引脚设置为高电平时，降压调节器以强制PWM模式工作。当MODE引脚设置为低电平时，降压调节器根据负载电流水平自动切换工作模式。输出负载较高时，降压调节器以PWM模式工作。当负载电流降至预定义阈值以下时，调节器以省电模式(PSM)工作，以便改善轻负载效率。

为降低输入电容要求和噪声，两个降压器以错相工作。

ADP5022 LDO的低静态电流、低压差和宽输入电压范围可延长便携式设备的电池使用时间。在频率高达10 kHz时，该LDO能保持60 dB以上的电源抑制性能，而所需的电压裕量则很低。

ADP5022的各调节器均具有专用的独立使能引脚。对使能引脚施加高电平将激活相应的调节器。默认输出电压可在工厂编程设置，选择范围广泛。

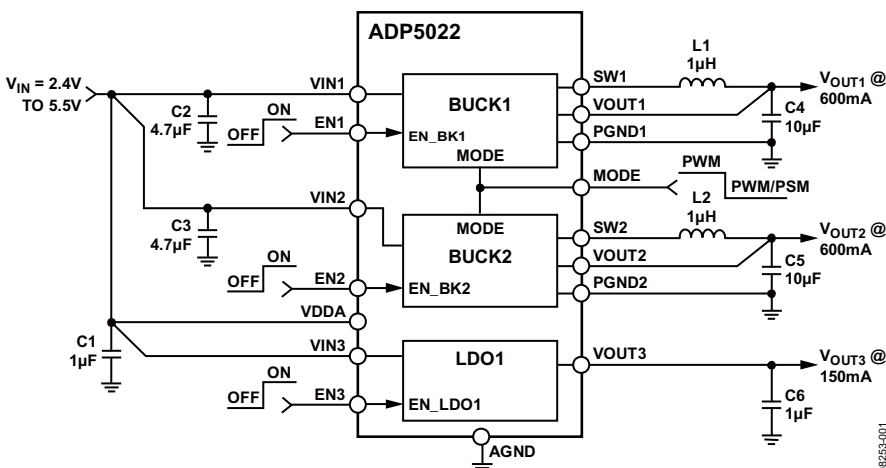


图1. 典型应用电路

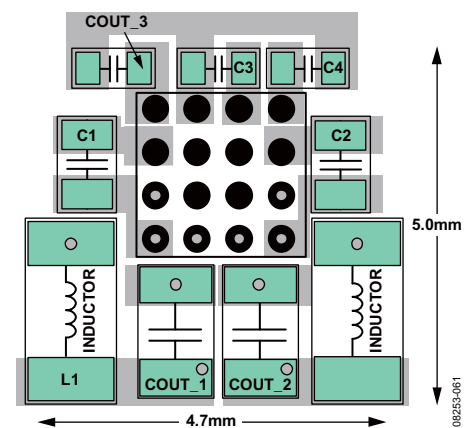


图2. 典型PCB布局

Rev. B

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

ADI中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2009–2010 Analog Devices, Inc. All rights reserved.

目录

特性	1	工作原理	16
应用	1	电源管理单元	16
概述	1	降压部分	17
修订历史	2	LDO部分	18
技术规格	3	应用信息	19
Buck1和Buck2技术规格	4	降压器外部元件选择	19
LDO技术规格	5	LDO电容选择	20
绝对最大额定值	6	PCB布局指南	22
热数据	6	评估板原理图与工艺图	23
热阻	6	建议布局	23
ESD警告	6	外形尺寸	25
引脚配置和功能描述	7	订购指南	25
典型工作特性	8		

修订历史

2009年11月—版本A:初始版

技术规格

除非另有说明， $V_{DDA} = V_{IN1} = V_{IN2} = 3.6\text{ V}$ ， $V_{IN3} = (V_{OUT3} + 0.5\text{ V})$ 或 2.4 V (取较大值)， $V_{IN3} \leq V_{IN1}$ ， $T_j = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ 。¹

表1

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
输入电压范围						
系统与降压输入电源电压范围	V_{DDA} 、 V_{IN1} 和 V_{IN2}	低欠压闭锁(UVLO)电平模型	2.4		5.5	V
		高欠压闭锁(UVLO)电平模型	4.5		5.5	V
LDO输入电源电压范围	V_{IN3}		2.3		5.5	V
关断电流	I_{GND-SD}	EN1 = EN2 = EN3 = GND EN1 = EN2 = EN3 = GND $T_j = -40^\circ\text{C}$ to $+85^\circ\text{C}$		0.5		μA
					2	μA
热关断						
热关断阈值	$T_{SD_{TH}}$	T_j 上升		150		$^\circ\text{C}$
热关断迟滞	$T_{SD_{HYS}}$			20		$^\circ\text{C}$
EN1、EN2、EN3、MODE输入						
EN1、EN2、EN3、MODE输入逻辑高电平	V_{IH}	$V_{DDA} = V_{IN1} = V_{IN2}$	1.2			V
EN1、EN2、EN3、MODE输入逻辑低电平	V_{IL}	$V_{DDA} = V_{IN1} = V_{IN2}$			0.4	V
EN1、EN2、EN3、MODE输入漏电流	$V_{I-LEAKAGE}$	引脚处于($V_{DDA} = V_{IN1} = V_{IN2}$)或GND		0.05	1	μA
待机电流						
所有通道使能，无负载	I_{STBY}			80		μA
所有通道使能，无负载，无降压开关切换	$I_{STBY-NOSW}$			59	85	μA
VIN3欠压闭锁						
输入电压上升	$UVLO_{VIN3RISE}$				2.20	V
输入电压下降	$UVLO_{VIN3FALL}$		1.45			V
VDDA欠压闭锁						
输入电压上升	$UVLO_{VDDARISE}$	高欠压闭锁(UVLO)电平(工厂设置) 低欠压闭锁(UVLO)电平(工厂设置)			4.15 2.35	V V
输入电压下降	$UVLO_{VDDAFALL}$	高欠压闭锁(UVLO)电平(工厂设置) 低欠压闭锁(UVLO)电平(工厂设置)	3.40 2.00			V V

¹ 所有极端温度限值都采用标准统计质量控制通过相关性予以保证。

ADP5022

BUCK1和BUCK2技术规格

除非另有说明， $VDDA = VIN1 = VIN2 = 3.6\text{ V}$ ， $VIN3 = (VOUT3 + 0.5\text{ V})$ 或 2.4 V (取较大值)， $VIN3 \leq VIN1$ ， $T_j = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ 。¹

表2

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
工作电源电流						
仅Buck1	I_{GND1}	$I_{\text{LOAD1}} = 0\text{ mA}$ ，器件不开关， $EN1 = VDDA$ ， $EN2 = EN3 = \text{GND}$		24		μA
仅Buck2	I_{GND2}	$I_{\text{LOAD2}} = 0\text{ mA}$ ，器件不开关， $EN2 = VDDA$ ， $EN1 = EN3 = \text{GND}$		32		μA
仅Buck1和Buck2	$I_{\text{GND1-2}}$	$I_{\text{LOAD1}} = I_{\text{LOAD2}} = 0\text{ mA}$ ，器件不开关， $EN1 = EN2 = VDDA$ ， $EN3 = \text{GND}$		48	64	μA
输出电压精度	$V_{\text{OUT1}}, V_{\text{OUT2}}$	PWM模式， $VIN1 = VIN2 = 2.4\text{ V}$ 至 5.5 V ， $I_{\text{LOAD1}} = I_{\text{LOAD2}} = 0\text{ mA}$ 至 600 mA	-3		+3	%
省电模式至PWM电流阈值	$I_{\text{PSM-PWM}}$			105		mA
PWM至省电模式电流阈值	$I_{\text{PWM-PSM}}$			100		mA
SW特性，BUCK1和BUCK2						
PFET导通电阻	R_{PFET}	$VIN1 = VIN2 = 3.6\text{ V}$ 时的典型值 $VIN1 = VIN2 = 5.0\text{ V}$ 时的典型值		165 125	275	$\text{m}\Omega$ $\text{m}\Omega$
NFET导通电阻	R_{NFET}	$VIN1 = VIN2 = 3.6\text{ V}$ 时的典型值 $VIN1 = VIN2 = 5.0\text{ V}$ 时的典型值		125 100	220	$\text{m}\Omega$ $\text{m}\Omega$
电流限值	$I_{\text{LIMIT1}}, I_{\text{LIMIT2}}$	PFET开关峰值电流限值	750	950	1050	mA
振荡器频率	F_{SW}		2.5	3.0	3.5	MHz
启动时间 ²						
从关断状态	$T_{\text{STARTUP12-SD}}$			250		μs

¹ 所有极端温度限值都采用标准统计质量控制通过相关性予以保证。

² 启动时间定义为从 $EN1/EN2$ 的上升沿至 $VOUT1/VOUT2$ 达到其标称值90%的时间。

LDO技术规格

除非另有说明， $VDDA = VIN1 = VIN2 = 3.6\text{ V}$ ， $VIN3 = (VOUT3 + 0.5\text{ V})$ 或 2.3 V (取较大值)， $VIN3 \leq VIN1$ ， $I_{OUT3} = 10\text{ mA}$ ； $C_{IN3} = C_{OUT3} = 1\text{ }\mu\text{F}$ ， $T_j = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ 。¹

表3

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
工作电源电流 ²	$I_{VIN3-GND}$	$I_{OUT3} = 0\text{ }\mu\text{A}$ $I_{OUT3} = 10\text{ mA}$ $I_{OUT3} = 150\text{ mA}$		11 16 31	21 29 43	μA μA μA
输出电压精度	V_{OUT3}	$100\text{ }\mu\text{A} < I_{OUT3} < 150\text{ mA}$, $VIN3 = (VOUT3 + 0.5\text{ V})$ 至 5.5 V	-2		+2	%
调整率 输入电压调整率 负载调整率 ³	$\Delta V_{OUT3}/\Delta V_{IN3}$ $\Delta V_{OUT3}/\Delta I_{OUT3}$	$VIN3 = (VOUT3 + 0.5\text{ V})$ 至 5.5 V , $I_{OUT} = 1\text{ mA}$ $I_{OUT3} = 1\text{ mA}$ 至 150 mA	-0.03		+0.03	%/V %/mA
压差 ⁴	$V_{DROPOUT}$	$VOUT3 = 3.0\text{ V}$, $I_{OUT3} = 10\text{ mA}$ $VOUT3 = 3.0\text{ V}$, $I_{OUT3} = 150\text{ mA}$		7 110	150	mV mV
启动时间 ⁵ 从关断状态	$T_{STARTUP3-SD}$			200		μs
电流限制阈值 ⁶	I_{LIMIT3}		160	240	350	mA
输出噪声	OUT_{NOISE}	10 Hz至100 kHz, $VIN3 = 5\text{ V}$, $VOUT3 = 3.3\text{ V}$ 10 Hz至100 kHz, $VIN3 = 5\text{ V}$, $VOUT3 = 2.4\text{ V}$ 10 Hz至100 kHz, $VIN3 = 5\text{ V}$, $VOUT3 = 1.2\text{ V}$		65 52 40		μV 均方根值 μV 均方根值 μV 均方根值
电源抑制比	PSRR	10 kHz, $VIN3 = 5\text{ V}$, $VOUT3 = 3.3\text{ V}$ 10 kHz, $VIN3 = 5\text{ V}$, $VOUT3 = 2.3\text{ V}$ 10 kHz, $VIN3 = 5\text{ V}$, $VOUT3 = 1.2\text{ V}$		60 66 70		dB dB dB

¹ 所有极端温度限值都采用标准统计质量控制通过相关性予以保证。

² LDO工作电源电流是在LDO使能时VIN3至AGND产生的电流。无论何时使能任一调节器通道，VIN1至AGND都会产生电流。

此电流的典型值为 $8\text{ }\mu\text{A}$ ，并列入 I_{GND1} 、 I_{GND2} 和 I_{GND1-2} 技术规格。

³ 基于使用 1 mA 和 150 mA 负载的端点计算。

⁴ 压差定义为将输入电压设置为标称输出电压时的输入至输出电压差。仅适用于高于 2.3 V 的输出电压。

⁵ 启动时间定义为从EN3的上升沿至VOUT3处于其标称值90%的时间。

⁶ 电流限制阈值定义为VOUT3降至额定典型值的90%时的电流。例如， 3.0 V 输出电压的电流限值定义为引起输出电压降至 3.0 V 的90%或 2.7 V 的电流。

绝对最大额定值

表4

参数	额定值
VDDA, VIN1, VIN2, VIN3, VOUT1, VOUT2, VOUT3, EN1, EN2, EN3, MODE至GND	-0.3 V至+6 V
存储温度范围	-65°C至+150°C
工作结温范围	-40°C至+125°C
焊接条件	JEDEC J-STD-020

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定应力值，不涉及器件在这些或任何其它条件下超出本技术规格指标的功能性操作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

热数据

绝对最大额定值仅单独应用，不组合使用。

超过结温限值时，ADP5022会受到损坏。监控环境温度(T_A)并不能保证结温(T_j)处于额定温度限值内。在功耗高、热阻差的应用中，可能必须降低最大环境温度。在功耗适中、PCB热阻较低的应用中，只要结温处于规格限值内，最大环境温度可以超过最大限值。器件的 T_j 取决于 T_A 、器件的功耗(P_D)和封装的结至环境热阻(θ_{JA})。最大 T_j 由 T_A 和 P_D 计算得出，公式如下：

$$T_j = T_A + (P_D \times \theta_{JA})$$

封装的 θ_{JA} 利用4层板建模计算得出。结至环境热阻主要取决于应用和板布局。在最大功耗较高的应用中，需要特别注意热板设计。 θ_{JA} 值可能随PCB材料、布局和环境条件不同而异。 θ_{JA} 的额定值基于4" × 3"的4层电路板。有关板结构的详细信息，请参考JEDEC JESD 51-9。欲了解更多信息，请参见AN-617应用笔记《MicroCSP™晶圆级芯片规模封装》。

热阻

θ_{JA} 针对最差条件，即器件焊接在电路板上。

表5. 热阻

封装类型	θ_{JA}	单位
16引脚、0.5 mm间距WLCSP	65	°C/W

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述

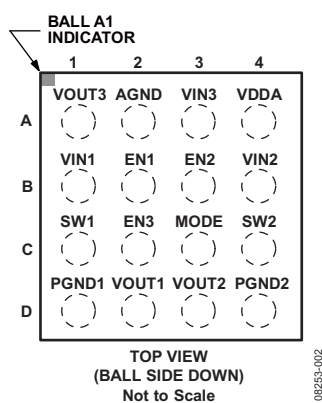


图3.引脚配置

表6. 引脚功能描述

引脚编号	引脚名称	描述
A1	VOUT3	LDO输出电压和检测输入。
A2	AGND	模拟地。
A3	VIN3	LDO输入电源($VIN3 \leq VIN1 = VIN2 = VDDA$)。
A4	VDDA	一般管理模块的电源输入和欠压闭锁(UVLO)检测。
B1	VIN1	Buck1输入电源($VIN1 = VIN2 = VDDA$)。
B2	EN1	Buck1激活。设置EN1 = 高电平：开启Buck1。设置EN1 = 低电平：关闭Buck1。
B3	EN2	Buck2激活。设置EN2 = 高电平：开启Buck2。设置EN2 = 低电平：关闭Buck2。
B4	VIN2	Buck2输入电源($VIN2 = VIN1 = VDDA$)。
C1	SW1	Buck1开关节点。
C2	EN3	LDO激活。设置EN3 = 高电平：开启LDO。EN3 = 低电平：关闭LDO。
C3	MODE	Buck1/Buck2工作模式：MODE = 高电平：强制PWM工作。MODE = 低电平：自动PWM/PSM工作。
C4	SW2	Buck2开关节点。
D1	PGND1	Buck1的专用电源地。
D2	VOUT1	Buck1输出电压检测输入。
D3	VOUT2	Buck2输出电压检测输入。
D4	PGND2	Buck2的专用电源地。

典型工作特性

除非另有说明, $V_{IN1} = V_{IN2} = V_{IN3} = V_{DDA} = 5.0\text{ V}$, $T_A = 25^\circ\text{C}$ 。

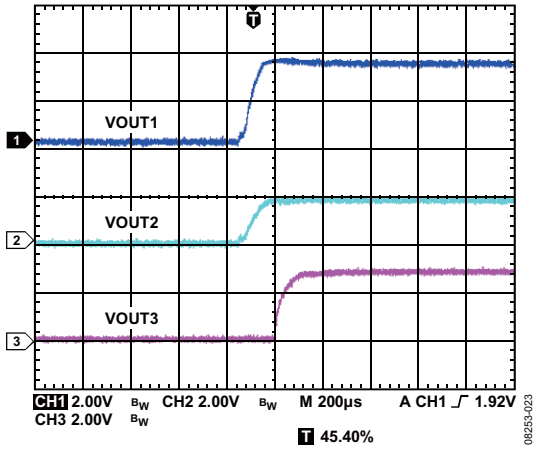


图4. 3个通道启动波形, V_{IN3} 自 V_{OUT1} 级联

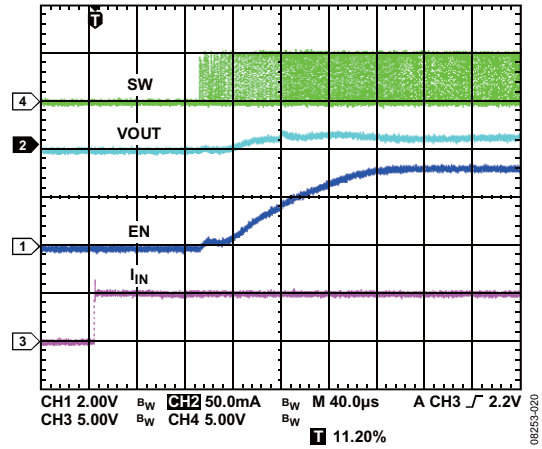


图7. Buck2启动, $V_{OUT2} = 1.8\text{ V}$, $I_{OUT2} = 5\text{ mA}$

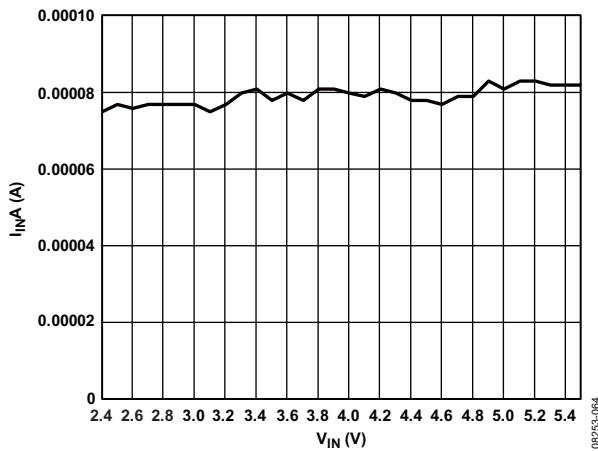


图5. 系统静态电流与输入电压的关系, $V_{OUT1} = 0.8\text{ V}$, $V_{OUT2} = 2.5\text{ V}$, $V_{IN3} = V_{OUT2}$, $V_{OUT3} = 1.2\text{ V}$, 所有通道均无负载

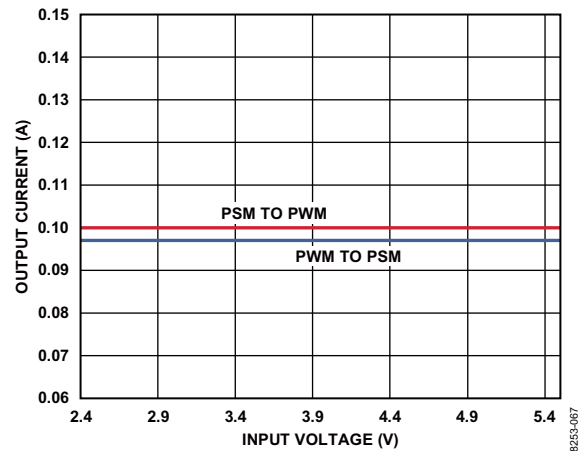


图8. Buck 2 PSM至PWM转换, $V_{OUT2} = 1.8\text{ V}$

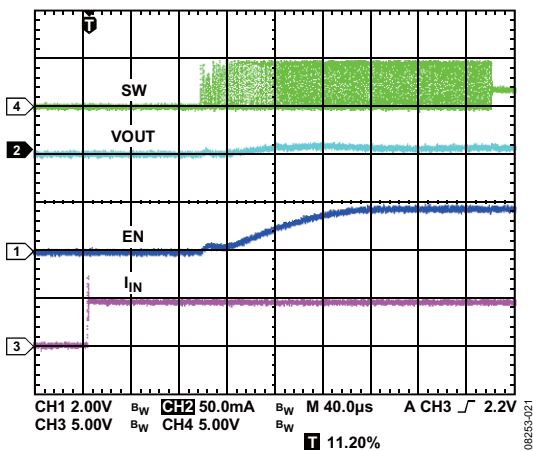


图6. Buck1启动, $V_{OUT1} = 3.3\text{ V}$, $I_{OUT1} = 10\text{ mA}$

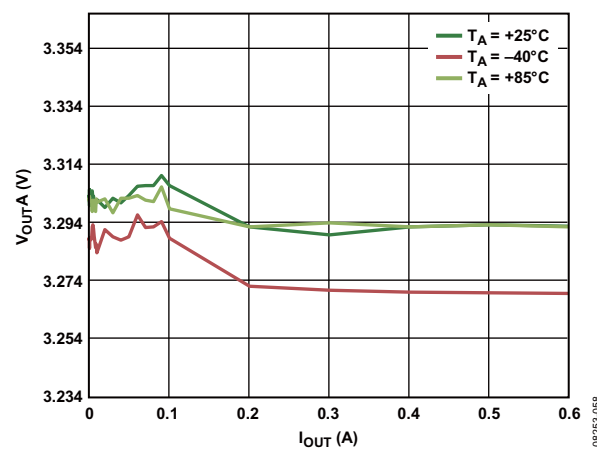


图9. 不同温度的Buck1负载调整率, $V_{OUT1} = 3.3\text{ V}$, 自动模式

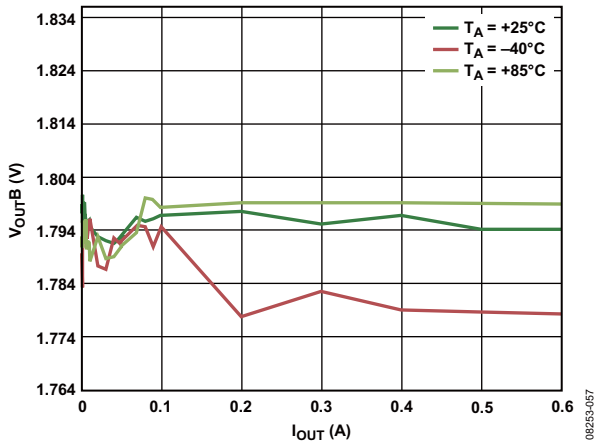


图10. 不同温度的Buck2负载调整率, $V_{OUT2} = 1.8\text{ V}$, 自动模式

08253-057

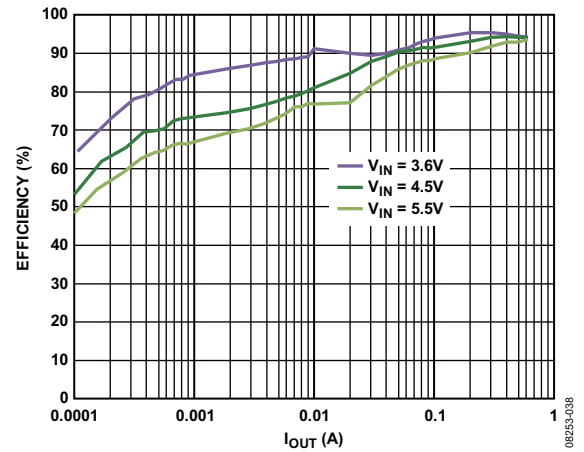


图13. 不同输入电压的Buck1效率与负载电流的关系, $V_{OUT1} = 3.3\text{ V}$, 自动模式

08253-038

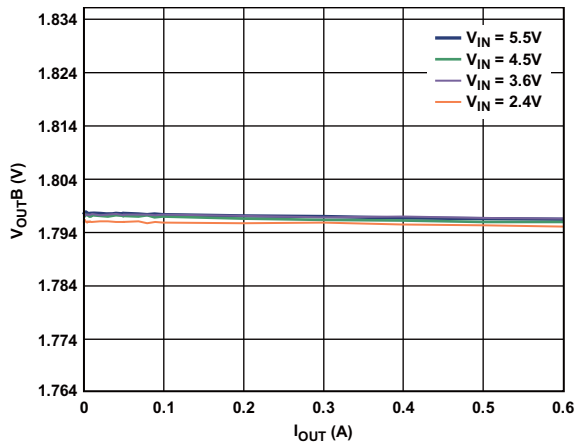


图11. 不同输入电压的Buck2负载调整率, $V_{OUT1} = 1.8\text{ V}$, PWM模式

08253-054

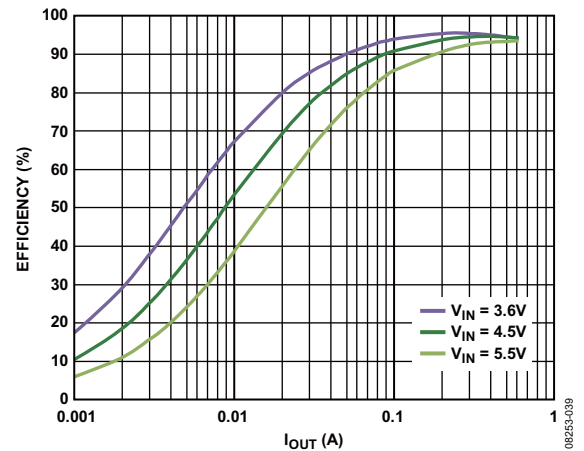


图14. 不同输入电压的Buck1效率与负载电流的关系, $V_{OUT1} = 3.3\text{ V}$, PWM模式

08253-039

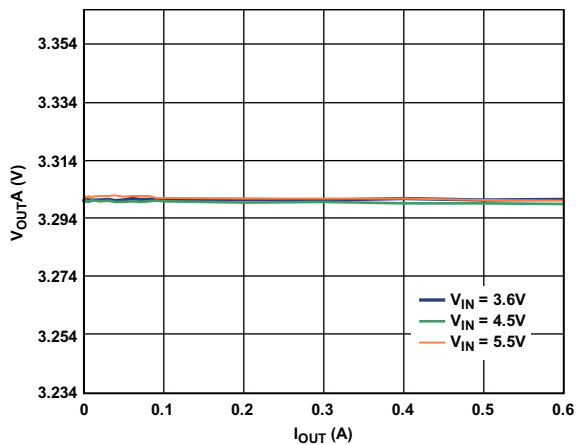


图12. 不同输入电压的Buck1负载调整率, $V_{OUT2} = 3.3\text{ V}$, PWM模式

08253-055

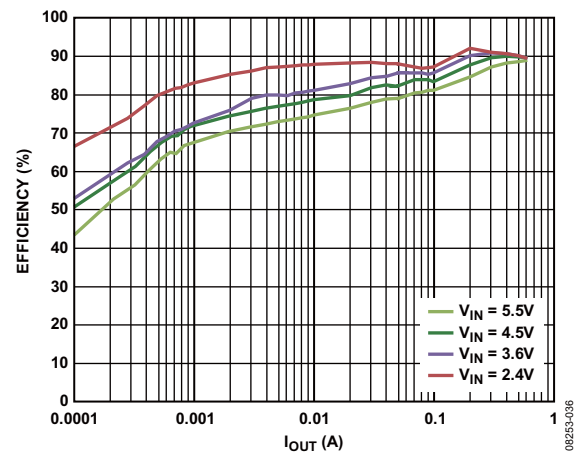


图15. 不同输入电压的Buck2效率与负载电流的关系, $V_{OUT2} = 1.8\text{ V}$, 自动模式

08253-036

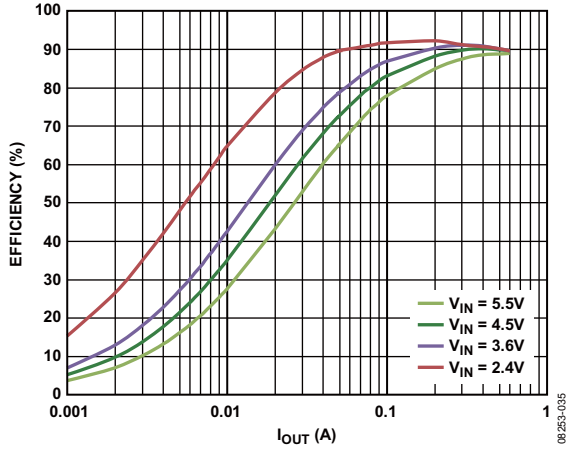


图16. 不同输入电压的Buck2效率与负载电流的关系, $V_{OUT2} = 1.8\text{ V}$, PWM模式

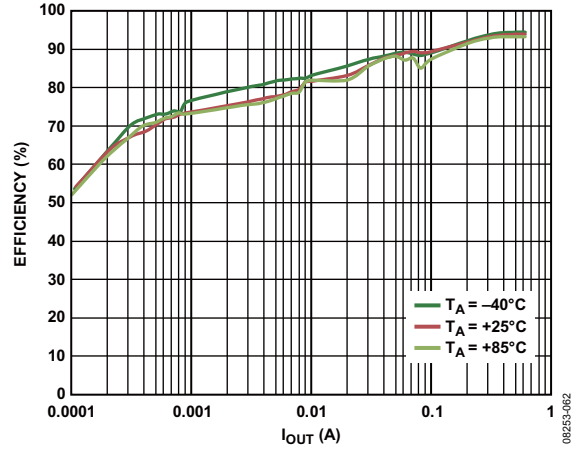


图19. 不同温度的Buck1效率与负载电流的关系, $V_{OUT1} = 3.3\text{ V}$, 自动模式

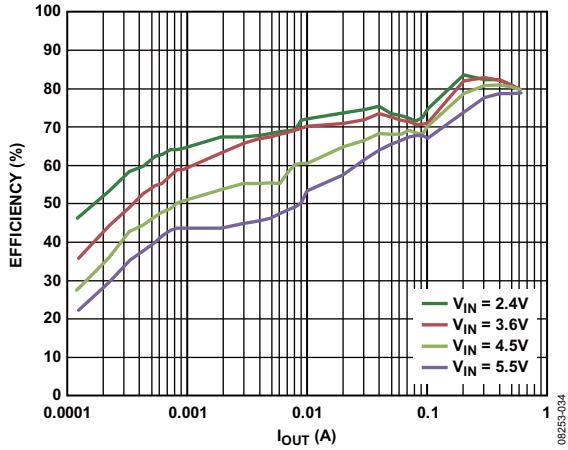


图17. 不同输入电压的Buck1效率与负载电流的关系, $V_{OUT1} = 0.8\text{ V}$, 自动模式

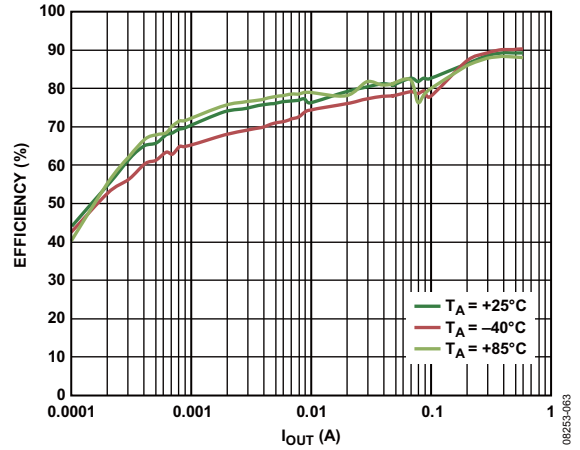


图20. 不同温度的Buck2效率与负载电流的关系, $V_{OUT2} = 1.8\text{ V}$, 自动模式

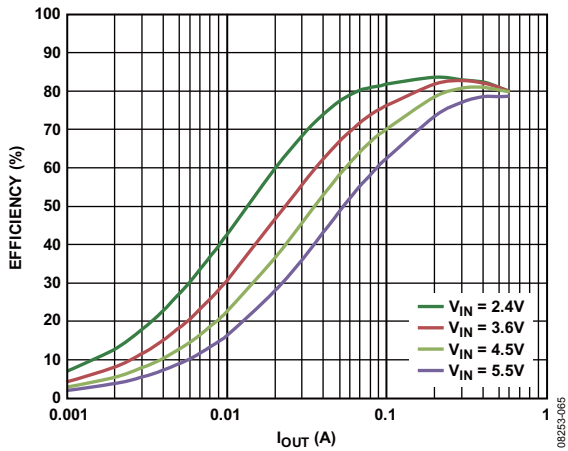


图18. 不同输入电压的Buck1效率与负载电流的关系, $V_{OUT1} = 0.8\text{ V}$, PWM模式

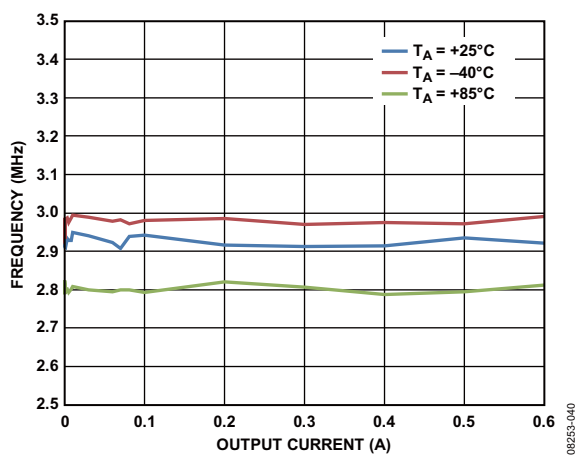


图21. 不同温度的Buck2开关频率与输出电流的关系, $V_{OUT2} = 1.8\text{ V}$, PWM模式

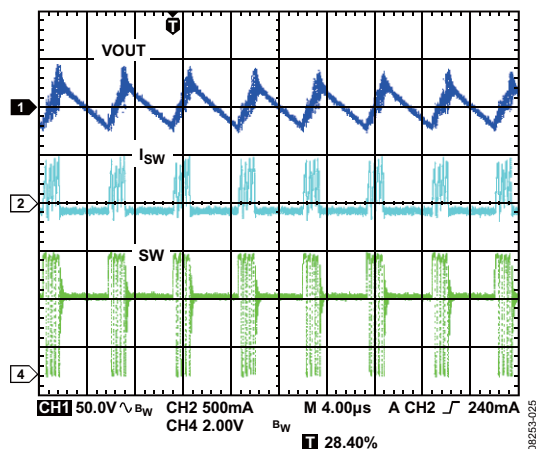


图22. 典型波形, $V_{OUT1} = 3.3\text{ V}$, $I_{OUT1} = 30\text{ mA}$, 自动模式

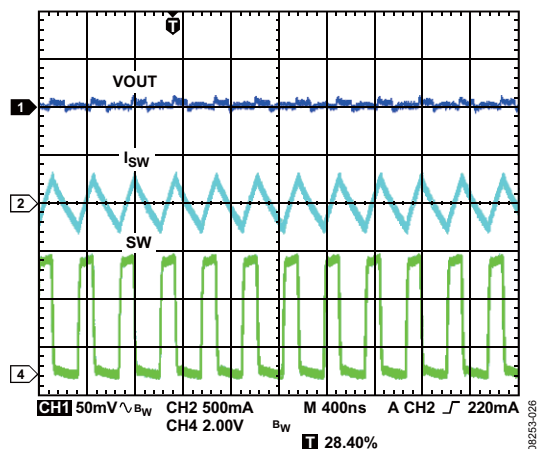


图25. 典型波形, $V_{OUT2} = 1.8\text{ V}$, $I_{OUT2} = 30\text{ mA}$, PWM模式

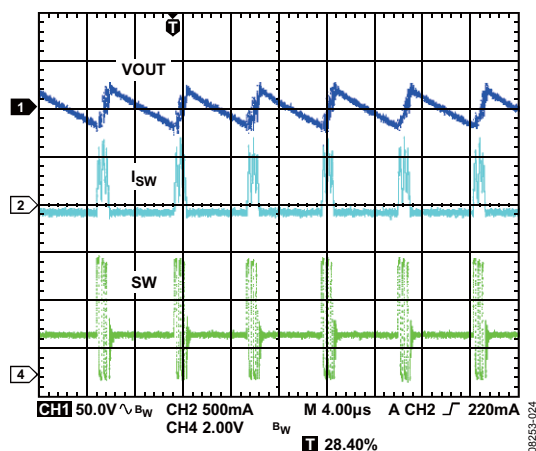


图23. 典型波形, $V_{OUT2} = 1.8\text{ V}$, $I_{OUT2} = 30\text{ mA}$, 自动模式

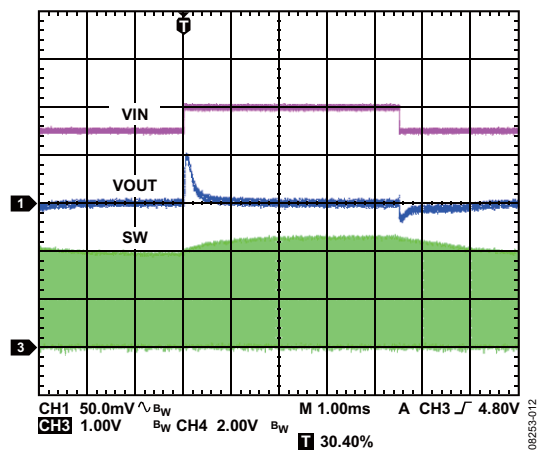


图26. Buck1线路瞬态响应, 输入电压范围为4.5 V至5.0 V, $V_{OUT1} = 3.3\text{ V}$, PWM模式

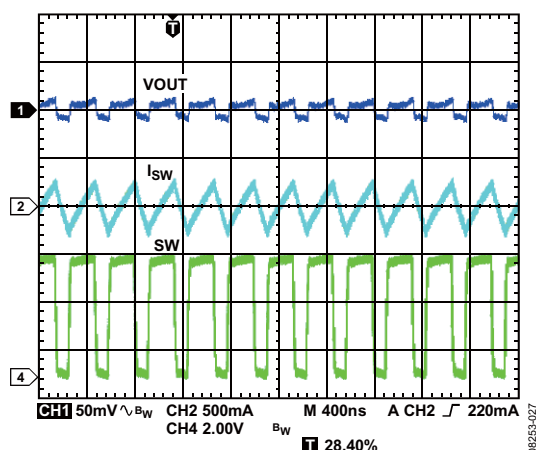


图24. 典型波形, $V_{OUT1} = 3.3\text{ V}$, $I_{OUT1} = 30\text{ mA}$, PWM模式

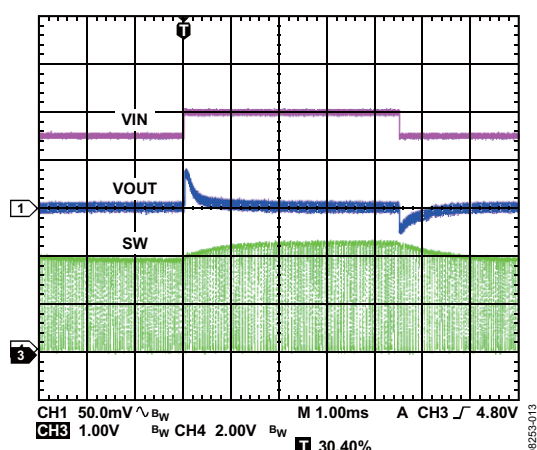


图27. Buck2线路瞬态响应, $V_{IN} = 4.5\text{ V}$ 至5.0 V, $V_{OUT2} = 1.8\text{ V}$, PWM模式

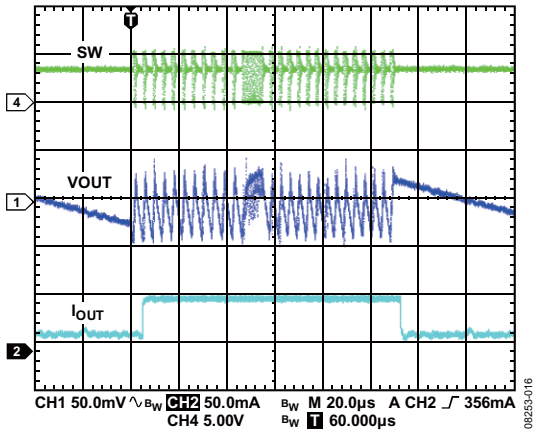


图28. Buck1负载瞬态响应, I_{OUT1} 范围为1 mA至50 mA, $V_{OUT1} = 3.3$ V, 自动模式

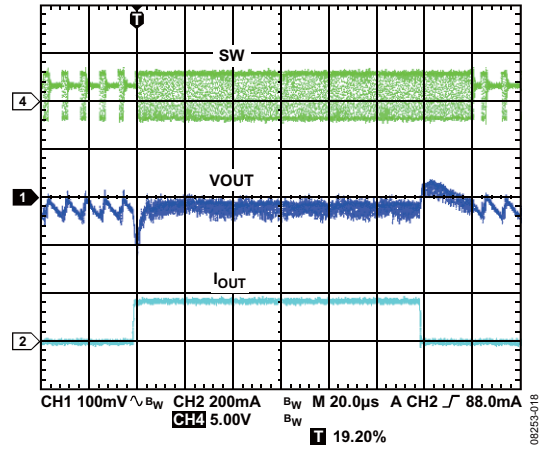


图31. Buck2负载瞬态响应, I_{OUT2} 范围为20 mA至180 mA, $V_{OUT2} = 1.8$ V, 自动模式

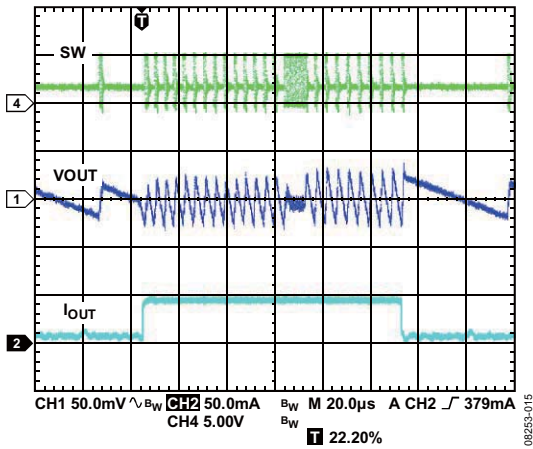


图29. Buck2负载瞬态响应, I_{OUT2} 范围为1 mA至50 mA, $V_{OUT2} = 1.8$ V, 自动模式

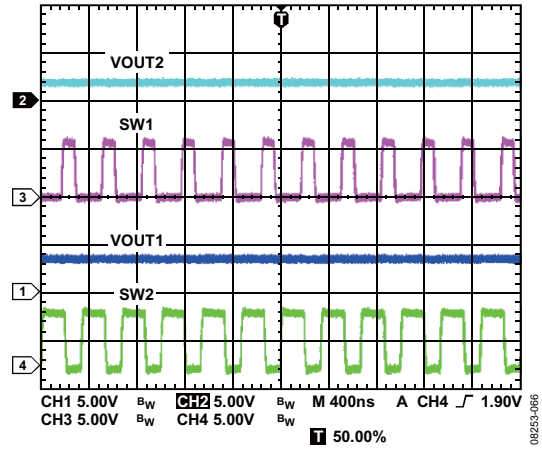


图32. PWM模式下Buck1和Buck2的VOUT和SW波形, 显示异相工作

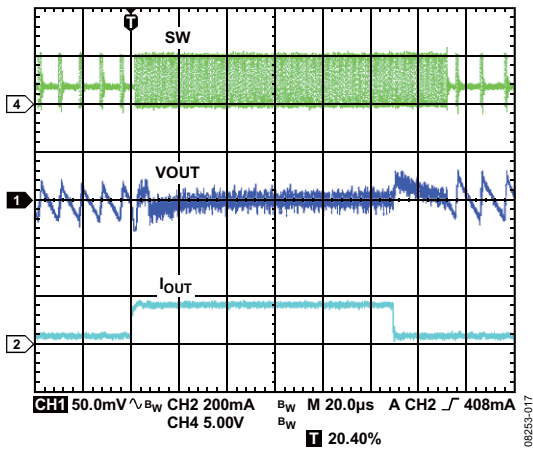


图30. Buck1负载瞬态响应, I_{OUT1} 范围为20 mA至180 mA, $V_{OUT1} = 3.3$ V, 自动模式

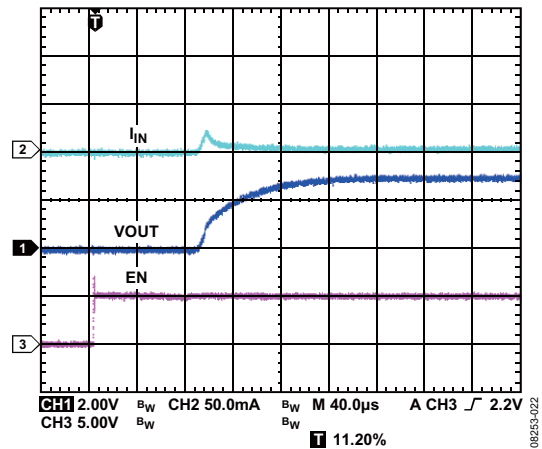


图33. LDO启动, $V_{OUT3} = 3.0$ V, $I_{OUT3} = 5$ mA

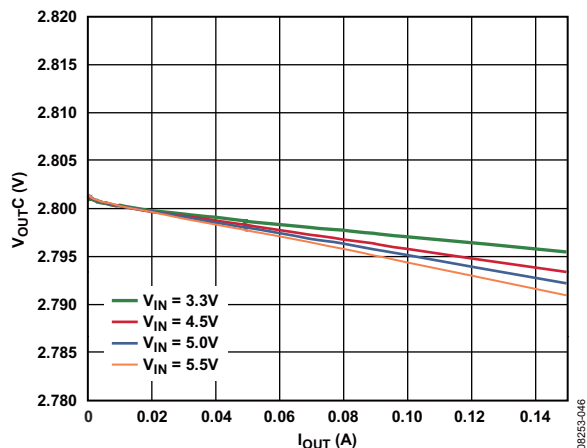


图34. 不同输入电压的LDO负载调整率, $V_{OUT3} = 2.8\text{ V}$

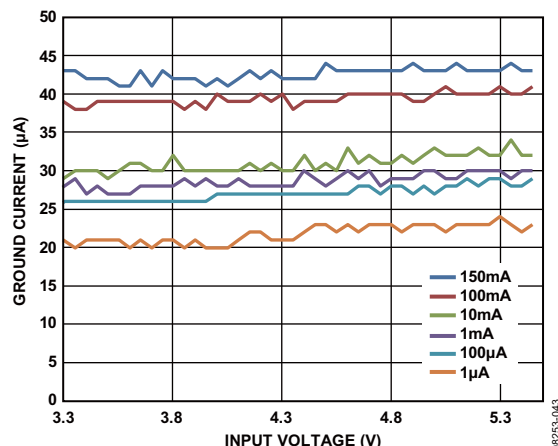


图37. 不同输出负载的LDO地电流与输入电压的关系, $V_{OUT3} = 2.8\text{ V}$

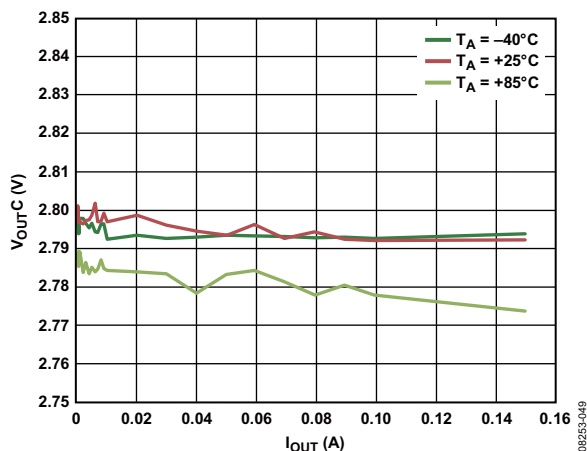


图35. 不同温度的LDO负载调整率, $V_{IN3} = 3.3\text{ V}$, $V_{OUT3} = 2.8\text{ V}$

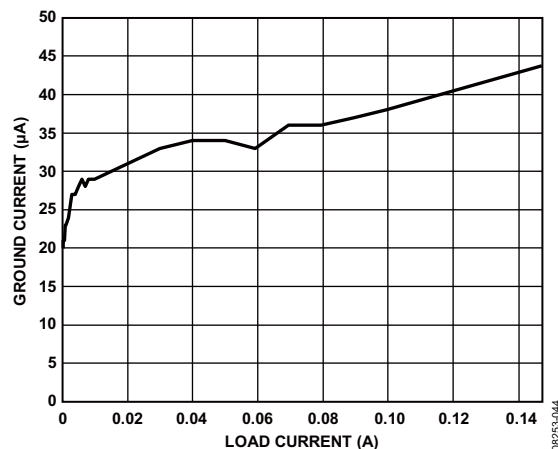


图38. LDO接地电流与输出负载的关系, $V_{IN3} = 3.3\text{ V}$, $V_{OUT3} = 2.8\text{ V}$

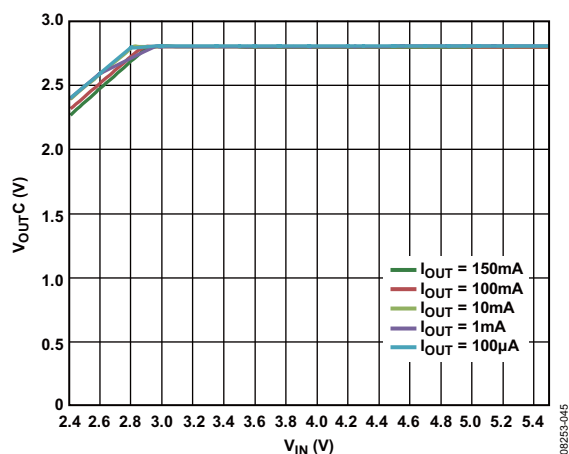


图36. 不同输出负载的LDO电压调整率, $V_{OUT3} = 2.8\text{ V}$

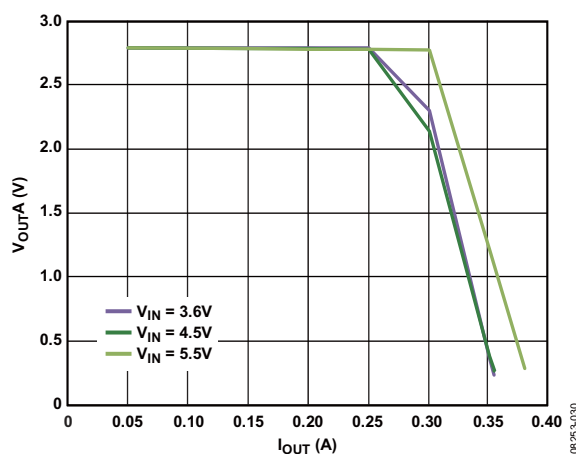


图39. 不同输入电压的LDO电流能力, $V_{OUT3} = 2.8\text{ V}$

ADP5022

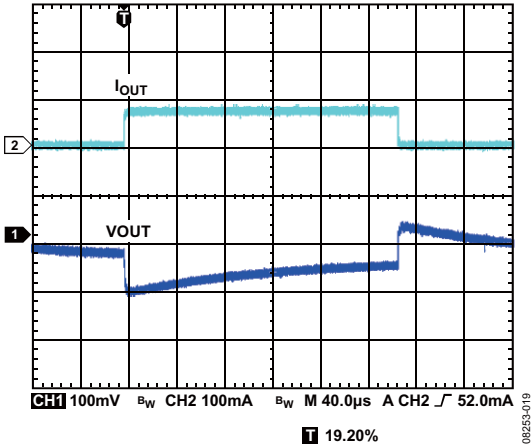


图40. LDO负载瞬态响应, I_{OUT3} 范围为1 mA至80 mA, $V_{OUT3} = 2.8 V$

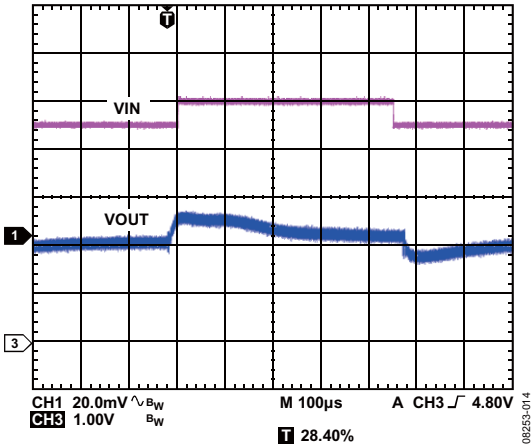


图41. LDO线路瞬态响应, 输入电压范围为4.5 V至5.5 V, $V_{OUT3} = 2.8 V$

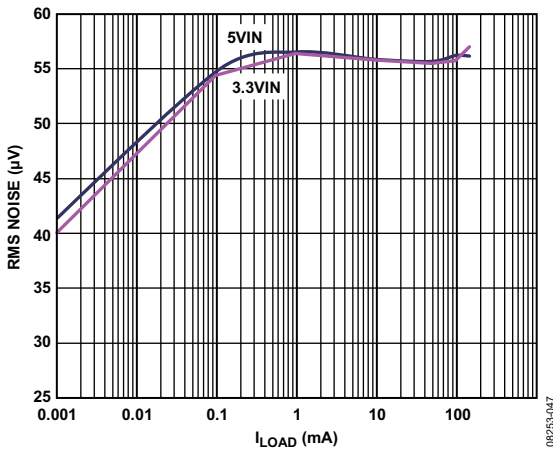


图42. 不同输入电压的LDO输出噪声与负载电流的关系, $V_{OUT3} = 2.8 V$

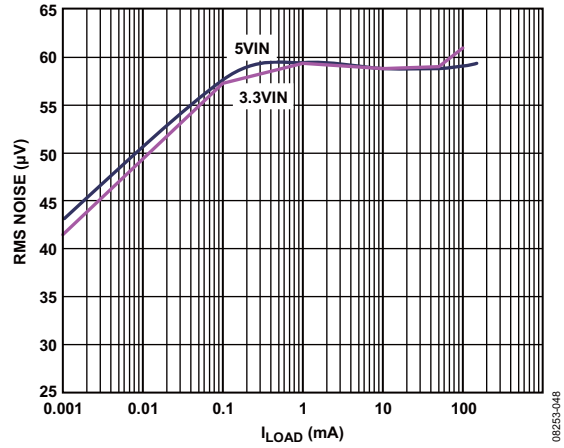


图43. 不同输入电压的LDO输出噪声与负载电流的关系, $V_{OUT3} = 3.0 V$

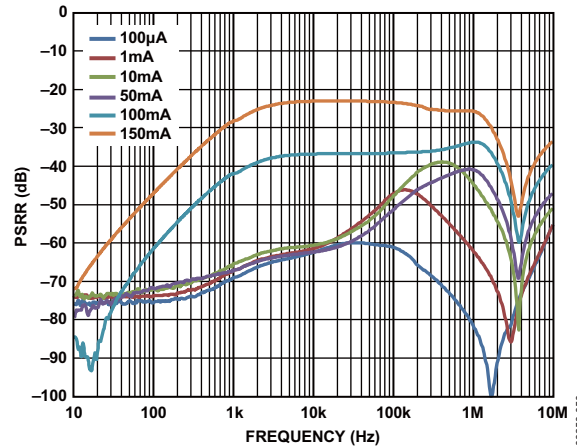


图44. 不同输出负载的LDO PSRR, $V_{IN3} = 3.3 V$, $V_{OUT3} = 2.8 V$

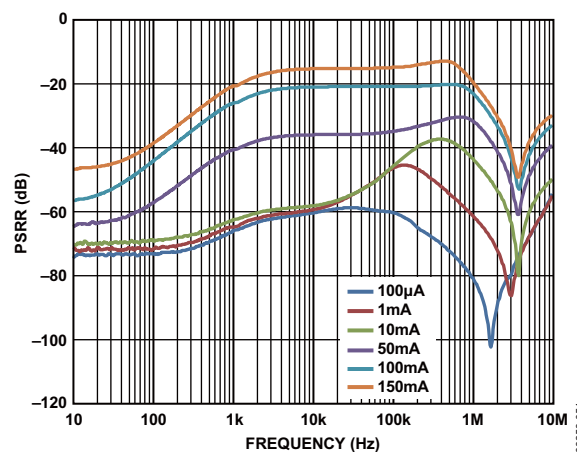


图45. 不同输出负载的LDO PSRR, $V_{IN3} = 3.3 V$, $V_{OUT3} = 3.0 V$

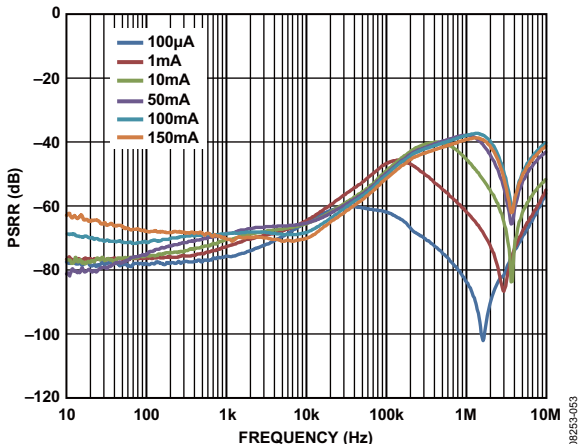


图46. 不同输出负载的LDO PSRR, VIN3 = 5.0 V, VOUT3 = 2.8 V

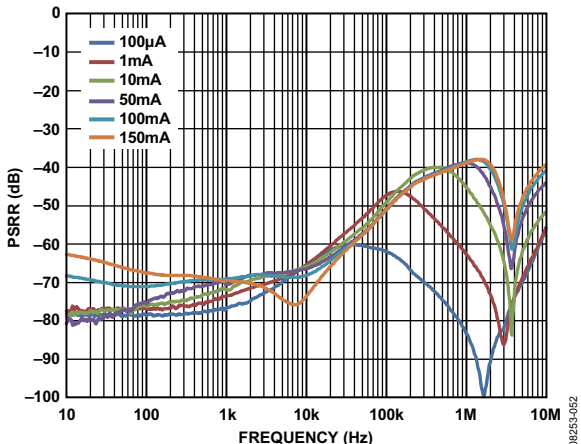


图47. 不同输出负载的LDO PSRR, VIN3 = 5.0 V, VOUT3 = 3.0 V

工作原理

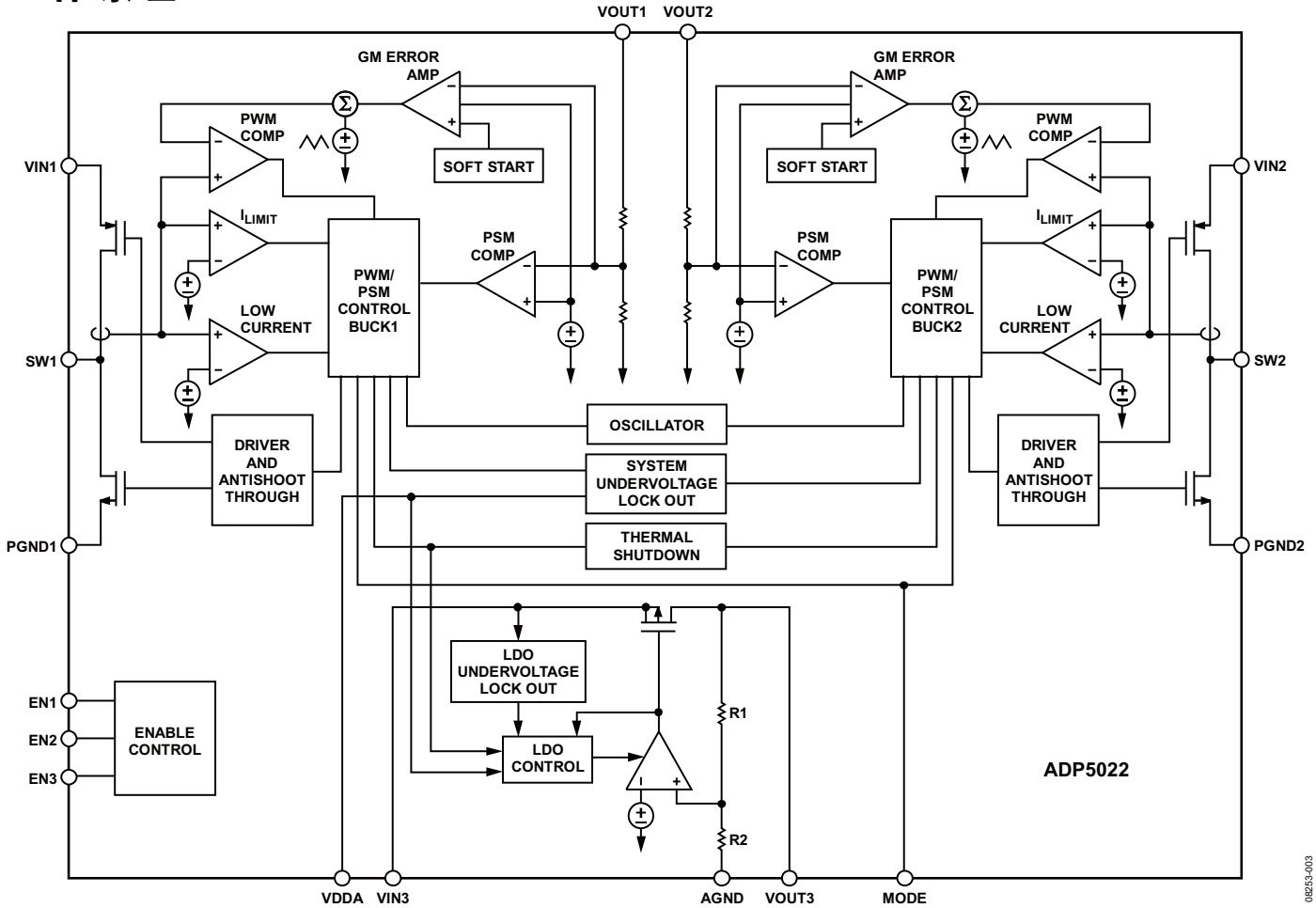


图48. 功能框图

电源管理单元

ADP5022是一款微型电源管理单元(微型PMU)，内置两个降压DC-DC转换器和一个低压差线性调节器(LDO)，其高开关频率和小型16引脚WLCSP封装可以实现较小的电源管理解决方案。

要将这些高性能转换器和调节器与微型PMU相结合、协同工作，需要一个系统控制器。

每个调节器都有一个专用使能引脚。EN1控制Buck1的激活，EN2控制Buck2的激活，EN3控制LDO的激活。对ENx引脚施加逻辑高电平可开启调节器，对ENx引脚施加逻辑低电平可关闭调节器。调节器开启时，输出电压受软启动电路控制，以避免由放电输出电容引起的较大浪涌电流。

如果MODE引脚为逻辑高电平，则降压调节器工作在强制PWM模式。在强制PWM模式下，两个降压器的开关频率始终保持恒定，不随负载电流变化。如果MODE引脚为逻辑低电平，则开关调节器以自动PWM/PSM模式工作。在此模式下，当负载电流高于省电电流阈值时，调节器以固定PWM频率工作。当负载电流降至省电电流阈值以下时，调节器进入省电模式。在该模式下，以突发脉冲形式开关。突发脉冲重复是电流负载和输出电容值的函数。此工作模式可降低开关损耗和静态电流损耗。各降压调节器的PWM/PSM自动模式转换独立受控。

两个降压器彼此同步工作。

热保护

当结温升高到150°C以上时，热关断电路将关闭转换器和LDO。极端的结温可能由工作电流高、电路板设计欠佳或环境温度高等原因引起。热关断有20°C的迟滞，因此发生热关断时，片内温度必须低于130°C，降压器和LDO才会恢复工作。退出热关断后，开始软启动。

欠压闭锁

为防止电池放电，系统中集成了欠压闭锁(UVLO)电路。如果VDDA上的输入电压降至2.15 V欠压闭锁(UVLO)阈值以下，则所有通道关断。在降压通道中，功率开关和同步整流器全部关闭。当VDDA上的电压升至欠压闭锁(UVLO)阈值以上时，器件再次使能。

或者，用户可以选择欠压闭锁(UVLO)设置于更高电平、适合USB应用的器件。对于这些器件，当输入电源降至3.65 V典型值时，器件达到关闭阈值。

使能/关断

三个使能引脚全部保持低电平时，器件处于关断模式，输入电流保持在2 μ A以下。

降压部分

两个降压器使用固定频率和高速电流模式结构。

降压器采用2.4 V至5.5 V的输入电压工作。

控制方案

在中高负载时，降压器采用固定频率、电流模式PWM控制结构工作以提高效率，但在轻负载时转变为省电模式(PSM)控制方案，以减少调节功率损耗。以固定频率PWM模式工作时，通过调节集成开关的占空比来调节输出电压。以轻负载PSM模式工作时，输出电压以迟滞方式受控，具有更高的输出电压纹波。在此模式的一段时间，转换器能够停止开关并进入空闲模式，从而改善了转换效率。

PWM模式

在PWM模式下，降压器以内部振荡器设置的3 MHz固定频率工作。每个振荡器周期开始时，PFET开关打开，给电感两端发送一个正向电压。电感电流上升，直到电流检测信号超过峰值电感电流阈值，然后关断PFET开关并打开NFET同步整流器。这就给电感两端产生一个负向电压，使电感电流下降。同步整流器在周期的剩余时间内保持开启。降压器通过调节峰值电感电流阈值来调节输出电压。

省电模式(PSM)

负载电流减至PSM电流阈值以下时，降压器平稳转换到PSM工作模式。如果任一降压器进入省电模式，PWM调节电平会产生失调，使得输出电压上升。输出电压达到比PWM调节电平高约1.5%的电平时，关闭PWM工作模式。此时，两个功率开关均关闭，降压器进入空闲模式。输出电容放电，直到输出电压降至PWM调节电压，此时器件驱动电感，使输出电压再次升至阈值上限。负载电流低于PSM电流阈值时，重复此过程。

PSM电流阈值

PSM电流阈值设置为100 mA。降压器采用的方案能够使此电流保持精确受控，且与输入和输出电压电平无关。此方案还确保进出PSM的电流阈值之间极少存在迟滞现象。PSM电流阈值经过优化，可在整个负载电流范围内实现出色的效率。

振荡器/电感开关相位

ADP5022可确保两个降压器在PWM模式时以相同开关频率工作。

此外，ADP5022还确保两个降压器在PWM模式时错相工作，从而Buck2 PFET可以正好在Buck1 PFET工作后的半个时钟周期开始工作。

使能/关断

EN1或EN2引脚从逻辑低电平切换至逻辑高电平时，降压器通过软启动开始工作。将EN1或EN2引脚拉至低电平将禁用该通道。

短路保护

降压器的折频用于防止输出电流由于负载短路而失控。反馈引脚处的电压降至目标输出电压的一半以下，表明输出端可能发生负载短路，这时开关频率降至内部振荡器频率的一半。开关频率下降允许电感有更多时间放电，从而防止输出电流失控。

软启动

降压器具有内部软启动功能，启动时控制输出电压缓升，从而限制浪涌电流。这样，当电池或高阻抗电源接至转换器输入端时，可以防止输入电压下降。

电流限值

每个降压器都有保护电路，用以限制流经PFET开关的正电流量和流经同步整流器的负电流量。功率开关上的正电流限值限制可从输入端流向输出端的电流量。负电流限值防止电感电流反向，并流出负载。

100%占空工作

随着输入电压的下降或负载电流的增加，降压器可能达到限值。此时，即使PFET开关100%的时间保持开启，输出电压仍降至所需输出电压以下。达到此限值时，降压器转换成PFET开关100%的时间保持开启的模式。输入条件再次改变且所需占空比下降时，降压器立即重新启动PWM调节，并防止输出电压过冲。这特别适合电池供电应用，可通过充分利用整个电池电压范围来实现最长的工作时间。是否保持调节取决于输入电压、负载电流和输出电压。可通过以下等式计算该值：

$$V_{IN(MIN)} = V_{OUT(MAX)} + I_{LOAD(MAX)} \times (R_{DS(on)MAX} + R_L)$$

其中：

$V_{OUT(MAX)}$ 为标称输出电压加上最大容差。

$I_{LOAD(MAX)}$ 为最大负载电流加上电感纹波电流。

$R_{DS(on)MAX}$ 为最大P沟道开关 $R_{DS(on)}$ 。 R_L 为电感的直流电阻。

LDO部分

LDO是低静态电流、低压差线性调节器，提供最高150 mA的输出电流。满载时静态电流仅30 μ A(典型值)，使LDO非常适合电池供电的便携式设备。

LDO采用2.3 V至5.5 V的输入电压工作。

它仅使用一个1 μ F小陶瓷输入和输出电容，便可提供高电源抑制比(PSRR)、低输出噪声和出色的线路与负载瞬态响应。

LDO内置一个基准电压源、一个误差放大器、一个反馈分压器和一个PMOS调整管。输出电流通过PMOS调整管器件提供，PMOS调整管器件受误差放大器控制。误差放大器比较基准电压和输出的反馈电压，并放大差异。如果反馈电压低于基准电压，则PMOS器件的栅极会被拉低，允许更多电流流动并提高输出电压。如果反馈电压高于基准电压，则PMOS器件的栅极会被拉高，从而降低流向输出的电流。

LDO欠压闭锁

ADP5022在VIN3输入电压上集成欠压闭锁功能，确保一旦VIN3低于约2.0 V的阈值即禁用LDO输出驱动。在ADP5022配置为由VOUT1或VOUT2向VIN3供电的情况下，这可以确保LDO采用此级联配置安全上电。

应用信息

降压器外部元件选择

可以通过改变应用电路中的外部元件选择来权衡考虑效率和瞬态响应等性能参数，如图1所示。

电感

降压器ADP5022的高开关频率允许选择较小的片式电感。可以使用0.7 μH 至3 μH 的电感，以实现最佳性能。建议电感如表7所示。

峰峰值电感电流纹波的计算公式如下：

$$I_{RIPPLE} = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{sw} \times L}$$

其中：

f_{sw} 为开关频率。

L 为电感值。

电感的最小直流电流额定值必须大于电感峰值电流。电感峰值电流可通过以下公式计算：

$$I_{PEAK} = I_{LOAD(MAX)} + \frac{I_{RIPPLE}}{2}$$

电感传导损耗由流经电感的电流引起，电感具有相应的内部直流阻抗(DCR)。电感尺寸越大，DCR越小，这可能降低电感传导损耗。电感铁损与铁芯材料的导磁率有关。降压器属于高开关频率DC-DC转换器，建议使用屏蔽铁氧体材料，以实现低铁损、低EMI。

表7. 建议的1.0 μH 电感

供应商	型号	尺寸(mm)	I_{SAT} (mA)	DCR (m Ω)
Murata	LQM2MPN1R0NG0B	2.0 × 1.6 × 0.9	1400	85
Murata	LQM18FN1R0M00B	1.6 × 0.8 × 0.8	150	26
Taiyo Yuden	CBMF1608T1R0M	1.6 × 0.8 × 0.8	290	90
Coilcraft	EPL2014-102ML	2.0 × 2.0 × 1.4	900	59
TDK	GLFR1608T1R0M-LR	1.6 × 0.8 × 0.8	230	80
Coilcraft	0603LS-102	1.8 × 1.69 × 1.1	400	81
Toko	MDT2520-CN	2.5 × 2.0 × 1.2	1350	85

输出电容

较高的输出电容值减少输出电压纹波并改善负载瞬态响应。选择此值时，考虑由输出电压直流偏置所引起的电容损耗也非常重要。

陶瓷电容由各种电介质制成，每种电介质都具有不同的温度和电压特性。电容必须具有足以在必要的温度范围和直流偏置条件下确保最小电容的电介质。建议使用电压额定值为6.3 V或10 V的X5R或X7R电介质，以实现最佳性能。建议不要将Y5V和Z5U电介质与任何DC-DC转换器一起使用，因为这类电介质的温度和直流偏置性能较差。

考虑电容随温度变化、元件容差和电压时，最差条件电容可通过以下公式计算：

$$C_{EFF} = C_{OUT} \times (1 - TEMPCO) \times (1 - TOL)$$

其中：

C_{EFF} 为工作电压下的有效电容。

$TEMPCO$ 为最差条件电容温度系数。

TOL 为最差条件元件容差。

本例中，假定X5R电介质在 -40°C 至 $+85^{\circ}\text{C}$ 范围内的最差条件温度系数($TEMPCO$)为15%。假定电容容差(TOL)为10%， C_{OUT} 在1.8 V下为9.2481 μF ，如图49所示。

将这些值代入公式得出

$$C_{EFF} = 9.2481 \mu\text{F} \times (1 - 0.15) \times (1 - 0.1) = 7.0747 \mu\text{F}$$

为了保证降压器的性能，必须针对每一种应用来评估直流偏置、温度和容差对电容性能的影响。

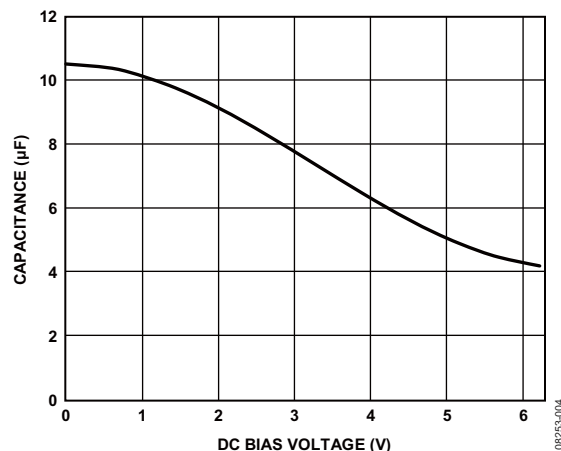


图49. 典型电容性能

ADP5022

选定输出电容和电感值的峰峰值输出电压纹波可通过以下公式计算：

$$V_{RIPPLE} = \frac{V_{IN}}{(2\pi \times f_{sw}) \times 2 \times L \times C_{OUT}} + \frac{I_{RIPPLE}}{8 \times f_{sw} \times C_{OUT}}$$

首选等效串联电阻(ESR)较低的电容，以保证低输出电压纹波，如以下公式所示：

$$ESR_{C_{OUT}} \leq \frac{V_{RIPPLE}}{I_{RIPPLE}}$$

确保温度和直流偏置效应稳定性所需的有效电容最小7 μF，最大40 μF。

表8. 建议的10 μF电容

供应商	类型	型号	尺寸	电压额定值(V)
Murata	X5R	GRM188R60J106	0603	6.3
Taiyo Yuden	X5R	JMK107BJ475	0603	6.3
TDK	X5R	C1608JB0J106K	0603	6.3
Panasonic	X5R	ECJ1VB0J106M	0603	6.3

降压调节器需要10 μF输出电容来保证稳定性、响应快速负载变化，以及进入和退出PWM/PSM模式的转换。在某些一个或两个降压调节器为处理器供电的应用中，工作状态由软件控制，因此是已知的。在此条件下，处理器可以根据工作状态来驱动MODE引脚；因为调节器在PSM模式下工作时预期不会有较大的负载变化，所以可将输出电容从10 μF降至4.7 μF，参见图50。

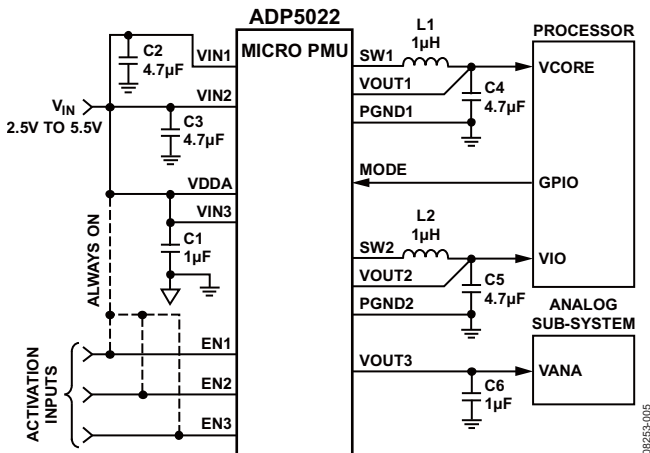


图50. 具有PSM/PWM控制功能的处理器系统电源管理

输入电容

数值较高的输入电容有助于降低输入电压纹波，并改善瞬态响应。最大输入电容电流可通过以下公式计算：

$$I_{CIN} \geq I_{LOAD(MAX)} \sqrt{\frac{V_{OUT}(V_{IN} - V_{OUT})}{V_{IN}}}$$

要最大程度减少电源噪声，可将输入电容尽可能靠近BUCK的VIN引脚。至于输出电容，建议使用低ESR电容。

确保温度和直流偏置效应稳定性所需的有效电容最小3 μF，最大10 μF。表9所示为建议电容列表。

表9. 建议的4.7 μF电容

供应商	类型	型号	尺寸	电压额定值(V)
Murata	X5R	GRM188R60J475ME19D	0402	6.3
Taiyo Yuden	X5R	JMK107BJ475	0402	6.3
Panasonic	X5R	ECJ-0EB0J475M	0402	6.3

LDO电容选择

输出电容

ADP5022 LDO设计采用节省空间的小型陶瓷电容工作，但只要考虑ESR值，便可以采用大多数常用电容。输出电容的ESR会影响LDO控制回路的稳定性。建议采用最小0.70 μF、1 Ω或更小ESR的电容，确保ADP5022的稳定性。对负载电流变化的瞬态响应也受输出电容的影响。采用较大的输出电容值可以改善ADP5022对大负载电流变化的瞬态响应。

输入旁路电容

在VIN至GND之间连接一个1 μF电容可降低电路对印刷电路板(PCB)的敏感性，特别是在长输入走线或高源阻抗的情况下。如果要求输出电容大于1 μF，可选用更高的输入电容。

表10. 建议的1.0 μF电容

供应商	类型	型号	尺寸	电压额定值(V)
Murata	X5R	GRM155B30J105K	0402	6.3
TDK	X5R	C1005JB0J105KT	0402	6.3
Panasonic	X5R	ECJ0EB0J105K	0402	6.3
Taiyo Yuden	X5R	LMK105BJ105MV-F	0402	10.0

输入和输出电容特性

ADP5022可与任何品质良好的陶瓷电容一起使用，只要所选电容满足最小电容和最大ESR要求。陶瓷电容由各种电介质制成，温度和所施加的电压不同，其特性也不相同。电容必须具有足以在必要的温度范围和直流偏置条件下确保最小电容的电介质。建议使用电压额定值为6.3 V或10 V的X5R或X7R电介质，以实现最佳性能。建议不要将Y5V和Z5U电介质与任何LDO一起使用，因为这类电介质的温度和直流偏置性能较差。

图51所示为0402 1 μ F、10 V、X5R电容的电容与电压偏置关系特性。电容的电压稳定性受电容尺寸和电压额定值影响极大。一般来说，封装较大或电压额定值较高的电容具有更好的稳定性。X5R电介质的温度变化率在 -40°C 至 $+85^{\circ}\text{C}$ 温度范围内约为 $\pm 15\%$ ，与封装或电压额定值没有函数关系。

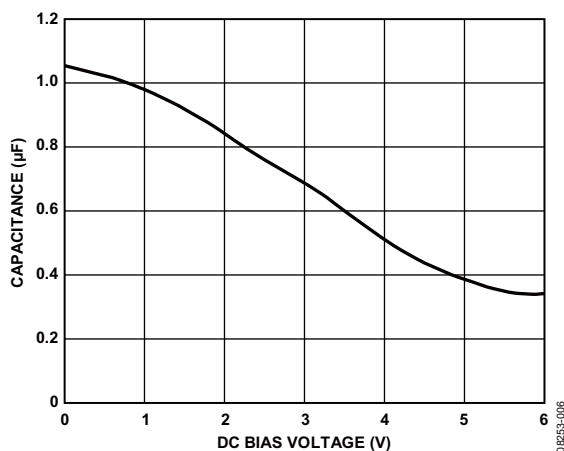


图51. 电容与电压关系特性

使用以下公式，可确定考虑电容随温度变化、元件容差和电压时的最差条件电容。

$$C_{EFF} = C_{BIAS} \times (1 - \text{TEMPCO}) \times (1 - \text{TOL})$$

其中：

C_{BIAS} 为工作电压下的有效电容。

TEMPCO 为最差条件电容温度系数。

TOL 为最差条件元件容差。

本例中，假定X5R电介质在 -40°C 至 $+85^{\circ}\text{C}$ 范围内的最差条件温度系数(TEMPCO)为15%。假定电容容差(TOL)为10%， C_{BIAS} 在1.8 V下为0.94 μF ，如图51所示。

将这些值带入以下公式。

$$C_{EFF} = 0.94 \mu\text{F} \times (1 - 0.15) \times (1 - 0.1) = 0.719 \mu\text{F}$$

因此，在选定输出电压条件下，本例中所选电容满足LDO在温度和容差方面的最小电容要求。

为了保证ADP5022的性能，必须针对每一种应用来评估直流偏置、温度和容差对电容性能的影响。

PCB布局指南

较差的布局会影响ADP5022性能，从而造成电磁干扰(EMI)和电磁兼容性问题、接地反弹以及电压损耗。较差的布局还会影响调整率和稳定性。可通过以下准则实现较佳的布局：

- 使用较短走线，靠近IC放置电感、输入电容和输出电容。这些元件流过高频开关信号，以较大走线充当天线。
- 远离电感和SW节点布设输出电压路径，将噪声和磁场干扰降至最低。
- 尽可能放大元件侧接地金属的尺寸，帮助散热。
- 使用数个过孔接至元件侧接地的接地层，进一步降低敏感电路节点上的噪声干扰。

评估板原理图和PCB布局图

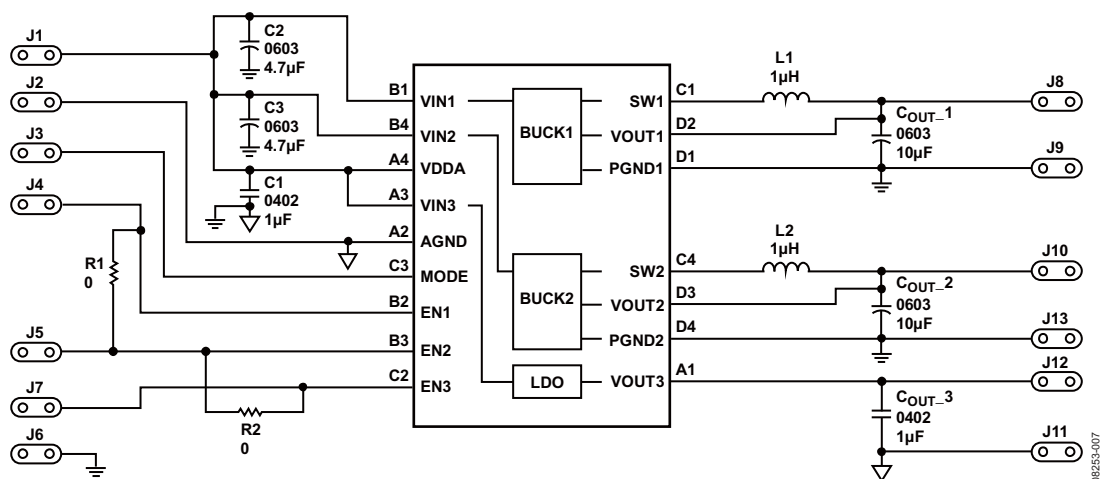


图52. 评估板原理图

建议布局

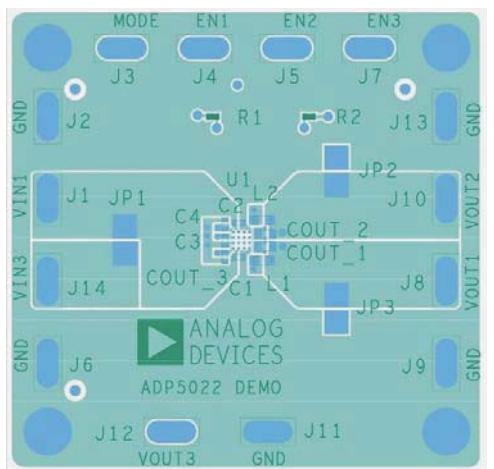


图53. 顶层, 推荐布局

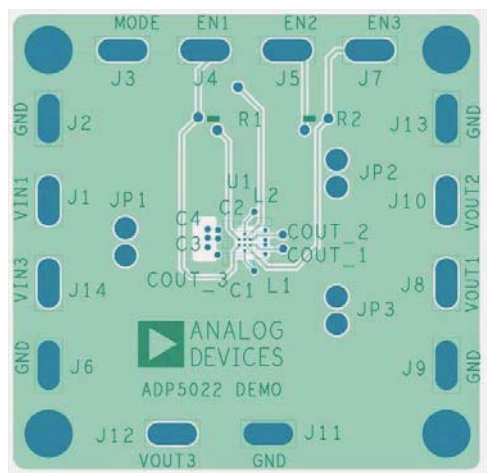


图54. 第二层, 推荐布局

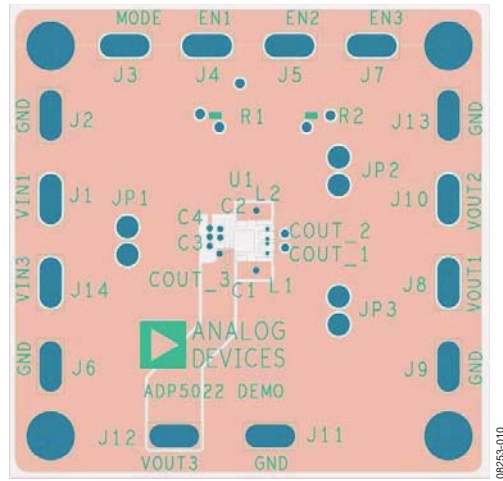


图55. 第三层, 推荐布局

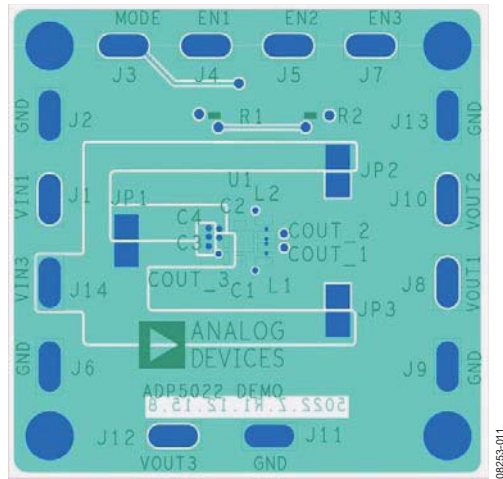


图56. 底层, 推荐布局

外形尺寸

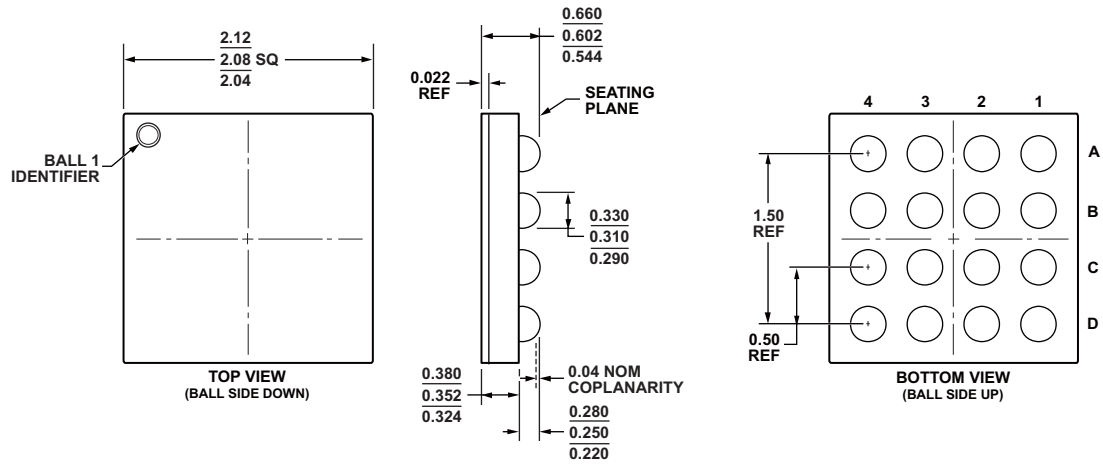


图57. 16引脚晶圆级芯片规模封装[WLCSP],
含背面图层(CB-16-7),
尺寸单位: mm

013009-B

订购指南

型号	输出电压(V) ¹	欠压闭锁级别	温度范围	封装描述	封装	标识码
ADP5022ACBZ-1-R7 ²	VOUT1 = 3.3 V VOUT2 = 1.5 V VOUT3 = 1.8 V	低	-40°C至+125°C	16引脚晶圆级芯片规模封装[WLCSP]	CB-16-7	L9H
ADP5022ACBZ-2-R7 ²	VOUT1 = 1.2 V VOUT2 = 1.8 V VOUT3 = 2.8 V	低	-40°C至+125°C	16引脚晶圆级芯片规模封装[WLCSP]	CB-16-7	L9J
ADP5022ACBZ-4-R7 ²	VOUT1 = 3.3 V VOUT2 = 1.8 V VOUT3 = 3.3 V	高	-40°C至+125°C	16引脚晶圆级芯片规模封装[WLCSP]	CB-16-7	LG7

¹ 欲了解更多电压选项, 请联系当地代理商或分销代表。其他可用输出电压和欠压闭锁(UVLO) Buck1和Buck2: 3.3 V、3.0 V、2.8 V、2.5 V、2.3 V、2.0 V、1.82 V、1.8 V、1.6 V、1.5 V、1.3 V、1.2 V、1.1 V、1.0 V、0.9 V、0.8 V LDO; 3.3 V、3.0 V、2.9 V、2.8 V、2.775 V、2.5 V、2.0 V、1.875 V、1.8 V、1.75 V、1.7 V、1.65 V、1.6 V、1.55 V、1.5 V、1.2 V UVLO; 2.25 V或3.9 V

² Z = 符合RoHS标准的兼容器件

注释

注释

注释