

**特性****12位SAR ADC，转换时间为3 μs****4路非专用模拟输入****差分/单端** **$V_{REF}$ 、 $2 \times V_{REF}$ 输入范围****2路高端电流检测输入****工作电压范围：5 V至59.4 V****最大增益误差：0.5%****输入范围：±200 mV****2路外部二极管温度传感器输入****测量范围：-55°C至+150°C****精度：±2°C****串联电阻消除****1个内部温度传感器****精度：±2°C****内置监控功能****每个通道均配有最小值/最大值记录器****可编程提醒阈值****可编程迟滞****四个12位单调15 V DAC****范围：5 V，0 V至10 V偏置****建立时间：8 μs****吸电流与源电流：10 mA****上电复位(POR)至0 V****2.5 V内部基准电压****双线快速模式I2C接口****温度范围：-40°C至+105°C****封装类型：64引脚TQFP****应用****蜂窝基站****GSM、EDGE、UMTS、CDMA、TD-SCDMA、W-CDMA、  
WiMAX****点对多点及其他射频传输系统****12 V、24 V、48 V车载应用****工业控制****概述**

AD7294是一种单芯片解决方案，集电流、电压和温度监控和控制所需的全部通用功能于一体。该器件包括用于分流电阻器电流监控的低压(±200 mV)模拟输入检测放大器、温度检测输入和四个非专用型模拟输入通道，这些通道以多路复用方式接入一个转换时间为3 μs的SAR型模数转换器(ADC)。数模转换器(DAC)和ADC均通过高精度内部基准电压驱动。四个12位DAC为电压控制提供所需输出。AD7294同时还包括用于警报功能的限值寄存器。该器件基于ADI高压DMOS工艺设计而成，符合其高电压要求：电流检测输入为59.4 V，DAC输出电压最高可达15 V。

AD7294是一种高度集成的解决方案，包括对蜂窝基站应用中的功率放大器进行精确控制所需要的全部功能。在这类应用中，DAC可提供12位分辨率，用以控制功率晶体管的偏置电流。同时集成基于热二极管的温度传感器，以补偿温度效应。ADC对高端电流和温度进行监控。所有这些功能全都集成于这种64引脚TQFP封装器件之内，其工作温度为：-40°C至+105°C。

**Rev. C**

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 781.329.4700 [www.analog.com](http://www.analog.com)  
Fax: 781.461.3113 ©2008–2009 Analog Devices, Inc. All rights reserved.

ADI中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

## 目录

特性 .....	1	$T_{SENSE1}$ 、 $T_{SENSE2}$ 结果寄存器(0x02和0x03) .....	27
应用 .....	1	$T_{SENSEINT}$ 结果寄存器(0x04) .....	27
概述 .....	1	DAC <sub>A</sub> 、DAC <sub>B</sub> 、DAC <sub>C</sub> 、DAC <sub>D</sub> 寄存器(0x01至0x04) ...	28
修订历史 .....	2	提醒状态寄存器A (0x05)、寄存器B (0x06)和寄存器C (0x07) .....	28
功能框图 .....	3	通道序列寄存器(0x08) .....	28
技术规格 .....	4	配置寄存器(0x09) .....	29
DAC技术规格 .....	4	关断寄存器(0x0A) .....	30
ADC技术规格 .....	5	DATA <sub>HIGH</sub> /DATA <sub>LOW</sub> 寄存器: 0x0B、0x0C ( $V_{IN0}$ ); 0x0E、0x0F ( $V_{IN1}$ ); 0x11、0x12 ( $V_{IN2}$ ); 0x14、0x15 ( $V_{IN3}$ ) ..	30
一般技术规格 .....	7	迟滞寄存器: 0x0D ( $V_{IN0}$ ), 0x10 ( $V_{IN1}$ ), 0x13 ( $V_{IN2}$ ), 0x16 ( $V_{IN3}$ ) .....	30
时序特性 .....	8	$T_{SENSE}$ 失调寄存器(0x26和0x27) .....	31
绝对最大额定值 .....	9	I <sup>2</sup> C接口 .....	32
热阻 .....	9	通用I <sup>2</sup> C时序 .....	32
ESD警告 .....	9	串行总线地址字节 .....	33
引脚配置和功能描述 .....	10	接口协议 .....	33
典型工作特性 .....	12	工作模式 .....	37
术语 .....	17	命令模式 .....	37
DAC术语 .....	17	自动循环模式 .....	38
ADC术语 .....	17	提醒和限值原理 .....	39
工作原理 .....	18	ALERT_FLAG位 .....	39
ADC概述 .....	18	提醒状态寄存器 .....	39
ADC传递函数 .....	18	DATA <sub>HIGH</sub> 和DATA <sub>LOW</sub> 监控特性 .....	39
模拟输入 .....	18	迟滞 .....	40
电流传感器 .....	20	应用信息 .....	41
模拟比较器环路 .....	21	基站功率放大器的监控和控制 .....	41
温度传感器 .....	22	功率放大器的增益控制 .....	42
DAC操作 .....	23	布局 and 配置 .....	43
ADC和DAC的基准电压源 .....	24	电源旁路和接地 .....	43
$V_{DRIVE}$ 特性 .....	24	外形尺寸 .....	44
寄存器设置 .....	25	订购指南 .....	44
地址指针寄存器 .....	25	更改配置寄存器(0x09)部分 .....	29
命令寄存器(0x00) .....	26	更改表23和表24 .....	29
结果寄存器(0x01) .....	26	更改表27 .....	30
<b>修订历史</b>		更改自动循环模式部分 .....	38
2009年7月—修订版B至修订版C		更改提醒状态寄存器部分 .....	39
更改表4尾注 .....	8	更改DATA <sub>HIGH</sub> 和DATA <sub>LOW</sub> 监控特性部分 .....	39
2009年4月—修订版A至修订版B		2008年1月—修订版0: 初始版	
更改表2 .....	6		
更改表3 .....	7		
更改表23 .....	29		
2009年3月—修订版0至修订版A			

功能框图

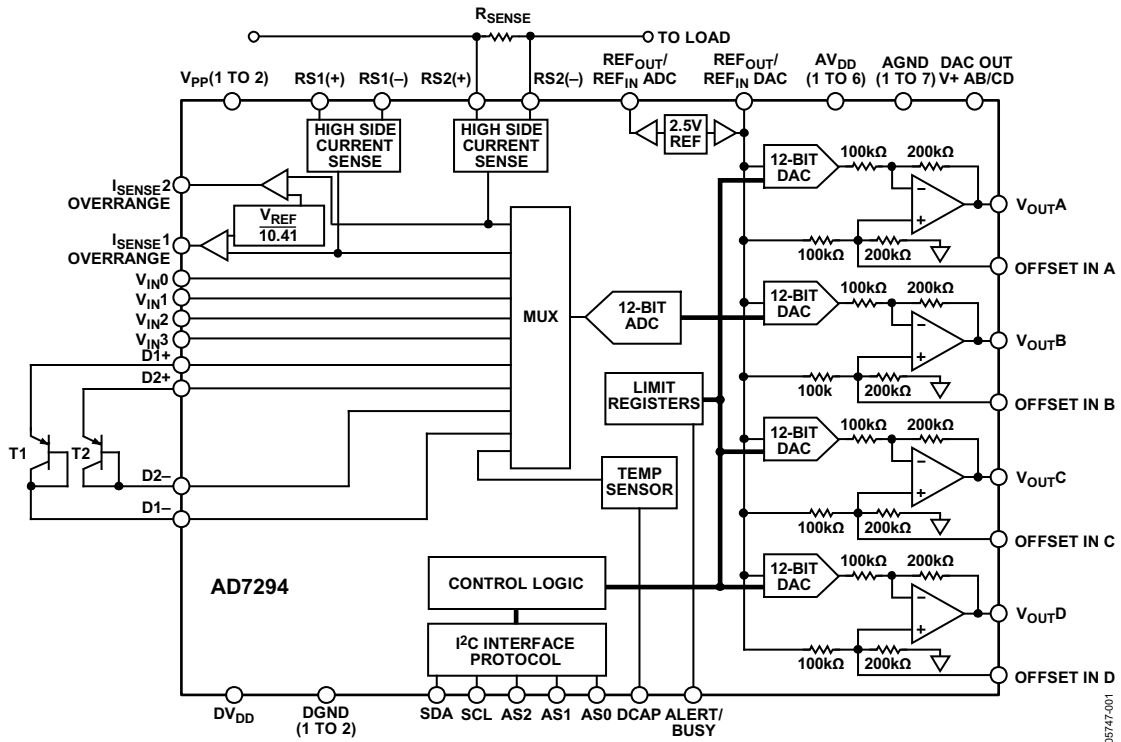


图1

05747-001

## 技术规格

### DAC技术规格

除非另有说明， $AV_{DD} = DV_{DD} = 4.5\text{ V至}5.5\text{ V}$ ， $AGND = DGND = 0\text{ V}$ ， $2.5\text{ V}$ 内部基准电压； $V_{DRIVE} = 2.7\text{ V至}5.5\text{ V}$ ； $T_A = -40^\circ\text{C至}+105^\circ\text{C}$ 。DAC OUTV+ AB和DAC OUTV+ CD =  $4.5\text{ V至}16.5\text{ V}$ ，OFFSET IN x浮空，因此DAC输出范围为 $0\text{ V至}5\text{ V}$ 。

表1

参数	最小值	典型值	最大值	单位	测试条件/注释
<b>精度</b>					
分辨率	12			位	
相对精度(积分非线性INL)		$\pm 1$	$\pm 3$	LSB	
微分非线性(DNL)		$\pm 0.3$	$\pm 1$	LSB	保证单调性
零电平误差		2.5	8	mV	
DAC和输出放大器的满量程误差			$15.5^1$	mV	DAC OUTV+ = $5.0\text{ V}$
DAC满量程误差		2		mV	DAC OUTV+ = $15.0\text{ V}$
失调误差			$\pm 8.575$	mV	线性区内测量， $T_A = -40^\circ\text{C至}+105^\circ\text{C}$
			$\pm 2$	mV	线性区内测量， $T_A = 25^\circ\text{C}$
失调误差温度系数		$\pm 5$		ppm/ $^\circ\text{C}$	
增益误差		$\pm 0.025$	$\pm 0.155$	% FSR	
增益温度系数		$\pm 5$		ppm/ $^\circ\text{C}$	
<b>DAC输出特性</b>					
输出电压跨度	0		$2 \times V_{REF}$	V	$0\text{ V至}5\text{ V}$ ( $2.5\text{ V}$ 基准电压)
输出电压失调	0		10	V	输入电压跨度可以位于 $0\text{ V至}15\text{ V}$ 范围内； 如果OFFSET IN x浮空，则失调引脚 = $2/3 \times V_{REF}$ ， 提供 $0\text{ V至}2 \times V_{REF}$ 的输出
失调输入引脚范围	0		5	V	$V_{OUT} = 3 V_{OFFSET} - 2 \times V_{REF} + V_{DAC}$ , DAC HIGH-Z = $0\text{ V}$
	1.667		5	V	$V_{OUT} = \text{OFFSET IN } x$ , DAC HIGH-Z = $V_{DRIVE}$
DC输入阻抗 <sup>2</sup>		75		k $\Omega$	$100\text{ k}\Omega$ 接 $V_{REF}$ ， $200\text{ k}\Omega$ 接AGND，见图47
输出电压建立时间 <sup>2</sup>		8		$\mu\text{s}$	1/4至3/4变化在1/2 LSB范围内，从最近一个SCL沿测量
压摆率 <sup>2</sup>		1.1		V/ $\mu\text{s}$	
短路电流 <sup>2</sup>		40		mA	满量程电流对地短路
负载电流 <sup>2</sup>		$\pm 10$		mA	源电流和/或吸电流，在 $200\text{ mV}$ 电源电压范围内
容性负载稳定性 <sup>2</sup>	10			nF	$R_L = \infty$
DC输出阻抗 <sup>2</sup>		1		$\Omega$	
<b>基准电压</b>					
基准输出电压	2.49	2.5	2.51	V	$25^\circ\text{C}$ 时最大误差为 $\pm 0.4\%$ ， $AV_{DD} = DV_{DD} = 4.5\text{ V至}5.5\text{ V}$
基准输入电压范围	0		$AV_{DD} - 2$	V	
输入电流		100	125	$\mu\text{A}$	$V_{REF} = 2.5\text{ V}$
输入电容 <sup>2</sup>		20		pF	
$V_{REF}$ 输出阻抗 <sup>2</sup>		25		$\Omega$	
基准温度系数		10	25	ppm/ $^\circ\text{C}$	

<sup>1</sup>此值表示DAC输出放大器可输出低于DAC OUTV+电源 $15.5\text{ mV}$ 的电压。如果DAC OUTV+电源电压较高，则无负载时DAC的满量程误差典型值为 $2\text{ mV}$ 。

<sup>2</sup>样片在初次发布期间均经过测试，以确保符合标准要求；样片未经生产测试。

## ADC技术规格

除非另有说明,  $AV_{DD} = DV_{DD} = 4.5\text{ V}$ 至 $5.5\text{ V}$ ,  $AGND = DGND = 0\text{ V}$ ,  $V_{REF} = 2.5\text{ V}$ 内部或外部基准电压;  $V_{DRIVE} = 2.7\text{ V}$ 至 $5.5\text{ V}$ ;  $V_{PP} = AV_{DD}$ 至 $59.4\text{ V}$ ;  $T_A = -40^\circ\text{C}$ 至 $+105^\circ\text{C}$ 。

表2

参数	最小值	典型值	最大值	单位	测试条件/注释
直流精度					
分辨率		12		位	
积分非线性(INL) <sup>1</sup>		±0.5	±1	LSB	差分模式
		±0.5	±1.5	LSB	单端或伪差分模式
微分非线性(DNL) <sup>1</sup>		±0.5	±0.99	LSB	差分、单端和伪差分模式
单端模式					
失调误差		±1	±7	LSB	
失调误差匹配		±0.4		LSB	
增益误差		±0.5	±2.5	LSB	
增益误差匹配		±0.4		LSB	
差分模式					
正增益误差			±3	LSB	
正增益误差匹配		±0.5		LSB	
零电平误差		±3	±10	LSB	
零电平误差匹配		±0.5		LSB	
负增益误差			±3	LSB	
负增益误差匹配		±0.5		LSB	
转换速率					
转换时间 <sup>2</sup>		3		μs	
自动循环更新速率 <sup>2</sup>		50		μs	
吞吐速率			22.22	kSPS	$f_{SCL} = 400\text{ kHz}$
模拟输入 <sup>3</sup>					
单端输入范围	0		$V_{REF}$	V	0 V至 $V_{REF}$ 模式
	0		$2 \times V_{REF}$	V	0 V至 $2 \times V_{REF}$ 模式
伪差分输入范围: $V_{IN+} - V_{IN-}$ <sup>4</sup>	0		V		0 V至 $V_{REF}$ 模式
	0		$2 \times V_{REF}$		0 V至 $2 \times V_{REF}$ 模式
全差分输入范围: $V_{IN+} - V_{IN-}$	$-V_{REF}$		$+V_{REF}$		0 V至 $V_{REF}$ 模式
	$-2 \times V_{REF}$		$+2 \times V_{REF}$		0 V至 $2 \times V_{REF}$ 模式
输入电容 <sup>2</sup>		30		pF	
直流输入泄漏电流			±1	μA	
动态性能					
信噪比(SNR) <sup>1</sup>	72.5	73		dB	$f_{IN} = 10\text{ kHz}$ 正弦波; 差分模式
	71	72		dB	$f_{IN} = 10\text{ kHz}$ 正弦波; 单端和伪差分模式
信纳比(SINAD) <sup>1</sup>	69	71.5		dB	$f_{IN} = 10\text{ kHz}$ 正弦波; 差分模式
	71	72.5		dB	$f_{IN} = 10\text{ kHz}$ 正弦波; 单端和伪差分模式
总谐波失真(THD) <sup>1</sup>		-81	-74	dB	$f_{IN} = 10\text{ kHz}$ 正弦波; 差分模式
		-79	-72	dB	$f_{IN} = 10\text{ kHz}$ 正弦波; 单端和伪差分模式
无杂散动态范围(SFDR) <sup>1</sup>		-91	-84.5	dB	$f_{IN} = 10\text{ kHz}$ 正弦波; 差分模式
		-93	-85.5	dB	$f_{IN} = 10\text{ kHz}$ 正弦波; 单端和伪差分模式
通道间隔离 <sup>2</sup>		-90		dB	$f_{IN} = 10\text{ kHz}$ 至 $40\text{ kHz}$

# AD7294

参数	最小值	典型值	最大值	单位	测试条件/注释
温度传感器—内部					
工作范围	-40		+105	°C	内部温度传感器, $T_A = -30^{\circ}\text{C}$ 至 $+90^{\circ}\text{C}$ 内部温度传感器, $T_A = -40^{\circ}\text{C}$ 至 $+105^{\circ}\text{C}$ LSB大小
精度			$\pm 2$	°C	
			$\pm 2.5$	°C	
分辨率		0.25		°C	
更新速率		5		ms	
温度传感器—外部					外部晶体管为2N3906 受外部二极管限制 $T_A = T_{\text{DIODE}} = -40^{\circ}\text{C}$ 至 $+105^{\circ}\text{C}$ LSB大小
工作范围	-55		+150	°C	附加误差 $< \pm 0.5^{\circ}\text{C}$ , $C_p = 0$ , 见图30
精度			$\pm 2$	°C	
分辨率		0.25		°C	
低电平输出电流源 <sup>2</sup>		8		$\mu\text{A}$	
中电平输出电流源 <sup>2</sup>		32		$\mu\text{A}$	
高电平输出电流源 <sup>2</sup>		128		$\mu\text{A}$	
用于外部二极管的最大串联电阻( $R_s$ ) <sup>2</sup>			100	$\Omega$	
用于外部二极管的最大并联电容( $C_p$ ) <sup>2</sup>			1	nF	$R_s = 0$ , 见图29
电流检测					$V_{\text{PP}} = AV_{\text{DD}}$ 至 $59.4\text{ V}$
$V_{\text{PP}}$ 电源范围	$AV_{\text{DD}}$		59.4	V	增益为12.5时, 最大增益误差 = 0.5%; 采用+2.5 V基准电压时, 提供 $\pm 200\text{ mV}$ 范围
增益	12.4375	12.5	12.5625		
RS(+)/RS(-)输入失调电流		25	32	$\mu\text{A}$	
CMRR/PSRR <sup>2</sup>		80		dB	
失调误差		$\pm 50$	$\pm 340$	$\mu\text{V}$	
失调漂移		1		$\mu\text{V}/^{\circ}\text{C}$	
放大器峰值噪声 <sup>2</sup>		400		$\mu\text{V}$	
$V_{\text{PP}}$ 电源电流		0.18	0.25	mA	
折合到输入端					
$V_{\text{PP}} = 59.4\text{ V}$					
基准电压					最大误差为 $\pm 0.2\%$ (仅 $25^{\circ}\text{C}$ 时)
基准输出电压	2.49		2.51	V	四个非专用ADC 用于电流检测
基准输入电压范围	0.1		4.1	V	
	1		$AV_{\text{DD}} - 2$		
直流泄漏电流			$\pm 2$	$\mu\text{A}$	
$V_{\text{REF}}$ 输出阻抗 <sup>2</sup>		25		$\Omega$	
输入电容 <sup>2</sup>		20		pF	
基准温度系数		10	25	ppm/ $^{\circ}\text{C}$	

<sup>1</sup> 详情见术语部分。

<sup>2</sup> 样片在初次发布期间均经过测试, 以确保符合标准要求; 样片未经生产测试。

<sup>3</sup>  $V_{\text{IN}+}$ 或 $V_{\text{IN}-}$ 必须始终在GND/ $V_{\text{DD}}$ 范围内。

<sup>4</sup> 针对额定性能,  $V_{\text{IN}-} = 0\text{ V}$ 。关于 $V_{\text{IN}-}$ 的完整输入范围, 请参见图39。

### 一般技术规格

除非另有说明， $AV_{DD} = DV_{DD} = 4.5\text{ V}$ 至 $5.5\text{ V}$ ， $AGND = DGND = 0\text{ V}$ ， $V_{REF} = 2.5\text{ V}$ 内部或外部基准电压； $V_{DRIVE} = 2.7\text{ V}$ 至 $5.5\text{ V}$ ； $V_{PP} = AV_{DD}$ 至 $59.4\text{ V}$ ；DAC OUTV+ AB和DAC OUTV+ CD =  $4.5\text{ V}$ 至 $16.5\text{ V}$ ；OFFSET IN<sub>x</sub>浮空，因此DAC输出范围为 $0\text{ V}$ 至 $5\text{ V}$ ； $T_A = -40^\circ\text{C}$ 至 $+105^\circ\text{C}$ 。

表3

参数	最小值	典型值	最大值	单位	测试条件/注释
逻辑输入					
输入高电压 $V_{IH}$	$0.7 V_{DRIVE}$			V	仅SDA、SCL
输入低电压 $V_{IL}$			$0.3 V_{DRIVE}$	V	仅SDA、SCL
输入泄漏电流 $I_{IN}$			$\pm 1$	$\mu\text{A}$	
输入迟滞 $V_{HYST}$	$0.05 V_{DRIVE}$			V	
输入电容 $C_{IN}$		8		pF	
毛刺抑制		50		ns	输入滤波抑制小于50 ns的噪声尖峰
I <sup>2</sup> C <sup>®</sup> 地址引脚浮空时最大外部电容			30	pF	三态输入
DAC高阻抗引脚泄漏电流		10		$\mu\text{A}$	输入端带下拉电阻， $V_{IN} = 5.5\text{ V}$
		1		$\mu\text{A}$	输入端带下拉电阻， $V_{IN} = 0\text{ V}$
逻辑输出					
SDA、ALERT					SDA和ALERT/BUSY为开漏输出
输出低电压 $V_{OL}$			0.4	V	$I_{SINK} = 3\text{ mA}$
			0.6	V	$I_{SINK} = 6\text{ mA}$
浮空态泄漏电流			$\pm 1$	$\mu\text{A}$	
浮空态输出电容		8		pF	
$I_{SENSE}$ OVERRANGE					$I_{SENSE}$ OVERRANGE为推挽输出
输出高电压 $V_{OH}$			$V_{DRIVE} - 0.2$	V	$I_{SOURCE} = 200\ \mu\text{A}$ (推挽输出)
输出低电压 $V_{OL}$			0.2	V	$I_{SINK} = 200\ \mu\text{A}$ (推挽输出)
超量程设定点	$V_{FS}$	$V_{FS} \times 1.2$		mV	$V_{FS} = \pm V_{REF} \text{ ADC}/12.5$
电源要求					
$V_{PP}$	$AV_{DD}$		59.4	V	
$AV_{DD}$	4.5		5.5	V	
V(+)	4.5		16.5	V	
$DV_{DD}$	4.5		5.5	V	$DV_{DD}$ 连到 $AV_{DD}$
$V_{DRIVE}$	2.7		5.5	V	
$I_{DD}$ (动态)		5.3	6.5	mA	$AV_{DD} + DV_{DD} + V_{DRIVE}$ ，DAC输出端无负载
DAC OUTV+ x, $I_{DD}$		0.6	1.2	mA	中间电平输出电压，DAC输出端无负载
功耗		70	105	mW	
关断					
$I_{DD}$		0.5	1	$\mu\text{A}$	各 $AV_{DD}$ 和 $V_{DRIVE}$
$DI_{DD}$		1	16.5	$\mu\text{A}$	
DAC OUTV+ x, $I_{DD}$		35	60	$\mu\text{A}$	
功耗			2.5	mW	

# AD7294

## 时序特性

### I<sup>2</sup>C串行接口

除非另有说明,  $AV_{DD} = DV_{DD} = 4.5\text{ V至}5.5\text{ V}$ ,  $AGND = DGND = 0\text{ V}$ ,  $V_{REF} = 2.5\text{ V}$ 内部或外部基准电压;  $V_{DRIVE} = 2.7\text{ V至}5.5\text{ V}$ ;  $V_{PP} = AV_{DD}$ 至 $59.4\text{ V}$ ; DAC OUTV+ AB和DAC OUTV+ CD =  $4.5\text{ V至}16.5\text{ V}$ ; OFFSET IN x浮空, 因此DAC输出范围为 $0\text{ V至}5\text{ V}$ ;  $T_A = -40^\circ\text{C至}+105^\circ\text{C}$ 。

表4

参数 <sup>1</sup>	在 $T_{MIN}$ 、 $T_{MAX}$ 时的限值	单位	描述
$f_{SCL}$	400	kHz(最大值)	SCL时钟频率
$t_1$	2.5	$\mu\text{s}$ (最小值)	SCL周期时间
$t_2$	0.6	$\mu\text{s}$ (最小值)	$t_{HIGH}$ , SCL高电平时间
$t_3$	1.3	$\mu\text{s}$ (最小值)	$t_{LOW}$ , SCL低电平时间
$t_4$	0.6	$\mu\text{s}$ (最小值)	$t_{HD,STA}$ , 起始/重复起始条件保持时间
$t_5$	100	ns(最小值)	$t_{SU,DAT}$ , 数据设置时间
$t_6$	0.9	$\mu\text{s}$ (最大值)	$t_{HD,DAT}$ , 数据保持时间
$t_7$	0	$\mu\text{s}$ (最小值)	$t_{HD,DAT}$ , 数据保持时间
$t_8$	0.6	$\mu\text{s}$ (最小值)	$t_{SU,STA}$ , 重复起始设置时间
$t_9$	0.6	$\mu\text{s}$ (最小值)	$t_{SU,STO}$ , 停止条件设置时间
$t_{10}$	1.3	$\mu\text{s}$ (最小值)	$t_{BUF}$ , 一个停止条件与一个起始条件之间的总线空闲时间
$t_{11}$	300	ns(最大值)	$t_R$ , 接收时SCL和SDA的上升时间
	0	ns(最小值)	$t_R$ , 接收时(CMOS兼容)SCL和SDA的上升时间
	300	ns(最大值)	$t_F$ , 发射时SDA的下降时间
	0	ns(最小值)	$t_F$ , 接收时(CMOS兼容)SDA的下降时间
	300	ns(最大值)	$t_F$ , 接收时SCL和SDA的下降时间
$C_b$	$20 + 0.1C_b^2$	ns(最小值)	$t_F$ , 发射时SCL和SDA的下降时间
	400	pF(最大值)	各条总线的容性负载

<sup>1</sup> 参见图2。

<sup>2</sup>  $C_b$ 是一条总线的总电容(单位: pF)。  $t_R$ 和 $t_F$ 是在 $0.3 DV_{DD}$ 至 $0.7 DV_{DD}$ 范围内测得。

### 时序图和电路图

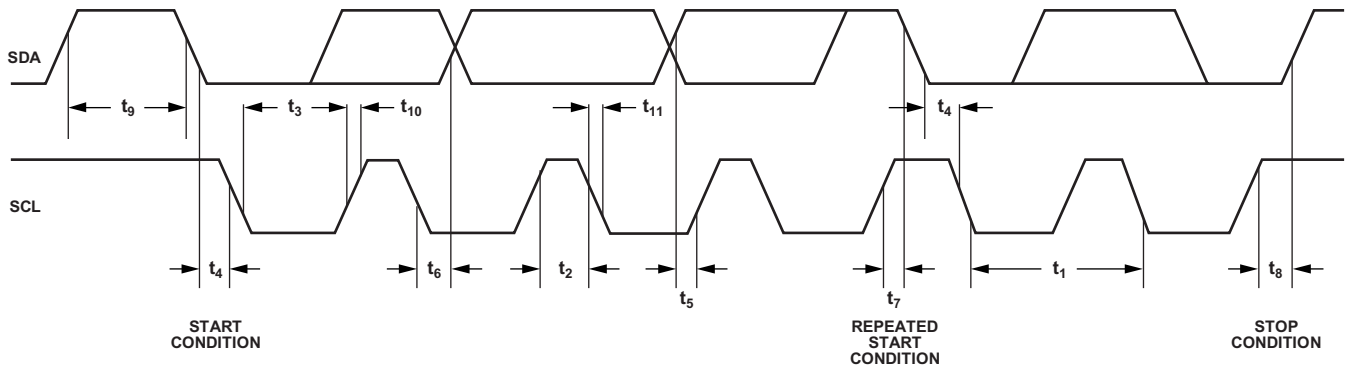


图2. I<sup>2</sup>C兼容串行接口时序图

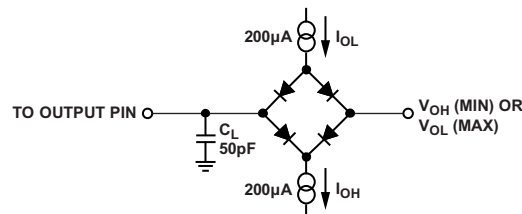


图3. 数字输出的负载电路



## 绝对最大额定值

除非另有说明,  $T_A = 25^\circ\text{C}$ 。<sup>1</sup>

表5

参数	额定值
$V_{PPX}$ 至AGND	-0.3 V至+70 V
$AV_{DDX}$ 至AGND	-0.3 V至+7 V
DAC OUTV+ AB至AGND	-0.3 V至+17 V
DAC OUTV+ CD至AGND	-0.3 V至+17 V
$DV_{DD}$ 至DGND	-0.3 V至+7 V
$V_{DRIVE}$ 至OPGND	-0.3 V至+7 V
数字输入至OPGND	-0.3 V至 $V_{DRIVE} + 0.3$ V
SDA/SCL至OPGND	-0.3 V至+7 V
数字输出至OPGND	-0.3 V至 $V_{DRIVE} + 0.3$ V
RS(+)/RS(-)至 $V_{PPX}$	$V_{PP} - 0.3$ V至 $V_{PP} + 0.3$ V
REF <sub>OUT</sub> /REF <sub>IN</sub> ADC至AGND	-0.3 V至 $AV_{DD} + 0.3$ V
REF <sub>OUT</sub> /REF <sub>IN</sub> DAC至AGND	-0.3 V至 $AV_{DD} + 0.3$ V
OPGND至AGND	-0.3 V至+0.3 V
OPGND至DGND	-0.3 V至+0.3 V
AGND至DGND	-0.3 V至+0.3 V
$V_{OUTX}$ 至AGND	-0.3 V至DAC OUTV(+)+ 0.3 V
模拟输入至AGND	-0.3 V至 $AV_{DD} + 0.3$ V
工作温度范围	
B级	-40°C to +105°C
存储温度范围	-65°C to +150°C
结温范围( $T_J$ 最大值)	150°C
ESD(人体模型)	1 kV
回流焊峰值温度	230°C

<sup>1</sup>高达100 mA的瞬态电流不会造成SCR闩锁。

注意, 超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定应力值, 不涉及器件在这些或任何其它条件下超出本技术规格指标的功能性操作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

为了符合IPC 2221工业标准, 建议对高压引脚使用符合标准要求要求的涂层。

## 热阻

表6. 热阻

封装类型	$\theta_{JA}$	$\theta_{JC}$	单位
64引脚 TQFP	54	16	°C/W

## ESD警告



### ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专用保护电路, 但在遇到高能量ESD时, 器件可能会损坏。因此, 应当采取适当的ESD防范措施, 以避免器件性能下降或功能丧失。

## 引脚配置和功能描述

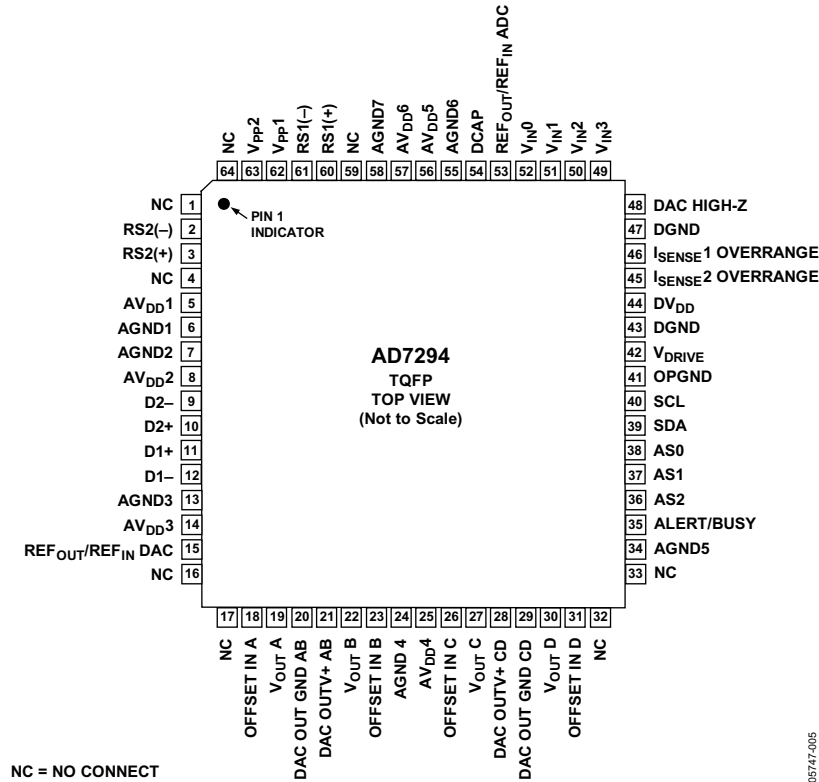


图4. 引脚配置

表7. 引脚功能描述

引脚编号	引脚名称	描述
2, 61	RS2(-), RS1(-)	外部分流电阻连接引脚。
3, 60	RS2(+), RS1(+)	外部分流电阻连接引脚。
1, 4, 16, 17, 32, 33, 59, 64	NC	不连接。请勿连接这些引脚。
5, 8, 14, 25, 56, 57	AV <sub>DD</sub> 1至AV <sub>DD</sub> 6	模拟电源引脚。工作电压范围为4.5 V至5.5 V。这些引脚为AD7294上的所有模拟电路提供电源电压。将AV <sub>DD</sub> 与DV <sub>DD</sub> 引脚连在一起，确保所有电源引脚电位相等。应通过一个10 μF钽电容和一个0.1 μF陶瓷电容对各AV <sub>DD</sub> 引脚去耦至AGND。
6, 7, 13, 24, 34, 55, 58	AGND1 to AGND7	模拟地。AD7294上所有模拟电路的接地基准点。所有模拟输入信号和外部基准信号都参照此AGND电压。所有七个AGND引脚都连到系统的AGND平面。请注意，AGND5是DAC接地基准点，应用作DAC输出所驱动电路的星型接地点。理想情况下，AGND和DGND电压应保持等电位，并且电位差(甚至在瞬态电压存在情况时)不得超过0.3 V。
9, 12	D2(-), D1(-)	温度传感器模拟输入。这些引脚连到外部温度传感晶体管。参见图45和图46。
10, 11	D2(+), D1(+)	温度传感器模拟输入。这些引脚连到外部温度传感晶体管。参见图45和图46。
15	REF <sub>OUT</sub> /REF <sub>IN</sub> DAC	DAC基准电压输出/输入引脚。REF <sub>OUT</sub> /REF <sub>IN</sub> DAC引脚为所有四个DAC通道共用。上电时，此引脚的默认配置是采用外部基准电压(REF <sub>IN</sub> )。写入断电寄存器可使能内部基准电压，参见表27。去耦电容(建议220 nF)连接到此引脚，以便对基准电压源缓冲器去耦。如果对输出进行缓冲，则片内基准电压可以从此引脚获得，并外加于系统的其余部分。可以将最大AV <sub>DD</sub> - 2 V的外部基准电压提供给REF <sub>OUT</sub> /REF <sub>IN</sub> DAC引脚的REF <sub>OUT</sub> 部分。

引脚编号	引脚名称	描述
18, 23, 26, 31	OFFSET IN A至 OFFSET IN D	DAC模拟失调输入引脚。这些引脚设置各DAC通道所需的输出范围。DAC的输出电压跨度为5 V，通过向这些引脚提供失调电压，可以将输出电压从0 V至5 V转换到最大10 V至15 V。这些引脚可以浮空，此时应通过100 nF电容对引脚去耦至AGND。
19, 22, 27, 30	V <sub>OUT</sub> A至V <sub>OUT</sub> D	通道A至通道D的缓冲模拟DAC输出。各DAC模拟输出采用输出放大器驱动，可以利用OFFSET IN x引脚予以补偿。DAC的最大输出电压跨度为5 V，可以通过电平转换方法使最大输出电平达到15 V。各输出均能提供10 mA的源电流和吸电流，并驱动10 nF负载。
20, 29	DAC OUT GND AB, DAC OUT GND CD	模拟地。分别是V <sub>OUT</sub> A、V <sub>OUT</sub> B、V <sub>OUT</sub> C、V <sub>OUT</sub> D上的DAC输出放大器的模拟地引脚。
21, 28	DAC OUTV+ AB, DAC OUTV+ CD	模拟电源。分别是V <sub>OUT</sub> A、V <sub>OUT</sub> B、V <sub>OUT</sub> C、V <sub>OUT</sub> D上的DAC输出放大器的模拟电源引脚。工作电压范围为4.5 V至16.5 V。
35	ALERT/BUSY	数字输出。可以在配置寄存器中将其设置为提醒或繁忙输出功能。它是开漏输出，需要一个外部上拉电阻。当配置为提醒时，此引脚用作超量程指示，当转换结果违反DATA <sub>HIGH</sub> 或DATA <sub>LOW</sub> 寄存器值时，就会激活。参见“提醒状态寄存器”部分。
38, 37, 36	AS0, AS1, AS2	配置为繁忙输出时，如果转换正在进行，则此引脚激活。数字逻辑输入。这些输入的逻辑状态共同选择AD7294的独一无二I <sup>2</sup> C地址。详情请参见表34。
39	SDA	数字输入/输出。串行总线双向数据。此开漏输出需要上拉电阻。
40	SCL	串行I <sup>2</sup> C总线时钟。I <sup>2</sup> C模式下的数据传输速率与100 kHz和400 kHz工作模式兼容。此开漏输出需要上拉电阻。
41	OPGND	I <sup>2</sup> C接口的专用接地引脚。
42	V <sub>DRIVE</sub>	逻辑电源。此引脚的电源电压决定逻辑接口的工作电压。对此引脚去耦至DGND。此引脚的电压范围为2.7 V至5.5 V，可以与AV <sub>DD</sub> 和DV <sub>DD</sub> 不同，但不得超过任何一者0.3 V以上。设置输入和输出阈值时，应在此引脚连接到接出I <sup>2</sup> C总线的电源。
43, 47	DGND	数字地。此引脚是所有数字电路的接地引脚。
44	DV <sub>DD</sub>	逻辑电源。工作电压范围为4.5 V至5.5 V。这些引脚为AD7294上的所有数字电路提供电源电压。将AV <sub>DD</sub> 与DV <sub>DD</sub> 引脚连在一起，确保所有电源引脚电位相等。通过10 μF钽电容和0.1 μF陶瓷电容对此电源去耦至DGND。
46, 45	I <sub>SENSE</sub> 1 OVERRANGE, I <sub>SENSE</sub> 2 OVERRANGE	故障比较器输出。这些引脚连到高端电流传感放大器。
48	DAC HIGH-Z	DAC输出上的高阻抗控制。当此引脚设置为高逻辑电平时，DAC输出将被设置为OFFSET IN x引脚上的电平。此引脚具有1 MΩ内部下拉电阻。
49, 50, 51, 52	V <sub>IN</sub> 3至V <sub>IN</sub> 0	非专用ADC模拟输入。这些引脚可配置为四个单端通道或两对真差分模拟输入通道。详情请参见表1和表13。
53	REF <sub>OUT</sub> /REF <sub>IN</sub> ADC	ADC基准电压输入/输出引脚。REF <sub>OUT</sub> /REF <sub>IN</sub> ADC引脚为ADC提供基准电压源。上电时，此引脚的默认配置是采用外部基准电压(REF <sub>IN</sub> )。写入断电寄存器可使能内部基准电压，参见表27。去耦电容(建议220 nF)连接到此引脚，以便对基准电压源缓冲去耦。如果对输出进行缓冲，则片内基准电压可以从此引脚获得，并外加于系统的其余部分。可以将最大2.5 V的外部基准电压提供给REF <sub>OUT</sub> /REF <sub>IN</sub> ADC引脚的REF <sub>OUT</sub> 部分。
54	DCAP	内部温度传感器的外部去耦电容输入。通过一个0.1 μF电容对此引脚去耦至AGND。正常工作，典型电压为3.7 V。
62, 63	V <sub>PP</sub> 1, V <sub>PP</sub> 2	电流传感器电源引脚。高端电流传感放大器的电源引脚。工作电压范围为AV <sub>DD</sub> 至59.4 V。对此电源去耦至AGND。参见“电流检测滤波”部分。

## 典型工作特性

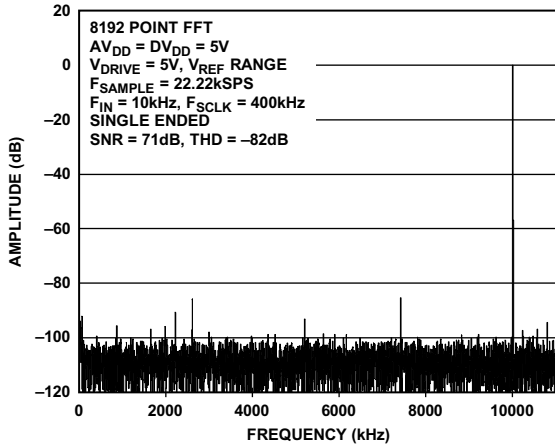


图5. 信噪比: 单端、 $V_{REF}$ 范围

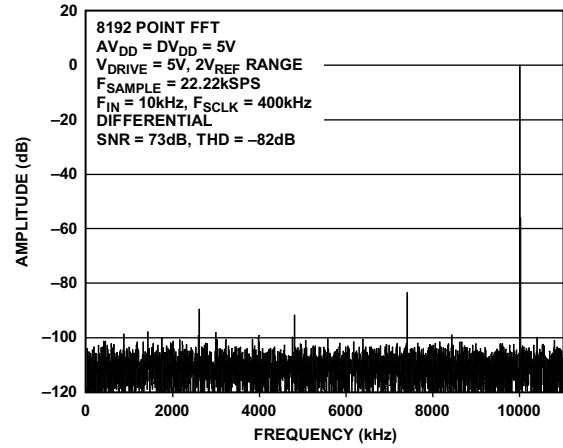


图8. 信噪比: 差分、 $2 \times V_{REF}$ 范围

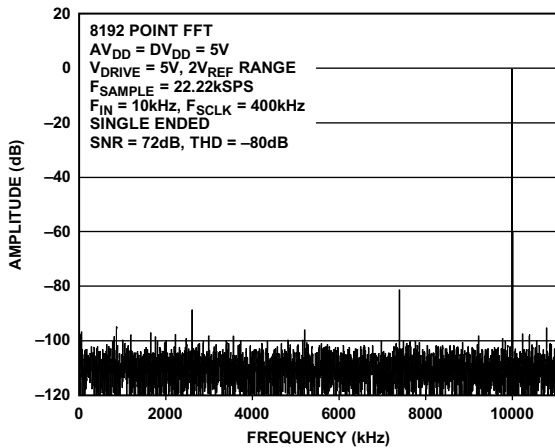


图6. 信噪比: 单端、 $2 \times V_{REF}$ 范围

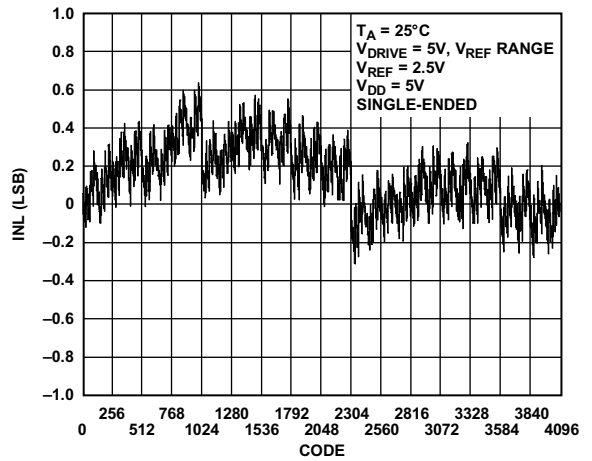


图9. ADC INL: 单端、 $V_{REF}$ 范围

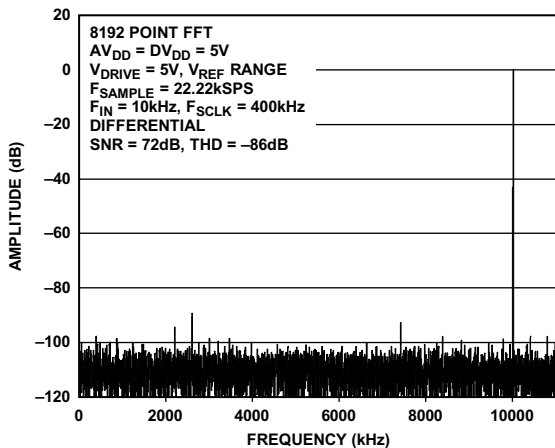


图7. 信噪比: 差分、 $V_{REF}$ 范围

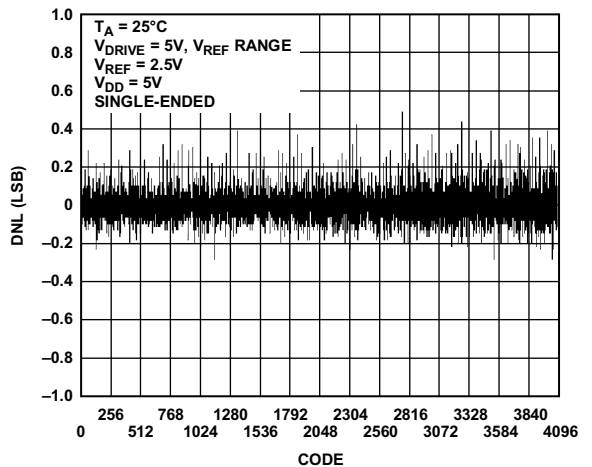


图10. ADC DNL: 单端、 $V_{REF}$ 范围

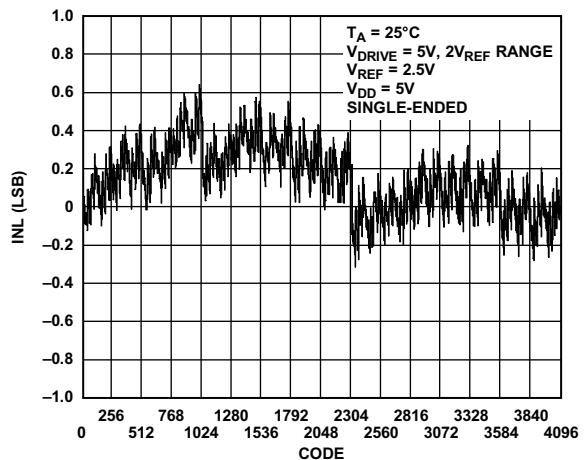


图11. ADC INL: 单端、 $2 \times V_{REF}$ 范围

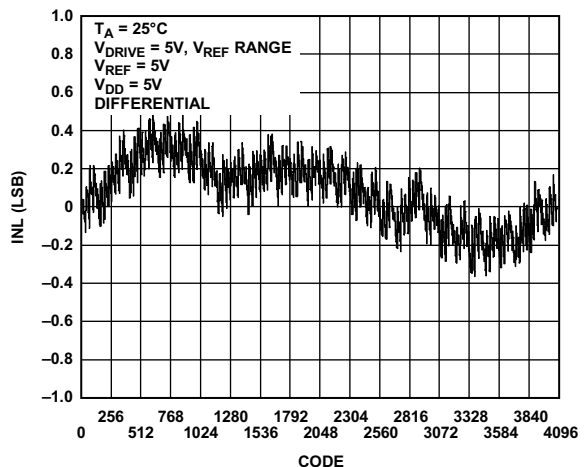


图14. ADC INL: 差分、 $V_{REF}$ 范围

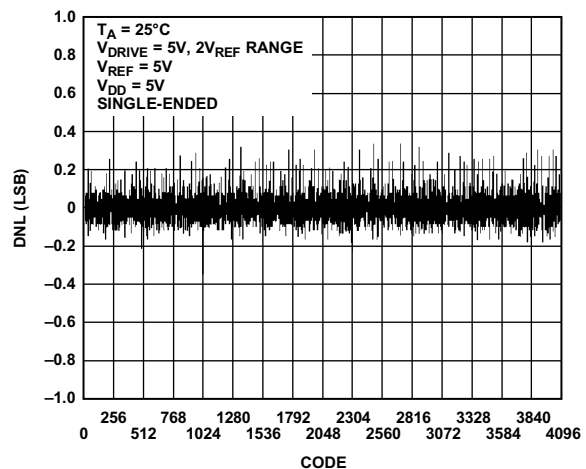


图12. ADC DNL: 单端、 $2 \times V_{REF}$ 范围

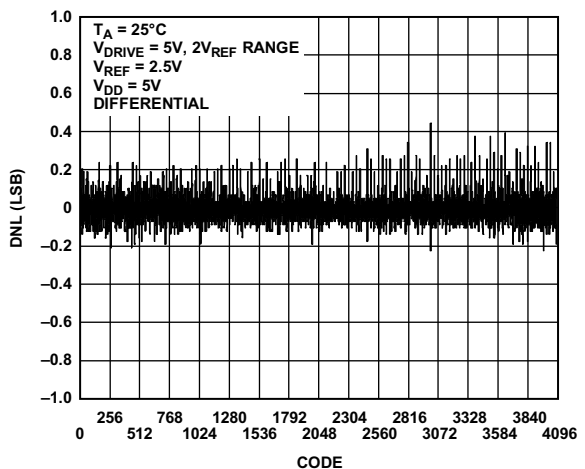


图15. ADC DNL: 差分、 $2 \times V_{REF}$ 范围

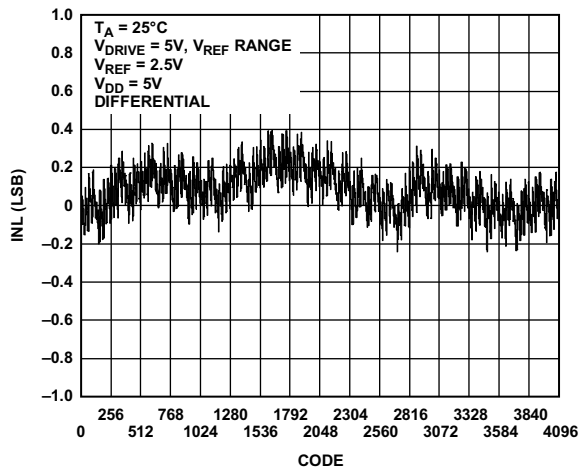


图13. ADC INL: 差分、 $V_{REF}$ 范围

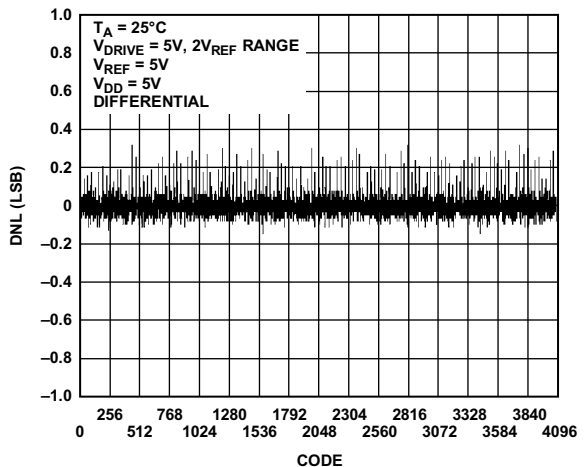


图16. ADC DNL: 差分、 $2 \times V_{REF}$ 范围

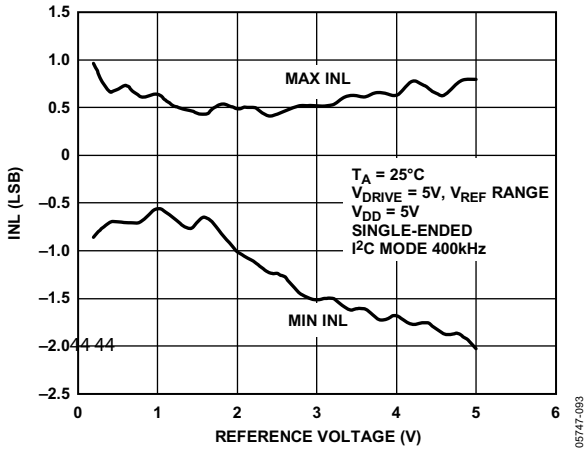


图17. ADC INL与基准电压的关系

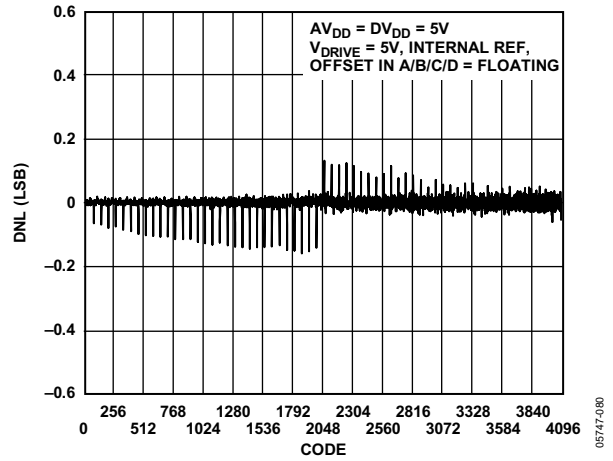


图20. DAC DNL

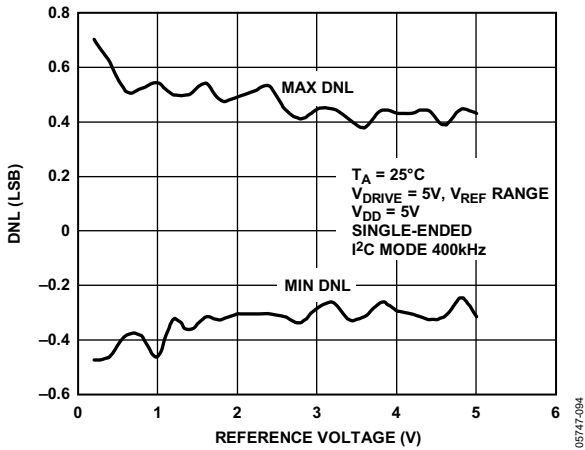


图18. ADC DNL与基准电压的关系

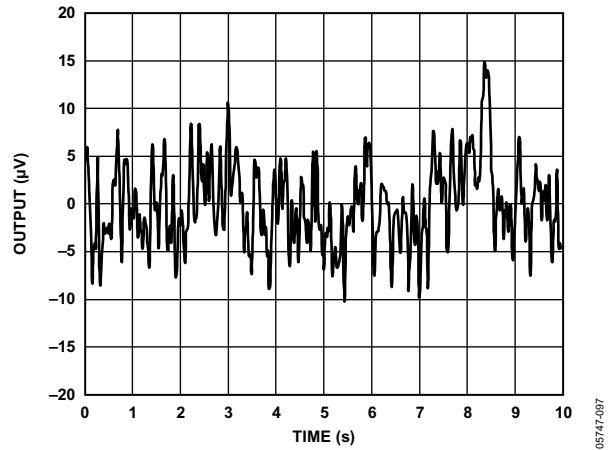


图21. 0.1 Hz至10 Hz DAC输出噪声(码为800)

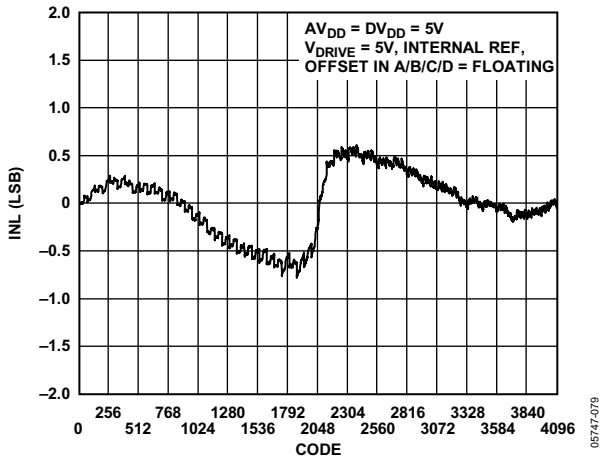


图19. DAC INL

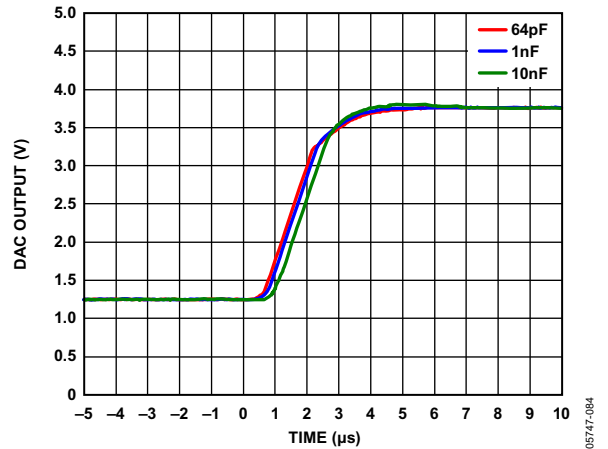


图22. ¼至¾输出电压步进的建立时间

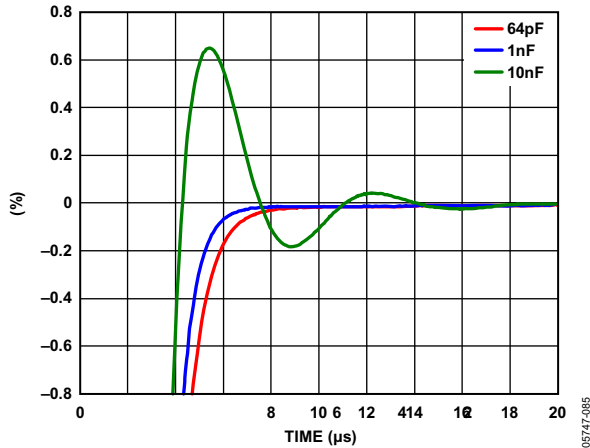


图23. 放大的 $\frac{1}{4}$ 至 $\frac{3}{4}$ 输出电压步进建立时间

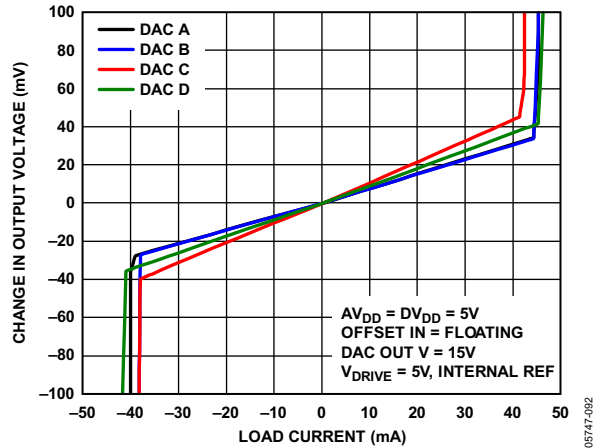


图26. DAC输出电压与负载电流的关系(输入码 = x800)

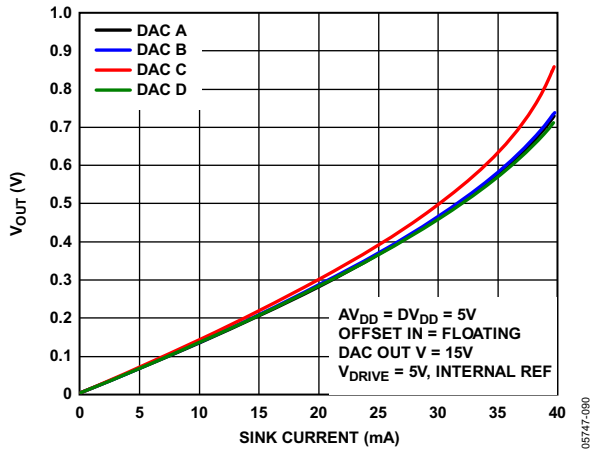


图24. DAC吸电流: 输入码 = x000、 $V_{OUT} = 0$  V

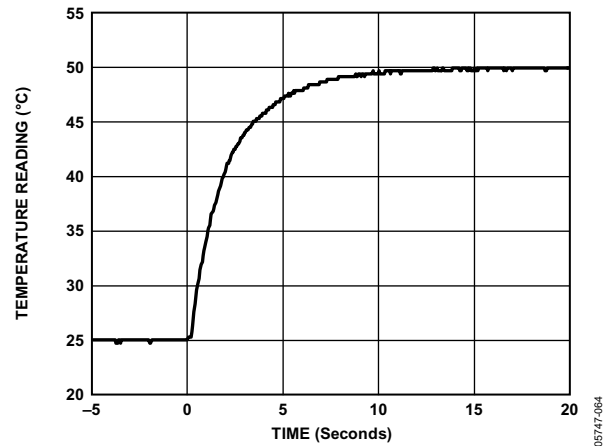


图27. AD7294对热冲击的响应(使用2N3906, 2N3906置于搅拌油槽中)

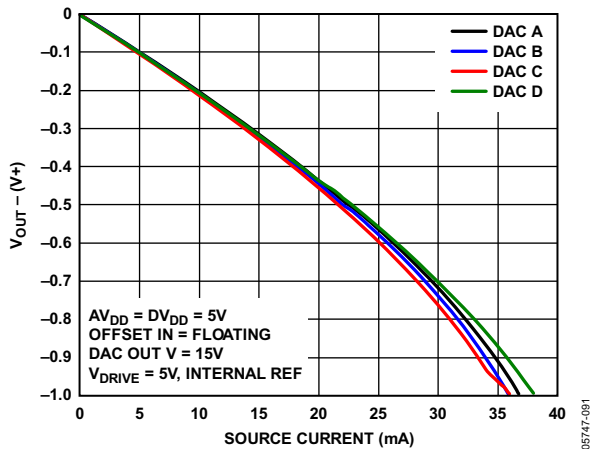


图25. DAC源电流: 输入码 = x000、 $V_{OUT} = 0$  V

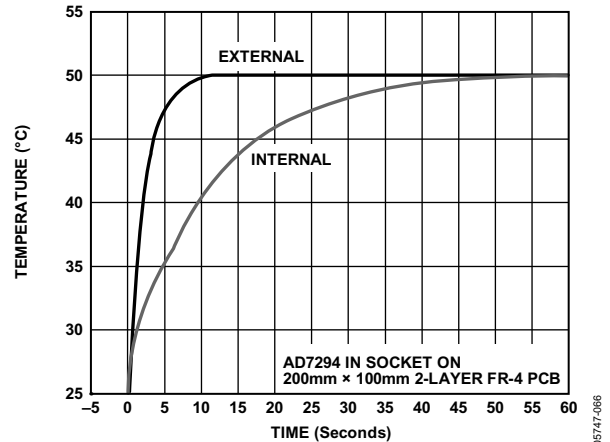
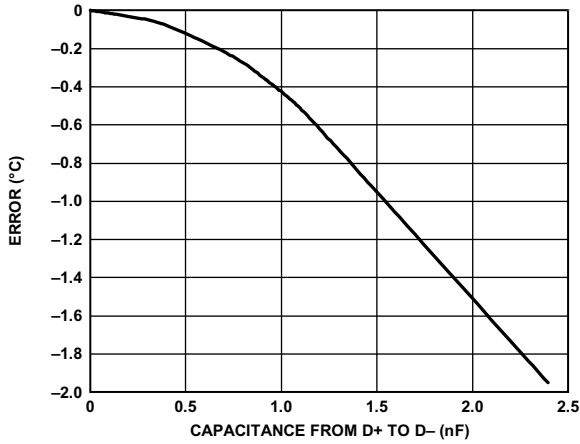


图28. 对热冲击的响应(从室温到50°C搅拌油温, AD7294和2N3906均置于搅拌油槽中)



温度误差与D+、D-间电容的关系

05747-085

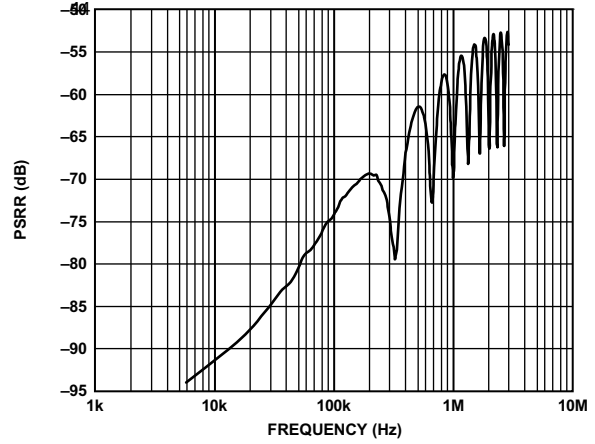


图32.  $I_{SENSE}$ 电源抑制比与电源纹波频率的关系 (无 $V_{PP}$ 电源去耦电容, 500 mV纹波)

05747-102

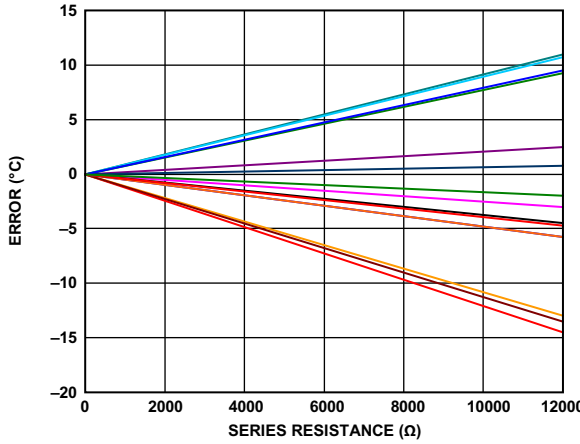


图30. 15个典型器件的温度误差与串联电阻的关系

05747-062

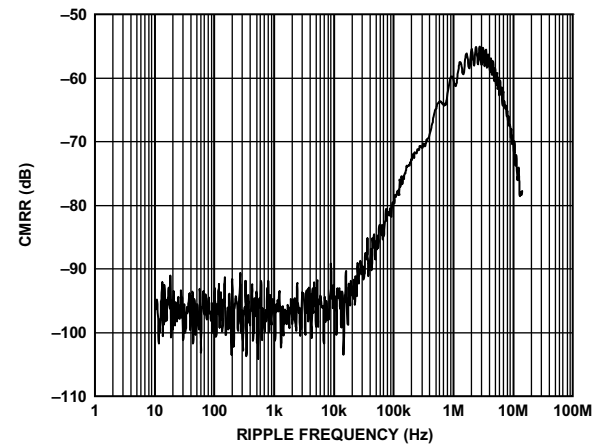


图33.  $I_{SENSE}$ 共模抑制比与纹波频率的关系(400 mV峰峰值纹波)

05747-103

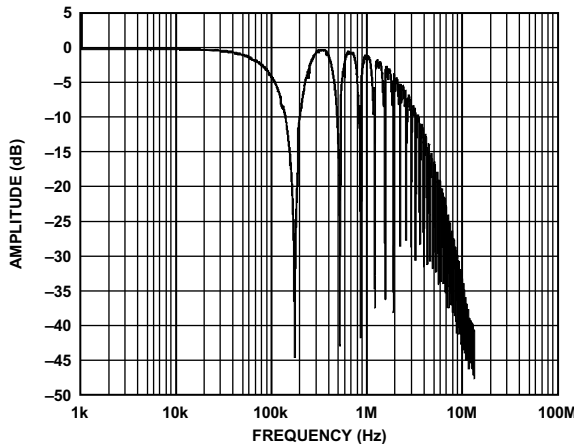


图31. AD7294高端电流传感器的频率响应

05747-086



## 术语

### DAC术语

#### 相对精度

对于DAC，相对精度或积分非线性(INL)是指DAC输出与通过DAC端点的传递函数直线之间的最大偏差，单位为LSB。

#### 微分非线性

微分非线性(DNL)是指任意两个相邻码之间所测得变化值与理想的1 LSB变化值之间的差异。最大±1 LSB的额定微分非线性可确保单调性。本DAC通过设计保证单调性。

#### 零代码误差

零代码误差衡量将零电平码(0x0000)载入DAC寄存器时的输出误差。理想情况下，输出应为0 V。在AD7294中，零代码误差始终为正值，因为DAC输出不能低于0 V。零代码误差用mV表示。

#### 满量程误差

满量程误差衡量将满量程码(0xFFFF)载入DAC寄存器时的输出误差。理想情况下，输出应为 $V_{DD} - 1$  LSB。满量程误差用mV表示。

#### 增益误差

增益误差是衡量DAC量程误差的指标。它是指DAC传递特性的斜率与理想值之间的偏差，用满量程范围的百分比表示。

#### 总非调整误差

总非调整误差(TUE)衡量包括所有误差在内的总输出误差。

#### 零代码误差漂移

零代码误差漂移衡量零代码误差随温度的变化，用 $\mu\text{V}/^{\circ}\text{C}$ 表示。

#### 增益误差漂移

增益误差漂移衡量增益误差随温度的变化，用(满量程范围的ppm)/ $^{\circ}\text{C}$ 表示。

### ADC术语

#### 信纳比(SINAD)

在ADC输出端测得的信号对噪声及失真比。这里的信号是基波的均方根幅值。噪声为所有达到采样频率一半( $f_s/2$ ，直流信号除外)的非基波信号之和。在数字化过程中，这个

比值的大小取决于量化级数，量化级数越多，量化噪声就越小。对于一个正弦波输入的理想N位转换器，信纳比理论值计算公式为：

$$\text{信纳比} = (6.02N + 1.76) \text{ dB}$$

因此，12位转换器的SINAD理论值为74 dB。

#### 总谐波失真(THD)

所有谐波均方根和与基波的比值。对于AD7294，其定义为

$$\text{THD}(\text{dB}) = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + V_5^2 + V_6^2}}{V_1}$$

其中： $V_1$ 是基波幅值的均方根值； $V_2$ 、 $V_3$ 、 $V_4$ 、 $V_5$ 和 $V_6$ 是二次到六次谐波幅值的均方根值。

#### 峰值谐波或杂散噪声

在ADC输出频谱(最高达 $f_s/2$ ，直流信号除外)中，下一个最大分量的均方根值与基波均方根值的比。通常情况下，此参数值由频谱内的最大谐波决定，但对于谐波淹没于本底噪声内的ADC，它为噪声峰值。

#### 积分非线性

ADC传递函数与一条通过ADC传递函数端点的直线的最大偏差。传递函数有两个端点，起点在低于第一个码转换的1 LSB处的零代码，终点在高于最后一个码转换的1 LSB处的满量程。

#### 微分非线性

ADC中任意两个相邻码之间所测得变化值与理想的1 LSB变化值之间的差异。

#### 失调误差

第一个码转换(00...000到00...001)与理想值(即AGND + 1 LSB)的偏差。

#### 失调误差匹配

任何两个通道之间失调误差的差异。

#### 增益误差

校正失调误差之后，最后一个码转换(111...110到111...111)与理想值(即 $\text{REF}_{IN} - 1$  LSB)的偏差。

#### 增益误差匹配

任何两个通道之间增益误差的差异。

## 工作原理

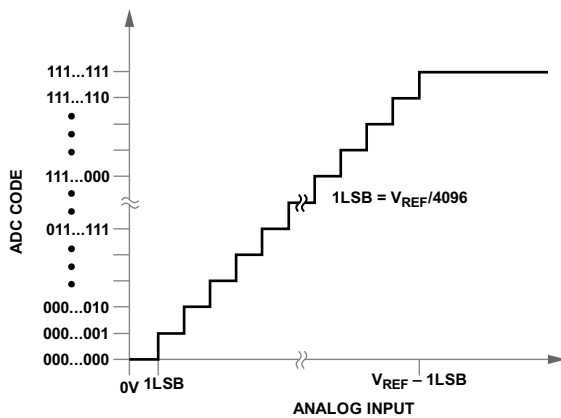
### ADC概述

AD7294提供给用户一个9通道多路复用器、一个片内采样保持器以及一个基于容性DAC的逐次逼近型ADC。其模拟输入范围可在0 V至 $V_{REF}$ 或0 V至 $2 \times V_{REF}$ 之间进行选择，可配置为单端或差分模拟输入。AD7294内置2.5 V片内基准电压，需用外部基准电压时，可禁用此片内基准电压。如果系统其它地方需要使用内部ADC基准电压，则首先必须缓冲输出。

各种受监控且非专用输入信号经过多路复用器进入ADC。AD7294具有四个非专用模拟输入通道： $V_{IN0}$ 至 $V_{IN3}$ 。这些通道允许以单端、差分和伪差分模式测量各种系统信号。

### ADC传递函数

所设计的码转换在连续LSB整数数值上(即1 LSB、2 LSB等等)进行。单端模式下，当使用0 V至 $V_{REF}$ 范围时，LSB大小为 $V_{REF}/4096$ ；当使用0 V至 $2 \times V_{REF}$ 范围时，LSB大小为 $2 \times V_{REF}/4096$ 。输出标准二进制编码时，ADC的理想传递特性如图34所示。



NOTE  
1.  $V_{REF}$  IS EITHER  $V_{REF}$  OR  $2 \times V_{REF}$ .

图34. 单端传递特性

差分模式下，当使用0 V至 $V_{REF}$ 范围时，LSB大小为 $2 \times V_{REF}/4096$ ；当使用0 V至 $2 \times V_{REF}$ 范围时，LSB大小为 $4 \times V_{REF}/4096$ 。输出二进制补码编码时，ADC的理想传递特性如图35所示( $2 \times V_{REF}$ 范围)。

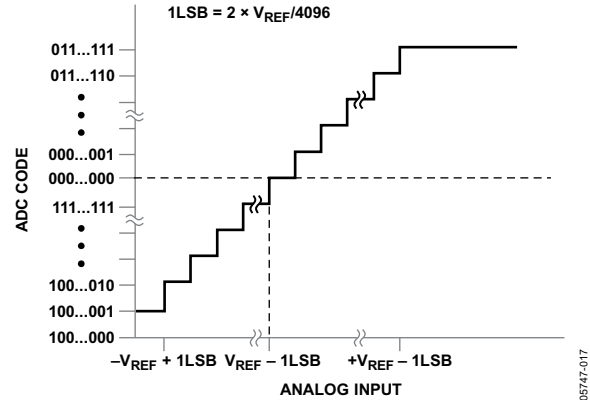


图35. 差分传递特性( $V_{REF} \pm V_{REF}$ 输入范围)

对于单端模式下的 $V_{IN0}$ 至 $V_{IN3}$ ，输出码为标准二进制，其中：

$V_{IN} = 0$  V时， $D_{OUT} = x000$ ； $V_{IN} = V_{REF} - 1$  LSB时， $D_{OUT} = xFFF$

差分模式下，输出码为二进制补码，其中：

$V_{IN+} - V_{IN-} = 0$  V时， $D_{OUT} = x00$

$V_{IN+} - V_{IN-} = V_{REF} - 1$  LSB时， $D_{OUT} = x7FF$

$V_{IN+} - V_{IN-} = -V_{REF}$ 时， $D_{OUT} = x800$

通道5和通道6(电流传感器输入)为二进制补码，其中：

$V_{IN+} - V_{IN-} = 0$  mV时， $D_{OUT} = x000$

$V_{IN+} - V_{IN-} = V_{REF}/12.5 - 1$  LSB时， $D_{OUT} = x7FF$

$V_{IN+} - V_{IN-} = -V_{REF}/12.5$ 时， $D_{OUT} = x800$

通道7至通道9(温度传感器输入)为二进制补码，LSB等于 $0.25^{\circ}\text{C}$ ，其中：

$T_{IN} = 0^{\circ}\text{C}$ 时， $D_{OUT} = x000$

$T_{IN} = +255.75^{\circ}\text{C}$ 时， $D_{OUT} = x7FF$

$T_{IN} = -256^{\circ}\text{C}$ 时， $D_{OUT} = x800$

### 模拟输入

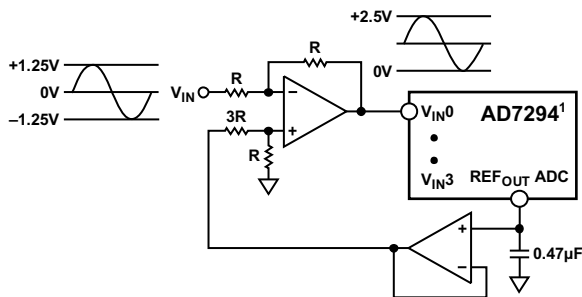
AD7294共有四路模拟输入。根据配置寄存器的设置不同，可以将其配置为两路单端输入、两个伪差分通道或两个全差分通道。详情请参见“寄存器设置”部分。

#### 单端模式

AD7294可以具有4个单端模拟输入通道。在信号源具有高阻抗的应用中，建议先对模拟输入进行缓冲，再将其施加于ADC。模拟输入范围可以通过编程设置为0 V至 $V_{REF}$ 或0 V至 $2 \times V_{REF}$ 。在 $2 \times V_{REF}$ 模式下，输入会先除以2，然后再执行转换。请注意，相对于ADC上的GND的电压不得超过 $AV_{DD}$ 。

如果要采样的模拟输入信号为双极性，则可以利用ADC的内部基准电压从外部使此信号发生偏置，以便具有适合

ADC的正确格式。图36显示ADC在单端模式下工作时的典型连接图。

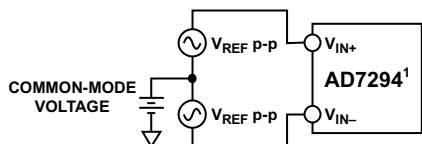


<sup>1</sup>ADDITIONAL PINS OMITTED FOR CLARITY.

图36. 单端模式连接图

### 差分模式

AD7294可以具有2个差分模拟输入对。差分信号在某些方面优于单端信号，例如：基于器件共模抑制的抗扰度更高，而且改善失真性能。图37定义了AD7294的全差分模拟输入。



<sup>1</sup>ADDITIONAL PINS OMITTED FOR CLARITY.

图37. 差分输入定义

差分信号的幅值为各差分对中输入引脚 $V_{IN+}$ 和输入引脚 $V_{IN-}$ 的信号差值(即 $V_{IN+} - V_{IN-}$ )。转换结果数据以二进制补码形式存储在结果寄存器中。用两个相位相差 $180^\circ$ 的信号同时驱动 $V_{IN0}$ 和 $V_{IN1}$ ，各信号的幅值为 $V_{REF}$ (或 $2 \times V_{REF}$ ，取决于所选的范围)。假设选择 $0 \text{ V}$ 至 $V_{REF}$ 范围，则差分信号的幅值为 $-V_{REF}$ 至 $+V_{REF}$ 峰峰值( $2 \times V_{REF}$ )，与共模电压( $V_{CM}$ )无关。

共模电压是这两个信号的平均值：

$$(V_{IN+} + V_{IN-})/2$$

因此，共模电压为这两路输入的中心电压。

这使得各输入的范围为 $V_{CM} \pm V_{REF}/2$ 。这一电压必须在外部设定，并且它的范围随着基准电压值 $V_{REF}$ 而变化。 $V_{REF}$ 值增大时，共模范围缩小。采用放大器驱动输入时，实际共模范围由放大器的输出电压摆幅决定。

为了保证AD7294的功能，共模电压必须在此范围内。

转换发生时，共模受到抑制，所产生的信号几乎无噪声，其幅值范围为 $-V_{REF}$ 至 $+V_{REF}$ ，与二进制补码格式的数字输出码 $-2048$ 至 $+2047$ 相对应。

如果使用 $2 \times V_{REF}$ 范围，则输入信号幅值范围为 $-2 \times V_{REF}$ ( $V_{IN+} = 0 \text{ V}$ ,  $V_{IN-} = V_{REF}$ )至 $+2 \times V_{REF}$ ( $V_{IN-} = 0 \text{ V}$ ,  $V_{IN+} = V_{REF}$ )。

### 驱动差分输入

表13中 $V_{IN0}$ 至 $V_{IN3}$ 所提供的差分模式要求采用两个幅值相等、相位相差 $180^\circ$ 的信号同时驱动 $V_{IN+}$ 和 $V_{IN-}$ 。作为模拟输入中值的共模电压必须在外部设置。共模范围由 $V_{REF}$ 、电源和用来驱动模拟输入的特定放大器共同决定。无论是交流输入还是直流输入，差分工作模式均可在较宽的频率范围内提供最佳的总谐波失真(THD)性能。并非所有应用都会预先调理信号以供差分操作，因此经常需要执行单端至差分转换。

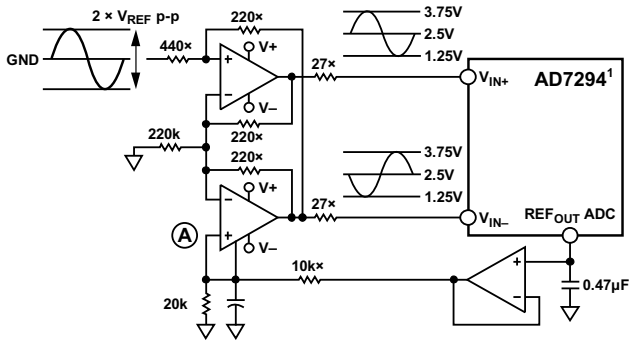
### 使用运算放大器对

可以利用一运算放大器对，将差分信号直接耦合至AD7294模拟输入对之一。图38所示的电路配置说明如何使用一个双通道运算放大器，将单端双极性信号转换为差分单极性输入信号。

施加于A点的电压设置共模电压。如图38所示，A点与基准电压源相连，但需注意，A点的输入可以用共模范围内的任何值来设置共模电压。AD8022是一款合适的双通道运算放大器，可以用在此配置中为AD7294提供差分驱动。

选择运算放大器需谨慎，应根据所需的电源和系统性能目标进行选择。图38中的驱动电路针对要求最佳失真性能的目标进行了优化。图38所示的差分运放驱动器电路用于将单端、地参考(双极性)信号转换为差分信号，并执行电平转换，使所获得的差分信号中值位于ADC的 $V_{REF}$ 电平。

# AD7294



1ADDITIONAL PINS OMITTED FOR CLARITY.

图38. 将一个单端双极性信号转换为一个差分单极性信号的双通道运算放大器电路

## 伪差分模式

四个非专用模拟输入通道可以配置为两对伪差分输入。非专用输入  $V_{IN0}$  和  $V_{IN1}$  构成一对伪差分输入， $V_{IN2}$  和  $V_{IN3}$  也一样。这种模式下， $V_{IN+}$  连到信号源，最大幅值为  $V_{REF}$  (或  $2 \times V_{REF}$ ，取决于所选的范围)，以便利用器件的整个动态范围。一个直流输入施加于  $V_{IN-}$ 。施加于此输入的电压为  $V_{IN+}$  输入提供一个对地失调电压或一个伪地电压。何通道用作  $V_{IN+}$  由 ADC 通道分配方式决定。为在伪差分模式下工作，必须选择差分模式。转换所获得的伪差分数据以二进制补码形式存储在结果寄存器中。

对于  $V_{IN0}$ ，伪差分模式的控制方程为：

$$V_{OUT} = 2(V_{IN+} - V_{IN-}) - V_{REF\_ADC}$$

其中： $V_{IN+}$  是单端信号， $V_{IN-}$  是直流电压。

伪差分输入的好处在于，模拟输入信号地与 ADC 地分离，从而可以抵消直流共模电压。伪差分模式下  $V_{IN-}$  的典型电压范围如图 39 所示。图 40 显示伪差分模式的连接图。

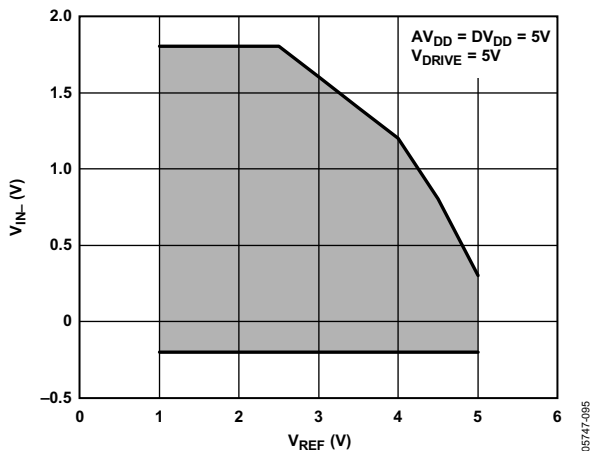
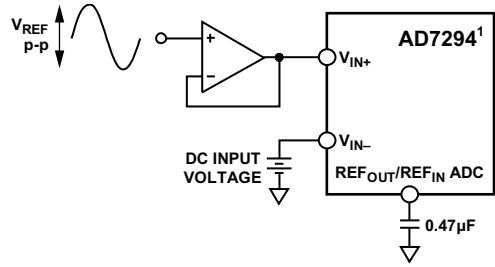


图39. 伪差分模式下  $V_{IN-}$  输入范围与  $V_{REF}$  的关系



1ADDITIONAL PINS OMITTED FOR CLARITY.

图40. 伪差分模式连接图

## 电流传感器

AD7294 提供两个双向高端电流检测放大器，可以在  $AV_{DD}$  至 59.4 V 的高共模电压下精确放大差分分流电压。各放大器可以接受  $\pm 200$  mV 的差分输入。两个电流检测放大器均有 12.5 的固定增益，并使用 2.5 V 内部基准电压源。

各放大器还配有一个模拟比较器，用于故障检测。阈值定义为：

$$1.2 \times \text{满量程电压范围}$$

当达到此限值时，输出锁存在专用引脚上。在写入适当的寄存器以使该锁存清零之前，此输出保持高电平。

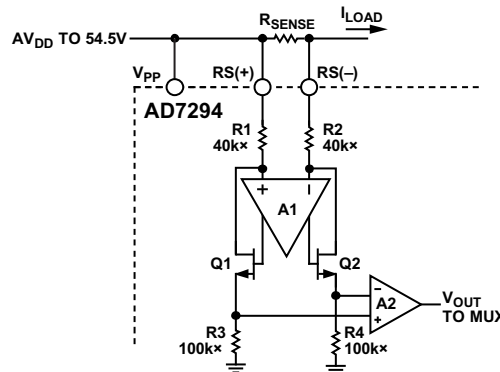


图41. 高端电流检测

AD7294 电流检测部分主要包括两个模块：一个差分放大器和一个仪表放大器。流经外部分流电阻的负载电流在 AD7294 的输入端产生电压。电阻 R1 和 R2 将输入端连到差分放大器 (A1)。A1 利用晶体管 Q1 和 Q2 调整流经 R1 和 R2 的电流，使其自身输入端上的电压为零。共模反馈将这些电流之和保持在约 50  $\mu$ A。当 AD7294 的输入信号为零时，R1 和 R2 中的电流相等。当该差分信号非零时，一个电阻中的电流增大，另一个电阻中的电流则减小。电流差与输入信号的大小和极性成比例。

R3 和 R4 将流经 Q1 和 Q2 的差分电流转换为差分电压。A2 配置为仪表放大器，缓冲此电压并提供额外增益。因此，对

于这些引脚上的 $\pm 200$  mV输入电压，可以产生 $\pm 2.5$  V的输出电压。

AD7294上的电流传感器可以移除被检测信号中的任何闪烁噪声和失调，这是通过实施对用户透明的斩波技术而实现的。 $V_{SENSE}$ 信号首先由AD7294进行转换，然后放大器的模拟输入交换，最后差分电压再次由AD7294进行转换。利用两次转换结果，可以数字化消除任何失调或噪声。放大器输入端的开关使得这种斩波技术得以实施。这一过程返回最终结果总共需要 $6\ \mu\text{s}$ 。

### 选择 $R_{SENSE}$

AD7294上配合电流检测放大器使用的电阻值由电压、电流和功耗三方面的具体应用要求决定。小电阻可降低功耗，低电感可防止感应产生电压尖峰，良好的容差则可减小电流波动。最终选择的电阻值是低功耗与良好的精度这两个要求折衷的结果。低值电阻的功耗较低，但为了利用ADC的整个输入范围，以便实现最高信噪比(SNR)性能，可能需要使用值较高的电阻。

当检测电流已知时，AD7294电流传感器的电压范围(200 mV)除以最大检测电流，以获得合适的分流值。如果分流电阻的功耗过大，可以减小分流电阻，此时所用的ADC输入范围较小。使用较小ADC输入范围所产生的转换结果更易受到噪声和失调误差影响，因为失调误差是固定的，输入范围越小，则该误差越明显。

$R_{SENSE}$ 必须能够承受大小为 $I^2R$ 的功耗。如果超过该电阻的功耗额定值，则其值可能会漂移，或者电阻受损而造成开路。这可能会导致AD7294引脚上的差分电压超过绝对最大额定值。建议使用限流电阻 $RF1$ 和 $RF2$ ，为电流传感器提供额外保护，如图42所示。AD7294可以处理最大30 mA的连续电流，因此 $1\ \text{k}\Omega$   $RF2$ 可以提供充分的保护。

如果 $I_{SENSE}$ 的高频成分较大，请选择电感较低的电阻。低电感金属薄膜电阻最适合此类应用。

### 电流检测滤波

一些应用中，可能需要使用外部滤波来降低放大器的输入带宽(见图42)。此滤波器的 $-3\ \text{dB}$ 差分带宽等于：

$$BW_{DM} = 1/(4\pi RC)$$

请注意，由于 $RS(+)$ 和 $RS(-)$ 与 $V_{PP}$ 之间存在背靠背ESD保护二极管，因此 $RS(+)$ 和 $RS(-)$ 输入端上的最大串联电阻(如图

41所示)不得超过 $1\ \text{k}\Omega$ 。另外，如果 $RF1$ 和 $RF2$ 与 $R1$ 和 $R2$ 串联(如图41所示)，则这会影响放大器的增益。 $RF1$ 与 $RF2$ 之间的任何失配都可能会导致失调误差。

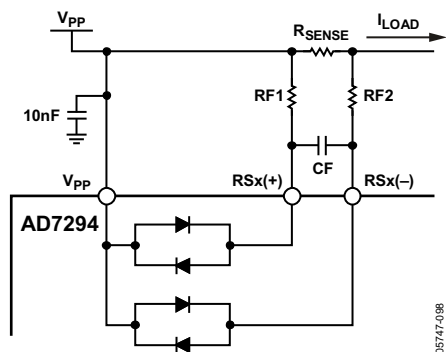


图42. 电流检测滤波( $RSX$ 可以是 $RS1$ 或 $RS2$ )

对于某些RF应用， $RF1$ 和 $RF2$ 的最佳值是 $1\ \text{k}\Omega$ ，而 $CF1$ 则可以为 $1\ \mu\text{F}$ 至 $10\ \mu\text{F}$ 范围内的值。 $CF2$ 是 $V_{PP}$ 电源的去耦电容，其值取决于应用，但初始评估时，建议使用 $1\ \text{nF}$ 至 $100\ \text{nF}$ 范围内的值。

### 开尔文式检测电阻连接

使用低值检测电阻测量高电流时，可能会产生寄生串联电阻问题。引脚电阻可能是额定电阻的相当一部分，导致总电阻为引脚长度的函数。使用开尔文式检测连接可以避免这一问题。这种连接方式将通过电阻的电流路径与电阻上的压降分离开来。图43显示了AD7294的 $RS(+)$ 引脚与 $RS(-)$ 引脚之间的检测电阻的正确连接方法。

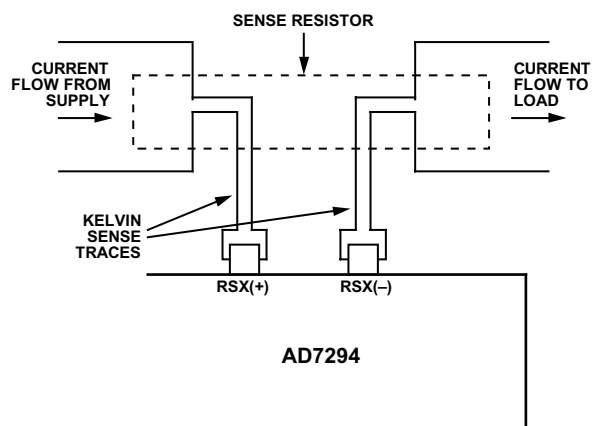


图43. 开尔文式检测连接( $RSX$ 可以是 $RS1$ 或 $RS2$ )

### 模拟比较器环路

AD7294内置2个设定比较器，用于独立模拟控制。利用此电路，用户可以快速确定所检测的分流电阻电压的增



# AD7294

幅是否约等于预设值( $V_{REF} \times 1.2$ )/12.5。如果是这样,  $I_{SENSE}$  OVERRANGE引脚设为逻辑高电平, 以便能够采取适当的措施, 防止外部电阻受损。

设定点阈值是AD7294的内部固定值, 高于此值时, 电流检测放大器饱和。如果将小于 $AV_{DD}$ 的电压施加于 $R_{SENSE}$ 或 $V_{PP}$ 引脚, 也会触发该比较器。

## 温度传感器

AD7294包含一个本地温度传感器和两个远程温度传感器。这些温度传感器连续监控三个温度输入, 每隔5 ms自动提供新的读数。

片内带隙温度传感器测量系统温度。二极管与两个远程温度传感器配合使用, 以监控其它关键电路板元件的温度。

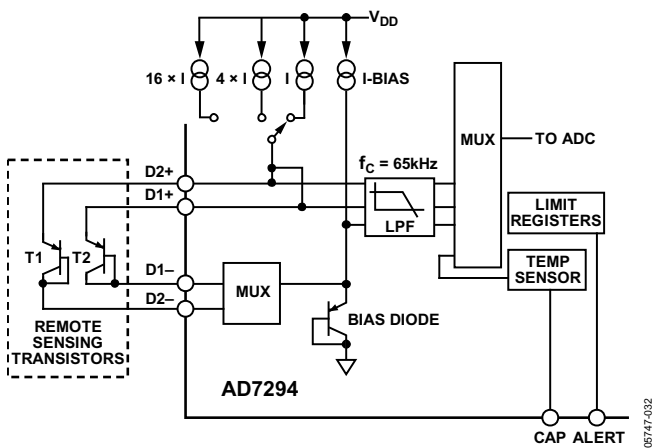


图44. 内部和远程温度传感器

AD7294上的温度传感器模块基于三电流原则(参见图44), 三个电流分别通过一个二极管, 在各二极管上测量正向压降, 这样就能排除串联电阻所引起的误差, 准确计算出温度。

各输入依次积分, 期间为数百微秒。该操作在后台连续发生, 用户可以放心地在其它通道上执行转换。积分完成时, 信号传递给控制逻辑, 自动启动转换。如果ADC处于命令模式, 温度转换将在下一次转换完成后立即执行。在自动循环模式下, 转换将被插入当前序列中的适当位置, 详情请参见“寄存器设置”部分。如果ADC空闲, 转换将立即发生。

三个寄存器存储各温度通道上的最后一次转换结果, 可以随时读取这些结果。此外, 在命令模式下, 可以将读取一个或两个外部通道寄存器的操作设为输出序列的一部分。

## 远程检测模式

AD7294设计采用分立晶体管2N3904和2N3906工作。如果使用其它晶体管, 则只要满足下列条件, AD7294仍能提供额定性能。

## 理想因子

晶体管的理想因子 $n_f$ 衡量二极管的热特性与理想行为的偏差。AD7294经过调整, 其 $n_f$ 值为1.008。使用 $n_f$ 不等于1.008的晶体管时, 可利用下式计算温度为 $T$  (°C)时所引入的误差:

$$\Delta T = (n_f - 1.008) \times (273.15 \text{ K} + T)$$

为将该情况纳入考虑中, 用户可以将 $\Delta T$ 值写入失调寄存器。AD7294会自动在温度测量结果中加上或减去该值。

## 基极发射极电压

在 $8 \mu\text{A}$ 、最高工作温度时, AD7294基极发射极电压应高于 $0.25 \text{ V}$ ; 在 $128 \mu\text{A}$ 、最低工作温度时, 基极发射极电压应低于 $0.95 \text{ V}$ 。

## 基极电阻

基极电阻应小于 $100 \Omega$ 。

## $h_{FE}$ 变化

应使用 $h_{FE}$ 变化较小(约为50至150)的晶体管。 $h_{FE}$ 变化较小意味着 $V_{BE}$ 特性控制严格。

对于RF应用, 滤波器使用高Q电容可以保障测量的完整性。这些电容, 如Johanson Technology  $10 \text{ pF}$ 高Q电容(参考代码500R07S100JV4T)等, 应连在基极与发射极之间, 尽可能靠近外部器件。但是, 大电容会影响温度测量的精度, 建议的最大电容值为 $100 \text{ pF}$ 。大多数情况下不需要电容, 是否选择电容取决于噪声频率水平。

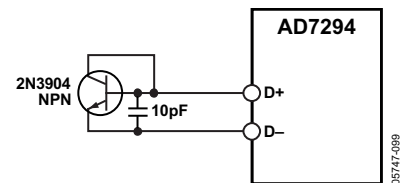


图45. 利用NPN晶体管测量温度

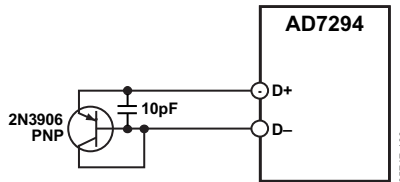


图46. 利用PNP晶体管测量温度

### 串联电阻消除

AD7294可以自动消除寄生电阻、基极和集电极电阻对温度读取的影响，从而提供更精确的结果，而不需要用户确定寄生电阻。AD7294可以补偿最高100 Ω的电阻，补偿过程对用户透明。

### DAC操作

AD7294内置四个12位DAC，可提供12位分辨率的数字控制，采用2.5 V内部基准电压。DAC内核是一个薄膜12位串DAC，具有5 V输出跨度和一个输出缓冲器，可驱动高压输出级。采用2.5 V基准输入时，DAC输出跨度为0 V至5 V。DAC的输出范围通过失调输入进行控制，可以位于0 V至15 V范围内。图47为DAC结构框图。

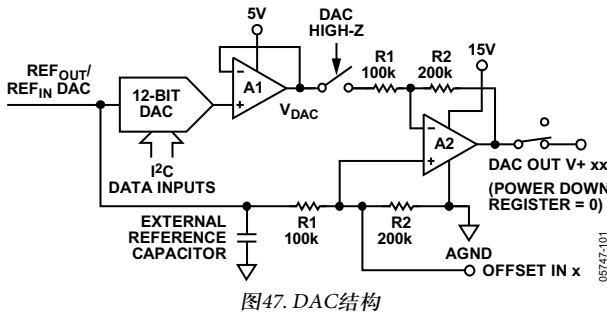


图47. DAC结构

### 电阻串

电阻串结构如图48所示，由一串 $2^n$ 个电阻组成，各电阻的值为R。载入DAC寄存器的码决定抽取电阻串上哪一个节点的电压，以馈入输出放大器。抽取电压的方法是将连接电阻串与放大器的开关之一闭合。此结构本身具单调性，提供电压输出，毛刺非常低。它还是线性的，因为所有电阻的值相等。

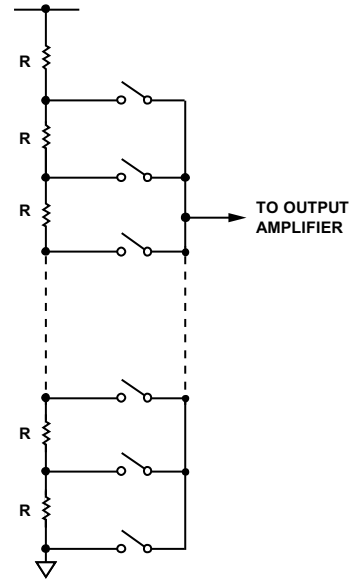


图48. 电阻串结构

### 输出放大器

参考图47，A1的作用是缓冲DAC输出，其范围为0 V至 $V_{REF}$ 。第二个放大器A2的配置为：当对OFFSET IN x施加一个失调电压时，其输出电压为三倍的失调电压减去二倍的DAC电压：

$$V_{OUT} = 3V_{OFFSET} - 2V_{DAC}$$

DAC字在片内数字反转，使得

$$V_{OUT} = 3V_{OFFSET} + 2(2V_{DAC} - V_{REF})$$

$$\text{并且 } V_{DAC} = \left[ V_{REF} \times \left( \frac{D}{2^n} \right) \right]$$

其中：

$V_{DAC}$ 是数字反转前DAC的输出；

$D$ 为载入DAC寄存器的二进制码的十进制等效值；

$n$ 为DAC的位分辨率。

表8给出了一个失调函数示例。

表8. 失调电压函数示例

失调电压	$V_{OUT} (0x000)$	$V_{OUT} (0xFF)$
1.67 V	0 V	5 V - 1 LSB
3.33 V	5 V	10 V - 1 LSB
5.00 V	10 V	15 V - 1 LSB

用户可以选择让失调引脚开路，此时运算放大器A2的同相输入端电压由电阻分压器设置，从而：

$$V_{OUT} = 2V_{DAC}$$

# AD7294

采用2.5 V基准电压时，这将产生5 V输出跨度。不施加失调电压时，DAC数字反转使电路能够像通用DAC一样工作。如果不驱动失调引脚，最好在该引脚与地之间接一个100 nF电容，以改善DAC的建立时间和噪声性能。

请注意，DAC输出的功耗可能相当大。如果内部温度传感器测量到芯片温度大于150°C，热关断电路就会将DAC输出设置为高阻态。同时会将提醒寄存器C中的过温提醒位置1，参见“提醒和限值原理”部分。请注意，当温度传感器关断时，此特性禁用。

## 高阻抗输入引脚

当用户将高阻抗引脚(DAC HIGH-Z引脚)设为高电平时(见图47)，失调引脚上的电压就会出现在DAC输出电压引脚上。本质上，内部放大器A2充当一个电压跟随器。发生故障时，此特性使输出能够快速改变。

## ADC和DAC的基准电压源

AD7294有两个独立的2.5 V内部高性能基准电压源，一个用于ADC，另一个用于四个片内DAC。如果应用要求外部基准电压源，可以将其施加于REF<sub>OUT</sub>/REF<sub>IN</sub> DAC引脚和/或REF<sub>OUT</sub>/REF<sub>IN</sub> ADC引脚。内部基准电压应当经过缓冲之后，才能被外部电路使用。通过220 nF电容对REF<sub>OUT</sub>/REF<sub>IN</sub> DAC引脚和REF<sub>OUT</sub>/REF<sub>IN</sub> ADC引脚去耦至AGND。上电时，AD7294默认采用外部基准电压源工作。要使能内部基准电

压源，请将0写入关断寄存器中的D4和D5位(详情请参见“寄存器设置”部分)。使用220 nF去耦电容时，ADC和DAC的基准电压源上电并建立至12位性能至少需要60 μs时间。

AD7294也可以采用外部基准电压源工作。合适的基准电压源包括AD780、AD1582、ADR431、REF193和ADR391。此外，具有输出调整功能的基准电压源，如ADR441等，允许系统设计人员将基准电压设置为标称值以外的电压，以便校正系统误差。

长期漂移衡量基准电压源随时间的漂移量。具有低长期漂移特性的基准电压源可确保整体解决方案终身保持稳定。如果使用外部基准电压源，请选择温度系数较低的基准电压源，以降低系统输出电压对环境温度的依赖性。

## V<sub>DRIVE</sub>特性

AD7294还具有V<sub>DRIVE</sub>特性，可控制I<sup>2</sup>C接口的工作电压。V<sub>DRIVE</sub>引脚连接到接出I<sup>2</sup>C总线的电源。此引脚设置数字逻辑引脚和I<sub>SENSE</sub> OVERRANGE引脚的输入和输出阈值电平。V<sub>DRIVE</sub>特性使AD7294能够轻松与3 V和5 V处理器接口。例如，如果AD7294采用5 V V<sub>DD</sub>供电，则V<sub>DRIVE</sub>引脚可以采用3 V电源供电，使得低压数字处理器具有较大的动态范围。这样，AD7294可以选择2 × V<sub>REF</sub>的输入范围(5 V V<sub>DD</sub>)，同时仍能与3 V数字器件接口。通过一个100 nF电容和一个1 μF电容对此引脚去耦至DGND。



## 寄存器设置

AD7294的内部寄存器(参见图49)可存储转换结果、转换上限和下限, 以及用来配置和控制器件的信息。

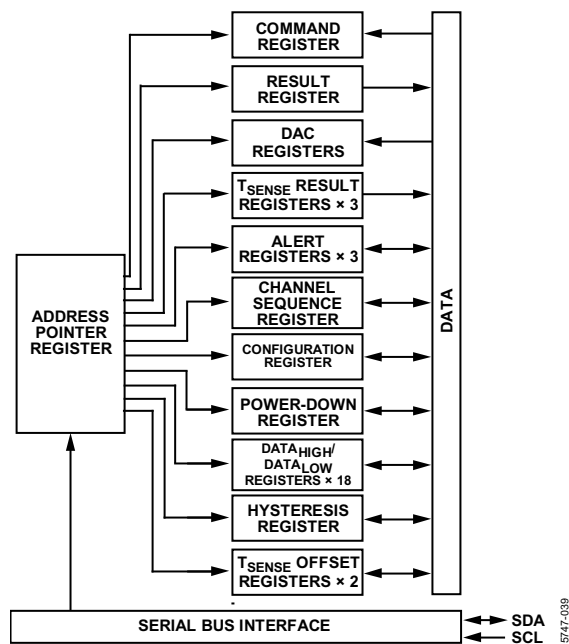


图49. AD7294寄存器结构

每个数据寄存器都有一个地址, 当与之通信时, 地址指针寄存器就会指向该地址。命令寄存器是唯一的只写寄存器, 其余寄存器均为既可读又可写的寄存器。

### 地址指针寄存器

地址指针寄存器是一个8位寄存器, 其中6个LSB用作指针位, 用来存储指向AD7294的一个数据寄存器的地址, 如表9所示。

表9. AD7294寄存器地址

地址(16进制)	寄存器(R为读/W为写)
00	命令寄存器(W)
01	结果寄存器(R)/DAC <sub>A</sub> 值(W)
02	T <sub>SENSE1</sub> 结果(R)/DAC <sub>B</sub> 值(W)
03	T <sub>SENSE2</sub> 结果(R)/DAC <sub>C</sub> 值(W)
04	T <sub>SENSE</sub> INT结果(R)/DAC <sub>D</sub> 值(W)
05	报警寄存器A (R/W)
06	报警寄存器B (R/W)
07	报警寄存器C (R/W)
08	通道序列寄存器(R/W)
09	配置寄存器(R/W)
0A	断电寄存器(R/W)
0B	DATA <sub>LOW</sub> 寄存器V <sub>IN0</sub> (R/W)
0C	DATA <sub>HIGH</sub> 寄存器V <sub>IN0</sub> (R/W)
0D	迟滞寄存器V <sub>IN0</sub> (R/W)
0E	DATA <sub>LOW</sub> 寄存器V <sub>IN1</sub> (R/W)
0F	DATA <sub>HIGH</sub> 寄存器V <sub>IN1</sub> (R/W)
10	迟滞寄存器V <sub>IN1</sub> (R/W)
11	DATA <sub>LOW</sub> 寄存器V <sub>IN2</sub> (R/W)
12	DATA <sub>HIGH</sub> 寄存器V <sub>IN2</sub> (R/W)
13	迟滞寄存器V <sub>IN2</sub> (R/W)
14	DATA <sub>LOW</sub> 寄存器V <sub>IN3</sub> (R/W)
15	DATA <sub>HIGH</sub> 寄存器V <sub>IN3</sub> (R/W)
16	迟滞寄存器V <sub>IN3</sub> (R/W)
17	DATA <sub>LOW</sub> 寄存器I <sub>SENSE1</sub> (R/W)
18	DATA <sub>HIGH</sub> 寄存器I <sub>SENSE1</sub> (R/W)
19	迟滞寄存器I <sub>SENSE1</sub> (R/W)
1A	DATA <sub>LOW</sub> 寄存器I <sub>SENSE2</sub> (R/W)
1B	DATA <sub>HIGH</sub> 寄存器I <sub>SENSE2</sub> (R/W)
1C	迟滞寄存器I <sub>SENSE2</sub> (R/W)
1D	DATA <sub>LOW</sub> 寄存器T <sub>SENSE1</sub> (R/W)
1E	DATA <sub>HIGH</sub> 寄存器T <sub>SENSE1</sub> (R/W)
1F	迟滞寄存器T <sub>SENSE1</sub> (R/W)
20	DATA <sub>LOW</sub> 寄存器T <sub>SENSE2</sub> (R/W)
21	DATA <sub>HIGH</sub> 寄存器T <sub>SENSE2</sub> (R/W)
22	迟滞寄存器T <sub>SENSE2</sub> (R/W)
23	DATA <sub>LOW</sub> 寄存器T <sub>SENSE</sub> INT (R/W)
24	DATA <sub>HIGH</sub> 寄存器T <sub>SENSE</sub> INT (R/W)
25	迟滞寄存器T <sub>SENSE</sub> INT (R/W)
26	T <sub>SENSE1</sub> 失调寄存器(R/W)
27	T <sub>SENSE2</sub> 失调寄存器(R/W)
40	工厂测试模式
41	工厂测试模式

# AD7294

## 命令寄存器(0x00)

写入命令寄存器将使器件进入命令模式。在命令模式下，器件按照LSB (D0)至MSB (D7)的顺序循环读取选中的通道(参见表10)。如果将1写入命令寄存器中的某一位，就会选择对应的通道执行转换。上电时，命令寄存器中的所有位均置0。如果在命令寄存器字节中选中外部 $T_{SENSE}$ 通道，则器件不会真正请求进行转换。最后一次自动转换的结果将作为序列的一部分输出(参见“工作模式”部分)。

使能自动循环模式时，可以使用命令模式(详情请“自动循环模式”)。这种情况下，当命令模式激活时，自动转换序列暂停；退出命令模式时(通过停止位或空闲5 ms后)，自动转换序列恢复执行。

表10. 命令寄存器<sup>1</sup>

	MSB							LSB
位	D7	D6	D5	D4	D3	D2	D1	D0
通道	从 $T_{SENSE2}$ 读出最近一个结果	从 $T_{SENSE1}$ 读出最近一个结果	$I_{SENSE2}$	$I_{SENSE1}$	$V_{IN3}$ (S.E.) 或 $V_{IN3} - V_{IN2}$ (DIFF)	$V_{IN2}$ (S.E.) 或 $V_{IN2} - V_{IN3}$ (DIFF)	$V_{IN1}$ (S.E.) 或 $V_{IN1} - V_{IN0}$ (DIFF)	$V_{IN0}$ (S.E.) 或 $V_{IN0} - V_{IN1}$ (DIFF)

<sup>1</sup> S.E.表示单端，DIFF表示差分。

表11. 结果寄存器(第一次读取)

	MSB							LSB
D15	D14	D13	D12	D11	D10	D9	D8	
Alert_Flag	$CH_{ID2}$	$CH_{ID1}$	$CH_{ID0}$	B11	B10	B9	B8	

表12. 结果寄存器(第二次读取)

	MSB							LSB
D7	D6	D5	D4	D3	D2	D1	D0	
B7	B6	B5	B4	B3	B2	B1	B0	

## 结果寄存器(0x01)

结果寄存器是一个16位只读寄存器。四个非专用ADC输入和两个 $I_{SENSE}$ 通道的转换结果存储在结果寄存器中以供读取。位D14至位D12是通道分配位，确定与随后的结果对应的ADC通道(详情见“ADC通道分配”部分)。位D11至位D0存储最新的ADC结果。D15是alert\_flag保留位。表11列出了从AD7294结果寄存器读取的第一个字节的内容，表12列出了所读取的第二个字节的内容。

**ADC通道分配**

三个通道地址位用来表示结果寄存器中的结果所代表的通道。表13详细列出了通道标识位的具体情况(S.E.表示单端, DIFF表示差分)。

**表13. ADC通道分配**

功能	通道ID		
	CH <sub>ID2</sub>	CH <sub>ID1</sub>	CH <sub>ID0</sub>
V <sub>IN0</sub> (S.E.)或 V <sub>IN0</sub> - V <sub>IN1</sub> (DIFF)	0	0	0
V <sub>IN1</sub> (S.E.)或 V <sub>IN1</sub> - V <sub>IN0</sub> (DIFF)	0	0	1
V <sub>IN2</sub> (S.E.)或 V <sub>IN2</sub> - V <sub>IN3</sub> (DIFF)	0	1	0
V <sub>IN3</sub> (S.E.)或 V <sub>IN3</sub> - V <sub>IN2</sub> (DIFF)	0	1	1
I <sub>SENSE1</sub>	1	0	0
I <sub>SENSE2</sub>	1	0	1
T <sub>SENSE1</sub>	1	1	0
T <sub>SENSE2</sub>	1	1	1

**T<sub>SENSE1</sub>、T<sub>SENSE2</sub>结果寄存器(0x02和0x03)**

寄存器T<sub>SENSE1</sub>和寄存器T<sub>SENSE2</sub>均为16位只读寄存器。MSB D15是alert\_flag位, 位D14至位D12则是三个ADC通道分配位。D11是二极管开路标志保留位。ADC产生的温度读数以11位二进制补码形式存储在D10至D0中(参见表14和表15)。转换大约每隔5 ms发生一次。

**表16. T<sub>SENSE</sub>数据格式**

输入	D10 (MSB)	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0 (LSB)
值(°C)	-256	+128	+64	+32	+16	+8	+4	+2	+1	+0.5	+0.25

**表14. T<sub>SENSE</sub>寄存器(第一次读取)**

MSB							LSB
D15	D14	D13	D12	D11	D10	D9	D8
Alert_Flag	CH <sub>ID2</sub>	CH <sub>ID1</sub>	CH <sub>ID0</sub>	B11	B10	B9	B8

**表15. 寄存器(第二次读取)**

MSB							LSB
D7	D6	D5	D4	D3	D2	D1	D0
B7	B6	B5	B4	B3	B2	B1	B0

**T<sub>SENSE</sub>INT结果寄存器(0x04)**

T<sub>SENSE</sub>INT寄存器是一个16位只读寄存器, 用来存储内部温度传感器所产生的ADC数据。与T<sub>SENSE1</sub>和T<sub>SENSE2</sub>结果寄存器相似, 此寄存器将ADC产生的温度读数以11位二进制补码形式存储在D10至D0中, 并将MSB用作通用提醒标志。位[D14:D11]不用, 设置为0。转换大约每隔5 ms发生一次。表16中的温度数据格式也适用于内部温度传感器数据。

**温度值格式**

ADC产生的温度读数以11位二进制补码形式存储在D10至D0中, 正负温度测量结果均适用。温度数据格式如表16所示。

# AD7294

## DACA、DACB、DACC、DACD寄存器(0x01至0x04)

写入这些寄存器地址可分别设置DAC<sub>A</sub>、DAC<sub>B</sub>、DAC<sub>C</sub>和DAC<sub>D</sub>输出电压码值。写入结果寄存器中的位[D11:D0]是送往DAC<sub>A</sub>的数据位。位D15至位D12忽略。

表17. DAC寄存器(第一次写入)<sup>1</sup>

MSB							LSB
D15	D14	D13	D12	D11	D10	D9	D8
X	X	X	X	B11	B10	B9	B8

<sup>1</sup>X表示无关

表18. DAC寄存器(第二次写入)

MSB							LSB
D7	D6	D5	D4	D3	D2	D1	D0
B7	B6	B5	B4	B3	B2	B1	B0

表19. 报警状态寄存器A

提醒位	D7	D6	D5	D4	D3	D2	D1	D0
功能	V <sub>IN3</sub> 高提醒	V <sub>IN3</sub> 低提醒	V <sub>IN2</sub> 高提醒	V <sub>IN2</sub> 低提醒	V <sub>IN1</sub> 高提醒	V <sub>IN1</sub> 低提醒	V <sub>IN0</sub> 高提醒	V <sub>IN0</sub> 低提醒

表20. 报警状态寄存器B

提醒位	D7	D6	D5	D4	D3	D2	D1	D0
功能	保留	保留	I <sub>SENSE2</sub> 超量程	I <sub>SENSE1</sub> 超量程	I <sub>SENSE2</sub> 高提醒	I <sub>SENSE2</sub> 低提醒	I <sub>SENSE1</sub> 高提醒	I <sub>SENSE1</sub> 低提醒

表21. 报警状态寄存器C

提醒位	D7	D6	D5	D4	D3	D2	D1	D0
功能	二极管开路标志	过温提醒	T <sub>SENSE</sub> INT高提醒	T <sub>SENSE</sub> INT低提醒	T <sub>SENSE2</sub> 高提醒	T <sub>SENSE2</sub> 低提醒	T <sub>SENSE1</sub> 高提醒	T <sub>SENSE1</sub> 低提醒

表22. 通道序列寄存器

通道位	D7	D6	D5	D4	D3	D2	D1	D0
功能	保留	保留	I <sub>SENSE2</sub>	I <sub>SENSE1</sub>	V <sub>IN3</sub>	V <sub>IN2</sub>	V <sub>IN1</sub>	V <sub>IN0</sub>

## 报警状态寄存器A(0x05)、寄存器B(0x06)和寄存器C(0x07)

报警状态寄存器(A、B和C)是8位读写寄存器，用来提供关于报警事件的信息。如果一次转换导致ALERT/BUSY引脚或结果寄存器/T<sub>SENSE</sub>寄存器中的alert\_flag位激活，则可以读取报警状态寄存器以获得更多信息。若要清除任何一个报警寄存器的全部内容，请向该寄存器写入码FF(全1)。另一方面，用户也可以写入所选报警寄存器中的相应报警位，以清除与该位相关的提醒。向配置寄存器中的位D1和位D2写入1，可以清除所有报警状态寄存器的全部内容，如表24所示。但是，此操作随后会使能ALERT/BUSY引脚，以便继续执行转换。更多信息请参见“报警和限值原理”部分。

## 通道序列寄存器(0x08)

通道序列寄存器是一个8位读写寄存器，允许用户将ADC转换按顺序排列，以便在自动循环模式下执行。表22显示了通道序列寄存器的内容。更多信息请参见“工作模式”部分。

### 配置寄存器(0x09)

配置寄存器是一个16位读写寄存器，用来设置AD7294的工作模式。配置寄存器的位功能如表23和表24所示。上电时，配置寄存器复位至0x0000。

#### 采样延迟和位检验延迟

正在进行转换时，最好不要发生I<sup>2</sup>C总线活动，但在自动循环工作模式下，很难保证这一点。配置寄存器中的位D14和位D13用于在有I<sup>2</sup>C总线活动时，延迟关键采样间隔和位检验的发生。

上电时，位D14(噪声延迟采样)、位D13(噪声延迟位检验)和位D3(I<sup>2</sup>C滤波器)使能(置0)。这种配置适合低频应用，因为当有I<sup>2</sup>C总线活动时，位检验不会发生，从而确保良好

的直流线性。对于高频输入信号，可能需要一个已知采样点，此时可以向配置寄存器中的D14位写入1，以禁用噪声延迟采样。这样就能确保采样时间相对于SDA是固定的，从而改善信噪比(SNR)性能。如果噪声延迟采样时间延长超过1 μs，则当前转换终止。如果SDA上存在超出I<sup>2</sup>C特性的边沿，则可能会发生这种终止。当噪声延迟采样使能时，上升和下降时间必须符合I<sup>2</sup>C标准。当D13使能时，转换时间可能会发生变化。

正常工作时，建议使用位D3的默认配置(使能)，因为它能确保t<sub>ON</sub>(最小值)和t<sub>SP</sub>满足I<sup>2</sup>C要求。I<sup>2</sup>C滤波器会抑制短于50 ns的毛刺。如果禁用此功能，转换结果将更易受到I<sup>2</sup>C总线噪声的影响。

表23. 配置寄存器位功能描述：D15至D8

通道位	D15	D14	D13	D12	D11	D10	D9	D8
功能	保留	噪声延迟采样。用于在有I <sup>2</sup> C总线活动时，延迟关键采样间隔的发生。	噪声延迟位检验。用于在有I <sup>2</sup> C总线活动时，延迟位检验的发生。	自动循环模式	V <sub>IN3</sub> /V <sub>IN4</sub> 的伪差分模式	V <sub>IN1</sub> /V <sub>IN2</sub> 的伪差分模式	V <sub>IN3</sub> /V <sub>IN4</sub> 的差分模式	V <sub>IN1</sub> /V <sub>IN2</sub> 的差分模式
设置		使能 = 0 禁用 = 1	使能 = 0 禁用 = 1	使能 = 1 禁用 = 0	使能 = 1 禁用 = 0	使能 = 1 禁用 = 0	使能 = 1 禁用 = 0	使能 = 1 禁用 = 0

表24. 配置寄存器位功能描述：D7至D0

通道位	D7	D6	D5	D4	D3	D2	D1	D0
功能	V <sub>IN4</sub> 的2V <sub>REF</sub> 范围	V <sub>IN3</sub> 的2V <sub>REF</sub> 范围	V <sub>IN2</sub> 的2V <sub>REF</sub> 范围	V <sub>IN1</sub> 的2V <sub>REF</sub> 范围	I <sup>2</sup> C滤波器	ALERT引脚	BUSY引脚(D2 = 0), 清除提醒(D2 = 1)	选择ALERT引脚极性(高电平有效/低电平有效)
设置	使能 = 1 禁用 = 0	使能 = 1 禁用 = 0	使能 = 1 禁用 = 0	使能 = 1 禁用 = 0	使能 = 0 禁用 = 1	使能： D2 = 1 D1 = 0 禁用： D2 = 0	使能： D1 = 1 + D0 = 0 禁用：D1 = 0	高电平有效 = 1 低电平有效 = 0

表25. 报警/繁忙功能描述

D2	D1	ALERT/BUSY引脚功能
0	0	引脚不提供任何中断信号。
0	1	将引脚配置为繁忙输出。
1	0	将引脚配置为报警输出。
1	1	复位ALERT/BUSY输出引脚、转换结果寄存器中的alert_flag位以及整个报警状态寄存器(如有任何位活动)。将1、1写入配置寄存器中的位[D2:D1]可复位ALERT/BUSY引脚、alert_flag位和报警状态寄存器。写入之后，如果回读，配置寄存器中的位D2和位D1将分别为1、0。

表26. ADC输入模式示例

D11	D10	D9	D8	描述
0	0	0	0	所有通道均为单端
0	0	0	1	V <sub>IN1</sub> /V <sub>IN2</sub> 为差分模式
0	1	0	1	V <sub>IN1</sub> /V <sub>IN2</sub> 为伪差分模式

# AD7294

## 断电寄存器(0x0A)

断电寄存器是一个8位读/写寄存器，用来将AD7294器件的各个部分断电。上电时，断电寄存器的默认值为0x30。断电寄存器的内容如表27所示。

表27. 断电寄存器描述

位	功能
D7	关断整个芯片
D6	保留
D5	关断ADC基准电压源缓冲 (允许使用外部基准电压源，上电时置1)
D4	关断DAC基准电压源缓冲 (允许使用外部基准电压源，上电时置1)
D3	关断温度传感器
D2	关断 $I_{SENSE1}$
D1	关断 $I_{SENSE2}$
D0	DAC输出设置为高阻态 (芯片温度超过150°C时自动设置)

正常工作时，内部ROM将I<sup>2</sup>C从机地址的两个MSB设为11。然而，在完全关断模式下(D7 = 1)此ROM关闭，从机地址MSB变为00。因此，为了退出完全关断状态，需要使用修改后的从机地址来控制AD7294。

将0写入关断位D7后，从机地址MSB恢复原始值11。

**DATA<sub>HIGH</sub>/DATA<sub>LOW</sub>寄存器：0x0B、0x0C (V<sub>IN0</sub>)；0x0E、0x0F (V<sub>IN1</sub>)；0x11、0x12 (V<sub>IN2</sub>)；0x14、0x15 (V<sub>IN3</sub>)**

通道的DATA<sub>HIGH</sub>和DATA<sub>LOW</sub>寄存器是16位读写寄存器(见表29和表30)。通用报警标志位是MSB D15。寄存器中的位D14至D12不用，设置为0。其余的12位设置相关通道的上限和下限。单端模式时，V<sub>IN0</sub>至V<sub>IN3</sub>的默认值为000和FFF(二进制格式)。差分模式时，V<sub>IN0</sub>至V<sub>IN3</sub>的DATA<sub>HIGH</sub>和DATA<sub>LOW</sub>默认值分别为7FF和800(二进制补码格式)。请注意，如果器件配置为单端或差分模式，然后更改模式，则用户必须通过编程重新设置DATA<sub>HIGH</sub>和DATA<sub>LOW</sub>寄存器的限值。

通道7至通道9(T<sub>SENSE1</sub>、T<sub>SENSE2</sub>和T<sub>SENSEINT</sub>)的DATA<sub>HIGH</sub>和DATA<sub>LOW</sub>默认值分别为3FF和400，因为这些限值采用二进制补码11位格式。

表28. DATA<sub>HIGH</sub>和DATA<sub>LOW</sub>寄存器的默认值

ADC通道	单端		差分	
	DATA <sub>LOW</sub>	DATA <sub>HIGH</sub>	DATA <sub>LOW</sub>	DATA <sub>HIGH</sub>
V <sub>IN0</sub>	000	FFF	800	7FF
V <sub>IN1</sub>	000	FFF	800	7FF
V <sub>IN2</sub>	000	FFF	800	7FF
V <sub>IN3</sub>	000	FFF	800	7FF
I <sub>SENSE1</sub>	N/A	N/A	800	7FF
I <sub>SENSE2</sub>	N/A	N/A	800	7FF
T <sub>SENSE1</sub>	N/A	N/A	400	3FF
T <sub>SENSE2</sub>	N/A	N/A	400	3FF
T <sub>SENSEINT</sub>	N/A	N/A	400	3FF

表29. AD7294 DATA<sub>HIGH</sub>/LOW寄存器(第一次读/写)

MSB						LSB	
D15	D14	D13	D12	D11	D10	D9	D8
Alert_Flag	0	0	0	B11	B10	B9	B8

表30. AD7294 DATA<sub>HIGH</sub>/LOW寄存器(第二次读/写)

MSB						LSB	
D7	D6	D5	D4	D3	D2	D1	D0
B7	B6	B5	B4	B3	B2	B1	B0

**迟滞寄存器：0x0D (V<sub>IN0</sub>)、0x10 (V<sub>IN1</sub>)、0x13 (V<sub>IN2</sub>)、0x16 (V<sub>IN3</sub>)**

每个迟滞寄存器都是16位读写寄存器，但只使用其中的12个LSB，MSB表示报警事件。如果将FFF写入迟滞寄存器，迟滞寄存器将进入最小值/最大值模式，更多信息请参见“报警和限值原理”部分。

表31. 迟滞寄存器(第一次读取/写入)

MSB						LSB	
D15	D14	D13	D12	D11	D10	D9	D8
Alert_Flag	0	0	0	B11	B10	B9	B8

表32. 迟滞寄存器(第二次读取/写入)

MSB						LSB	
D7	D6	D5	D4	D3	D2	D1	D0
B7	B6	B5	B4	B3	B2	B1	B0

**T<sub>SENSE</sub>失调寄存器(0x26和0x27)**

AD7294具有温度失调、8位二进制补码寄存器，用于远程通道T<sub>SENSE1</sub>和远程通道T<sub>SENSE2</sub>。利用这些寄存器，用户可以加上或减去一定的温度失调量。

T<sub>SENSE1</sub>和T<sub>SENSE2</sub>的失调寄存器均为8位读/写寄存器，用于以二进制补码格式存储数据。T<sub>SENSE1</sub>和T<sub>SENSE2</sub>温度传感器所测得的温度读数中会减去该数据。存入T<sub>SENSE</sub>结果寄存器中的值已执行失调补偿处理。

T<sub>SENSE</sub>结果基于2N3906晶体管的理想因子，对于理想因子与之不同的晶体管，可以使用失调寄存器予以补偿。理想因子不同的晶体管导致目标区域内的失调不同，可以使用此寄存器予以补偿。

**表33. T<sub>SENSE</sub>失调数据格式**

	MSB							LSB
输入	D7	D6	D5	D4	D3	D2	D1	D0
值(°C)	-32	+16	+8	+4	+2	+1	+0.5	+0.25

## I<sup>2</sup>C接口

### 通用I<sup>2</sup>C时序

图50是使用I<sup>2</sup>C兼容接口的一般读写操作的时序图。

I<sup>2</sup>C总线使用开漏驱动器；因此，当没有器件驱动总线时，SCL和SDA均为高电平。这称为空闲状态。当总线空闲时，主机通过建立起始条件而启动数据传输；起始条件要求串行数据线(SDA)发生高到低转换，同时串行时钟线(SCL)保持高电平。这样，随后就会发生数据流。主机负责产生时钟。

数据以9位一组的形式通过串行总线发送：8位数据来自发射机，后面跟随一个来自接收机的应答位(ACK)。SDA线上的数据转换必须发生在时钟信号的低电平期间，并且在高电平期间保持稳定。接收机应在应答位期间将SDA线拉低，表示已正确接收之前的字节。如果并非如此，则会取消处理。

主机发送的第一个字节必须由7位从机地址和一个数据方向位组成。总线上的每台设备都具有一个唯一的从机地

址；因此，第一个字节用来建立处理期间与单一从机的通信。

处理可以是将数据写入从机(数据方向位 = 0)，也可以是从从机读取数据(数据方向位 = 1)。如果是读取处理，首先常常需要写入从机(在另外的写入处理中完成)，告诉它读取哪一个寄存器。读取和写入不能合并在一次处理中完成。

处理完成时，主机可以保持对总线的控制，通过产生另一个起始位(SDA高到低转换，而SCL为高电平)而启动新的处理。这称为重复起始(Sr)。或者，主机也可以通过先释放SCL线，再释放SDA线，而释放总线。SDA发生低到高转换，同时SCL为高电平，这称为停止位(P)，将使I<sup>2</sup>C总线进入空闲状态(总线不消耗电流)。

图50中的例子显示了一个简单的写入处理，其中AD7294用作从机。本例中，AD7294寄存器指针已准备好执行后续的读取处理。

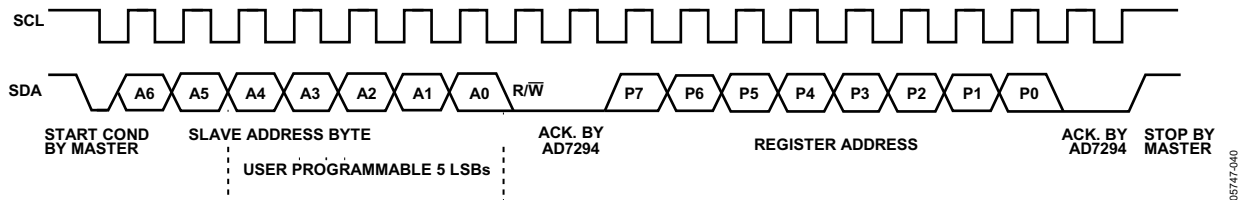


图50. 通用I<sup>2</sup>C时序

06747-340



## 串行总线地址字节

用户写入器件的第一个字节是从机地址字节。与其它I<sup>2</sup>C兼容器件一样，AD7294也具有7位串行地址。用户可通过3个三态输入引脚对5个LSB进行编程，如表34所示。

表34中，H表示引脚连到V<sub>DRIVE</sub>，L表示引脚连到DGND，NC表示引脚浮空。请注意，最后一种情况中，引脚上的杂散电容必须小于30 pF，才能正确检测浮空态。因此，PCB走线必须尽可能短。

**表34. 使用三态输入引脚控制从机地址**

AS2	AS1	AS0	从机地址 (A6至A0)
L	L	L	0x61
L	L	H	0x62
L	L	NC	0x63
L	H	L	0x64
L	H	H	0x65
L	H	NC	0x66
L	NC	L	0x67
L	NC	H	0x68
L	NC	NC	0x69
H	L	L	0x6A
H	L	H	0x6B
H	L	NC	0x6C
H	H	L	0x6D
H	H	H	0x6E
H	H	NC	0x6F
H	NC	L	0x70
H	NC	H	0x71
H	NC	NC	0x72
NC	L	L	0x73
NC	L	H	0x74
NC	L	NC	0x75
NC	H	L	0x76
NC	H	H	0x77
NC	H	NC	0x78
NC	NC	L	0x79
NC	NC	H	0x7A
NC	NC	NC	0x7B

## 接口协议

AD7294使用以下I<sup>2</sup>C协议。

### 将单字节数据写入8位寄存器

报警寄存器(0x05、0x06、0x07)、断电寄存器(0x0A)、通道序列寄存器(0x08)、温度失调寄存器(0x26、0x27)和命令寄存器(0x00)均为8位寄存器，因此只能向每个寄存器写入一个字节的数。此操作中，主机向从机发送一个字节的数，参见图51。将数据写入寄存器时，命令序列如下：

1. 主机置位起始条件。
2. 主机发送7位从机地址以及表示写操作的一个方向位0。
3. 具有相应地址的从机在SDA上置位应答。
4. 主机发送一个寄存器地址。
5. 从机在SDA上置位应答。
6. 主机发送一个数据字节。
7. 从机在SDA上置位应答。
8. 主机置位停止条件以结束处理。

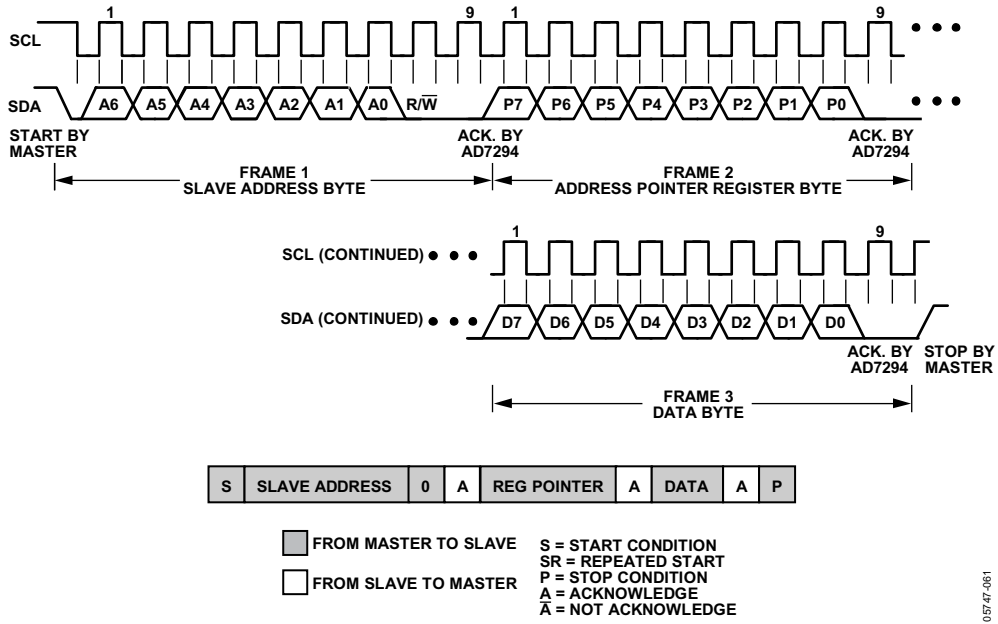


图51. 单字节写入序列

05F47-061



## 从8位寄存器读取数据

从任一8位寄存器读取内容的操作是单字节读操作，如图55所示。本协议中，处理的第一部分写入寄存器指针。设置好寄存器地址后，可以对该特定寄存器执行任意次数的读操作，而不必再次写入地址指针。完成所需次数的读操作后，主机不应应答最后一个字节。这相当于通知从机停止传输，以便主机能够置位停止条件。在后续的处理中可以再次读取该寄存器，而不必重新写入寄存器指针。

如果要从不同的地址读取数据，则必须将相关寄存器地址写入地址指针寄存器。同样，对该寄存器可以执行任意次数的读操作。在下面的例子中，主机从一个从机接收两个字节，命令序列如下：

1. 主机在SDA上置位起始条件。
2. 主机发送7位从机地址以及读取位(高)。
3. 具有相应地址的从机在SDA上置位应答。
4. 主机接收一个数据字节。
5. 主机在SDA上置位应答。
6. 主机接收另一个8位数据字节。
7. 主机在SDA上置位不应答(NACK)，通知从机数据传输已完成。
8. 主机在SDA上置位停止条件，处理结束。

## 从16位寄存器读取双字节数据

本例中，主机从一个从机读取三组双字节数据，但请注意，可以读取所需任意组数的双字节数据。本协议假设特定寄存器地址已由一个对地址指针寄存器的单字节写操作设置(参见上面的读取示例)。

1. 主机在SDA上置位起始条件。
2. 主机发送7位从机地址以及读取位(高)。
3. 具有相应地址的从机在SDA上置位应答。
4. 主机接收一个数据字节。
5. 主机在SDA上置位应答。
6. 主机接收第二个数据字节。
7. 主机在SDA上置位应答。
8. 主机接收一个数据字节。
9. 主机在SDA上置位应答。
10. 主机接收第二个数据字节。
11. 主机在SDA上置位应答。
12. 主机接收一个数据字节。
13. 主机在SDA上置位应答。
14. 主机接收第二个数据字节。
15. 主机在SDA上置位不应答，通知从机数据传输已完成。
16. 主机在SDA上置位停止条件以结束处理。

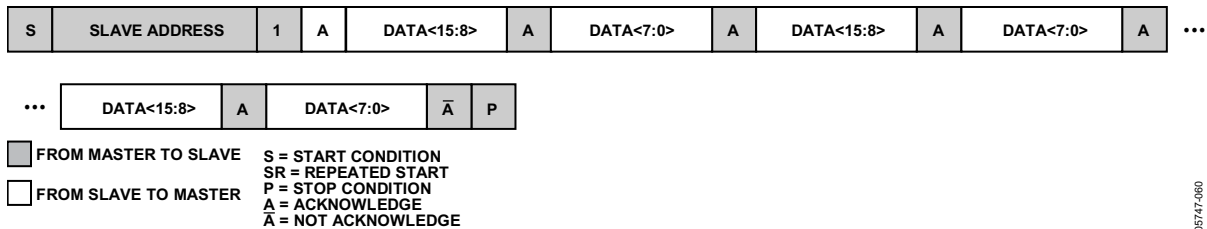


图54. 从转换结果寄存器读取三组双字节数据

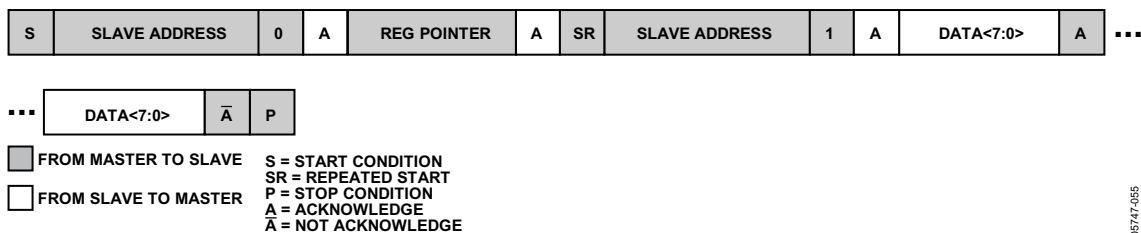


图55. 从选定寄存器读取两个单字节数据

## 工作模式

启动AD7294执行转换的方法有两种：命令模式和自动循环模式。

### 命令模式

在命令模式下，AD7294的ADC根据需要在—个通道或—系列通道上执行转换。若要进入此模式，请将所需的通道组合写入命令寄存器(0x00)。此写操作结束时发生第一个转换，以便下一个读操作能及时读取结果。读取此结果的同时发生第二个转换，依此类推。

要退出命令模式，主机不应应答最后一个数据字节。这将使AD7294停止传输，以便主机能够在总线上置位停止条件。因此，写入命令寄存器之后，必须使用重复起始(Sr)信号，而不是先使用停止(P)信号，然后在切换至读取模式时使用起始(S)信号。否则，命令模式将在第一个转换后退出。

写入命令寄存器后，寄存器指针恢复原先的值。如果需要新的指针值(通常是ADC结果寄存器0x01)，可以在命令字节之后立即写入。这一额外写操作不会影响转换序列，因为只有第一个读操作开始才会触发第二个转换。

命令模式下，采用400 kHz I<sup>2</sup>C时钟可实现的最大吞吐速率为(400 kHz/18) = 22.2 kSPS。

图56显示在V<sub>IN0</sub>、V<sub>IN1</sub>和I<sub>SENSE1</sub>组成的通道序列上执行转换的命令模式。

1. 主机在SDA上置位起始条件。
2. 主机发送7位从机地址以及写入位(低)。

3. 具有相应地址的从机(AD7294)在SDA上置位应答。
4. 主机发送命令寄存器地址0x00。从机在SDA上置位应答。
5. 主机发送数据字节0x13，以选择V<sub>IN0</sub>、V<sub>IN1</sub>和I<sub>SENSE1</sub>通道。
6. 从机在SDA上置位应答。
7. 主机发送结果寄存器地址0x01。从机在SDA上置位应答。
8. 主机发送7位从机地址以及读取位(高)。
9. 从机(AD7294)在SDA上置位应答。
10. 主机接收一个数据字节，它包含alert\_flag位、通道ID位以及通道V<sub>IN0</sub>转换结果的四个MSB。然后，主机在SDA上置位应答。
11. 主机接收第二个数据字节，它包含通道V<sub>IN0</sub>转换结果的八个LSB。然后，主机在SDA上置位应答。
12. 对通道V<sub>IN1</sub>和通道I<sub>SENSE1</sub>重复第10步和第11步。
13. 主机接收到所有选定通道的转换结果之后，从机再次转换，并输出所选序列中第一个通道的转换结果。重复第10步至第12步。
14. 主机在SDA上置位不应答，并在SDA上置位停止条件，以结束转换并退出命令模式。

如果在5 ms时间内没有发生读操作，AD7294将自动退出命令模式。若要更改转换序列，请再次向命令模式写入新的序列。

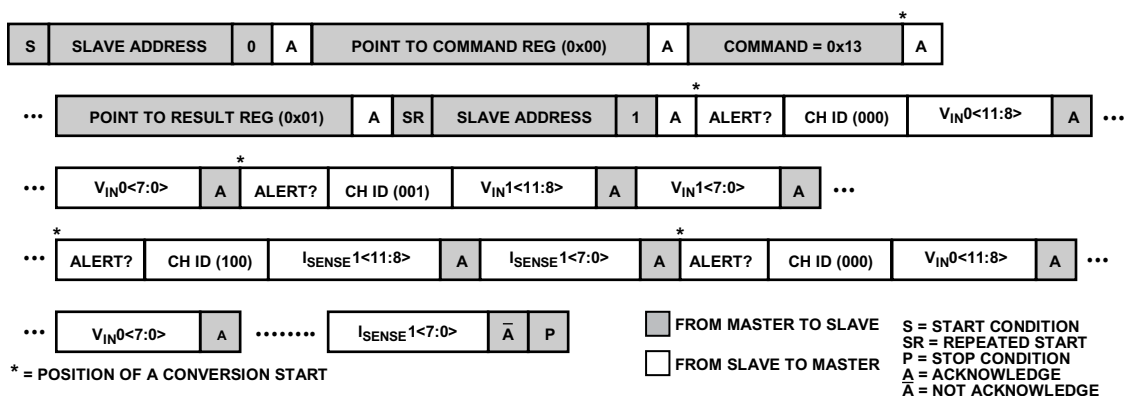


图56.命令模式操作

## 自动循环模式

AD7294可以配置成在可编程的通道序列上连续执行转换，这种工作模式特别适合系统监控。这些转换在后台发生，间隔时间约为50  $\mu$ s，对主机是透明的。通常使用这种模式来自动监控选定的通道，其中限值寄存器设置为通过报警功能提示超量程情况，或者最小值/最大值记录器跟踪特定通道随时间的变化。读操作和写操作可以随时执行(ADC结果寄存器0x01包含最新转换结果)。

上电时，此模式禁用。若要使能此模式，请写入配置寄存器(0x09)中的位D12，并在通道序列寄存器(0x08)中选择所需的转换通道。

自动循环模式活动期间，如果需要命令模式，则必须先禁用自动循环模式，然后才能进入命令模式。这可以通过配置寄存器的位D12清零，或者将0x00写入通道序列寄存器来实现。命令模式转换完成时，用户必须置位停止条件以退出命令模式，然后才能重新使能自动循环模式。

## 报警和限值原理

### ALERT\_FLAG位

alert\_flag位显示正在读取的转换结果或任何其它通道结果是否超过与之相关的限值寄存器设置。如果发生报警且alert\_flag位置1，则主机可以读取报警状态寄存器，以获得关于报警发生位置的更多信息。

### 报警状态寄存器

报警状态寄存器都是8位可读写寄存器，用来提供关于报警事件的信息。如果一次转换导致ALERT/BUSY引脚或结果寄存器或 $T_{SENSE}$ 寄存器中的alert\_flag位激活，则可以读取报警状态寄存器以获得更多信息(报警寄存器结构见图57)。

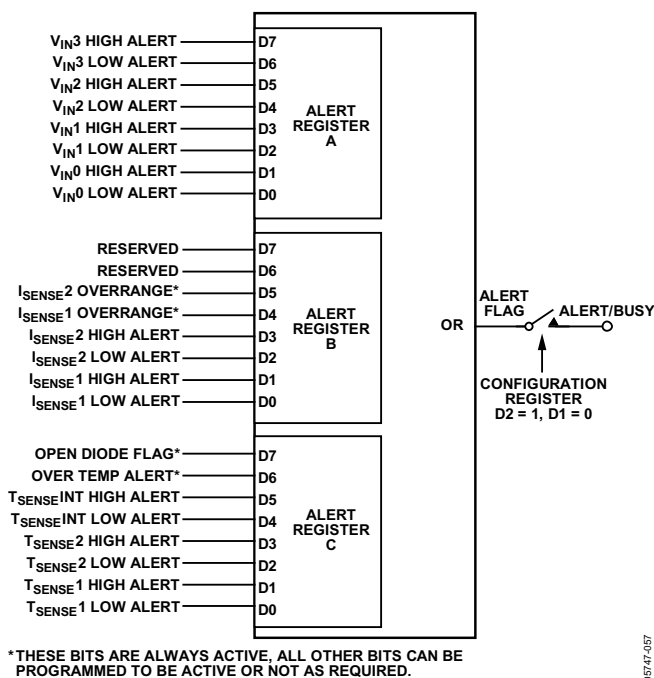


图57. 提醒寄存器结构

寄存器A(见表19)含有四个通道，每通道两个状态位，一个对应 $DATA_{HIGH}$ 限值，一个对应 $DATA_{LOW}$ 限值。它存储标准电压输入 $V_{IN3}$ 至 $V_{IN0}$ 的报警事件数据。当读取此寄存器的内容时，状态为1的位表示超过相关限值，即它确定超过门限的通道以及是超过上限还是下限。读取报警寄存器的内容之前，如果另一个通道上也发生报警事件，则对应第二个报警事件的位也会置1。

寄存器B(见表20)含有三个通道，每通道也是两个状态位，一个对应 $DATA_{HIGH}$ 限值，一个对应 $DATA_{LOW}$ 限值。位[D3:D0]对应电流检测输入的上限和下限报警。位D4和位D5

代表 $V_{REF}/10.41$ 的 $I_{SENSE1}$  OVERRANGE和 $I_{SENSE2}$  OVERRANGE。上电时，根据电源接通顺序的不同，可能会触发故障输出。建议将这些位清零作为上电时初始化例行程序的一部分，方法是将1写入D4和D5。

AD7294的内部电路可以提示外部温度传感器的D1±或D2±输入引脚是否开路。寄存器C(见表21)的最高有效位提醒用户外部温度传感器发生二极管开路事件。如果内部温度传感器检测到AD7294芯片温度超过 $150^{\circ}C$ ，寄存器C中的过温报警位D6就会置1，并且DAC输出设为高阻态。寄存器C的其余六位存储 $T_{SENSE1}$ 、 $T_{SENSE2}$ 和 $T_{SENSEINT}$ 的报警事件数据，每通道两个状态位，一个对应 $DATA_{HIGH}$ 限值，一个对应 $DATA_{LOW}$ 限值。

若要清除任何一个报警寄存器的全部内容，请向该寄存器写入码FF(全1)。另一方面，用户也可以写入所选报警寄存器中的相应报警位，以清除与该位相关的报警。向配置寄存器中的位D1和位D2写入1，可以清除所有报警状态寄存器的全部内容，如表24所示。但是，此操作随后会使能ALERT/BUSY引脚，以便继续执行转换。

### $DATA_{HIGH}$ 和 $DATA_{LOW}$ 监控特性

如果结果超出用户设置的上限或下限，AD7294将发出报警(硬件方式是通过ALERT/BUSY引脚，软件方式是通过alert\_flag位，具体方式取决于配置)。

$DATA_{HIGH}$ 寄存器存储ALERT/BUSY输出引脚和/或转换结果寄存器中的alert\_flag位的激活上限。如果转换结果大于 $DATA_{HIGH}$ 寄存器的值，就会发出报警。 $DATA_{LOW}$ 寄存器存储ALERT/BUSY输出引脚和/或转换结果寄存器中的alert\_flag位的激活下限。如果转换结果小于 $DATA_{LOW}$ 寄存器的值，就会发出报警。

一旦受监控信号回到设定范围以内，即转换结果位于上下限之间，与 $DATA_{HIGH}$ 或 $DATA_{LOW}$ 寄存器相关的报警就会自动清除。报警寄存器的内容在每次转换后更新。自动模式下，每隔 $50\mu s$ 执行一次转换，因此报警寄存器的内容可能会每隔 $50\mu s$ 改变一次。如果ALERT引脚提示发生报警事件，但在下一次转换完成之前，没有读取报警寄存器的内容，则如果受监控信号回到预定限值之间，寄存器的内容可能会改变。这种情况下，ALERT引脚不再提示发生报警事件。

可以使用迟滞寄存器来防止ALERT/BUSY引脚发生闪烁。如果使能迟滞功能，则为了复位ALERT/BUSY输出引脚和alert\_flag位，转换结果必须回到比DATA<sub>HIGH</sub>寄存器值至少低N LSB，或者比DATA<sub>LOW</sub>寄存器值至少高N LSB的值。N的值来自与该通道相关的12位迟滞寄存器。设置迟滞寄存器码，使之接近ADC的最大输出码(即0x77D)时，AD7294便不会自动清除DATA<sub>HIGH</sub>或DATA<sub>LOW</sub>报警。

T<sub>SENSE</sub> DATA<sub>HIGH</sub>或DATA<sub>LOW</sub>限值寄存器的位D11是二极管开路标志。此位设为0时，表示Dx+与Dx-引脚之间开路。任一I<sub>SENSE</sub> OVERRANGE引脚所触发的报警将一直存在，直到用户写入报警寄存器予以清除为止。上电时，DATA<sub>HIGH</sub>和DATA<sub>LOW</sub>寄存器复位至默认值(见表28)。

## 迟滞

如果发生超过限值事件，迟滞值将决定ALERT/BUSY引脚和/alert\_flag位的复位点。使用限值寄存器时，迟滞寄存器存储迟滞值N。每对限值寄存器都有一个专用迟滞寄存器。例如，如果V<sub>IN0</sub>的上下限要求8 LSB的迟滞值，则应将

16位字0000 0000 0000 1000写入V<sub>IN0</sub>的迟滞寄存器(见表9)。上电时，对于非温度结果寄存器，迟滞寄存器的值为8 LSB；对于T<sub>SENSE</sub>寄存器，迟滞寄存器的值为8°C或32 LSB。如果要求其它迟滞值，则必须将该值写入相关通道的迟滞寄存器。

迟滞寄存器与限值寄存器配合使用的优势是可以防止各ADC通道相关的报警位发生频跳。图58显示了限值校验操作。

### 使用限值寄存器存储最小/最大转换结果

如果将FFF写入特定通道的迟滞寄存器，则该通道的DATA<sub>HIGH</sub>和DATA<sub>LOW</sub>寄存器将不再用作如上所述的限值寄存器，而是用作最大和最小转换结果的存储寄存器。此功能适合不需要报警信号，但仍然需要监控随时间变化的最小和最大转换值的应用。请注意，上电时，各通道的DATA<sub>HIGH</sub>寄存器的内容默认设为最大码，DATA<sub>LOW</sub>寄存器的内容则默认设为最小码。

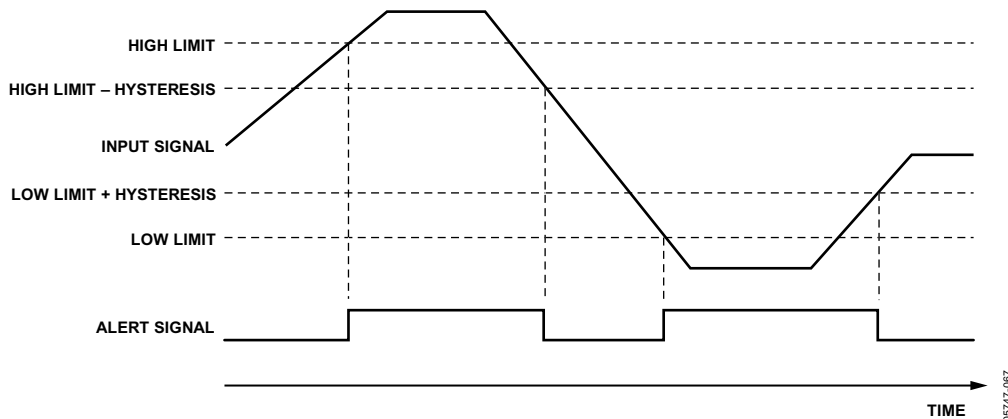


图58. 限值校验



## 应用信息

AD7294集电流、电压和温度监控和控制所需的全部通用功能于一体，其最大共模范围为59.4 V，适合要求在高共模电压下执行电流检测的工业和汽车应用。例如，该器件非常适合监控和控制蜂窝基站中的功率放大器。

### 基站功率放大器的监控和控制

在功率放大器信号链中，可以使用AD7294来实现LDMOS晶体管的最佳偏置条件。影响偏置条件的主要因素包括温度、电源电压、栅极电压漂移和一般处理参数。功率放大器配置的整体性能取决于功效比、增益和线性要求的内在折衷关系。AD7294具有高集成度，利用单芯片便可动态控制漏极电流，使该值不随温度和时间而变化，从而显著改善功率放大器的整体性能。AD7294集成了8种分立器件的功能，与其它解决方案相比，节省了大量电路板面积。

图59给出了AD7294的典型系统连接图。该器件监控和控制两个末级放大器的整体性能。应用中集成了对驱动器级的增益控制和相位调整功能，由AD7294的两个非专用输出执行。两个高端电流传感器测量相应末级放大器的电流。比较器输出引脚 $I_{SENSE1}$  OVERRANGE和 $I_{SENSE2}$  OVERRANGE是LDMOS功率FET的RF输入端开关的控制信号。如果高端电流传感器测得的值与设定点相比，高于指定的限值，比较器将切断RF IN信号。

通过测量发射功率(Tx)和接收功率(Rx)，该器件可以动态改变驱动器和功率放大器信号，以优化性能。此应用要求配合对数检波器/控制器使用，如ADI公司的AD8317或AD8362等。

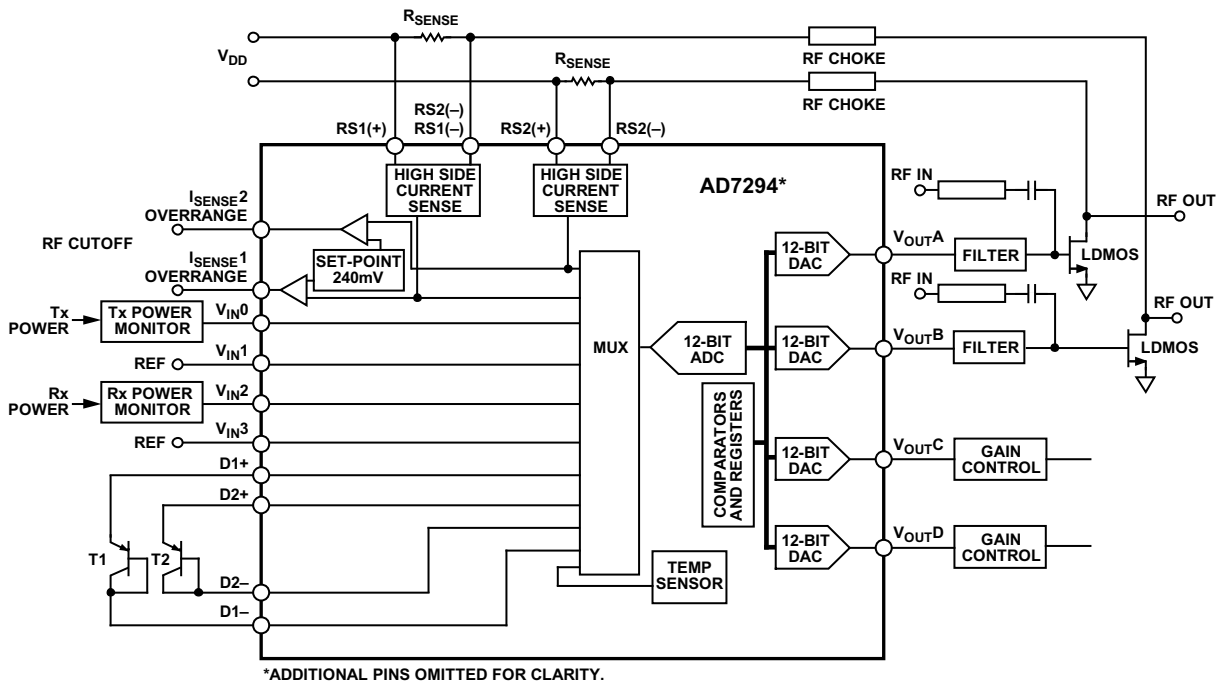


图59. 典型HPA监控和控制应用

05747-036

## 功率放大器的增益控制

在增益控制模式下，将与所需输出功率成比例(dB)的设定点电压，施加于AD8362等功率检波器。功率放大器(PA)的输出功率通过定向耦合器和衰减器(或其它途径)，馈入AD8362的输入端。VOUT连到PA的增益控制端，参见图60。根据VOUT与RF输入信号之间的明确关系，AD8362调节VOUT上的电压(VOUT现在是误差放大器输出)，直到RF输入端的电平与所施加的VSET相对应。AD7294构成完整的反馈环路，以跟踪AD8362的输出，并相应地调节

AD8362的VSET输入。

AD8362的VOUT施加于功率放大器的增益控制端。为使该输出功率控制环路保持稳定，必须将一个对地参考电容连到CLPF引脚。当环路不平衡时，此电容对所存在的误差信号(实际上是一个电流)积分。在由可变增益放大器(VGA)或可变电圧衰减器(VVA)为功率放大器提供输入的系统，只需要一个AD8362。此时，一个器件(VVA或PA)的增益是固定的， $V_{OUT}$ 为另一个器件提供控制输入。

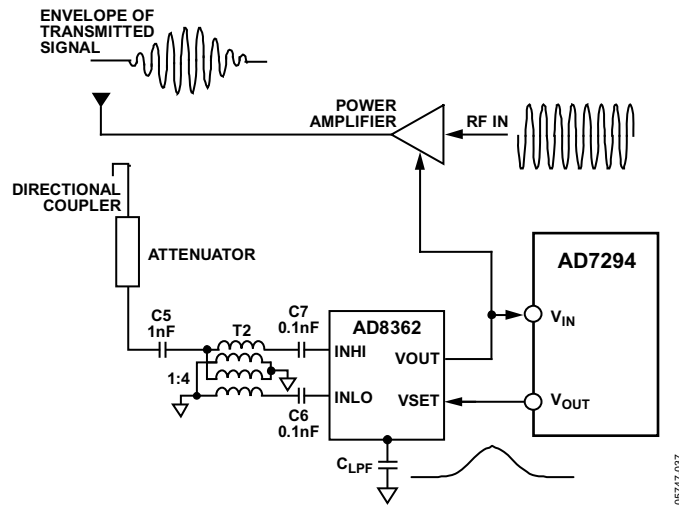


图60. 设定点控制器操作

057474037

## 布局 and 配置

### 电源旁路和接地

为实现最佳性能，必须精心考虑使用AD7294的PCB的电源和接地回路布局。含AD7294的PCB应具有单独的模拟部分和数字部分，各部分应有自己的板面积。AD7294应位于PCB的模拟部分中。

通过10  $\mu\text{F}$ 和0.1  $\mu\text{F}$ 电容对AD7294的电源去耦至地。这些电容应尽可能靠近该器件，0.1  $\mu\text{F}$ 电容最好正对着该器件。0.1  $\mu\text{F}$ 电容必须具有低有效串联电阻(ESR)和低有效串联电感(ESL)，普通陶瓷型电容是合适的。针对内部逻辑开关引起的瞬态电流所导致的高频，该0.1  $\mu\text{F}$ 电容可提供低阻抗接地路径。10  $\mu\text{F}$ 电容最好为钽电容。

电源走线应尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。通过数字地将时钟和其它具有快速开关数字信号的元件屏蔽起来，使之不影响电路板的其它器件。尽可能避免数字信号与模拟信号交叠。当走线跨过电路板相反两侧时，应确保这些走线彼此垂直，以减小电路板的馈通效应。最佳电路板布局技术是微带技术，其中电路板的元件侧专用于接地层，信号走线则布设在焊接侧。但是，这种技术对于双层电路板未必始终可行。

### 外部温度传感器的布局考虑

功率放大器板可能是高噪声环境，必须采取措施保护模拟输入，使之不受噪声影响，特别是当测量远程二极管传感器中的极小电压时。应采取下列防范措施：

- 远程检测二极管应尽可能靠近AD7294放置。如果消除了最差噪声源的影响，则此距离可以是4英寸到8英寸。
- D+和D-走线应紧靠在一起平行布设，接地保护走线位于两侧。如有可能，要在走线下方提供一个地平面。
- 使用宽走线，以使电感最小并降低噪声影响。建议走线宽度和间距至少为10 mil，如图61所示。

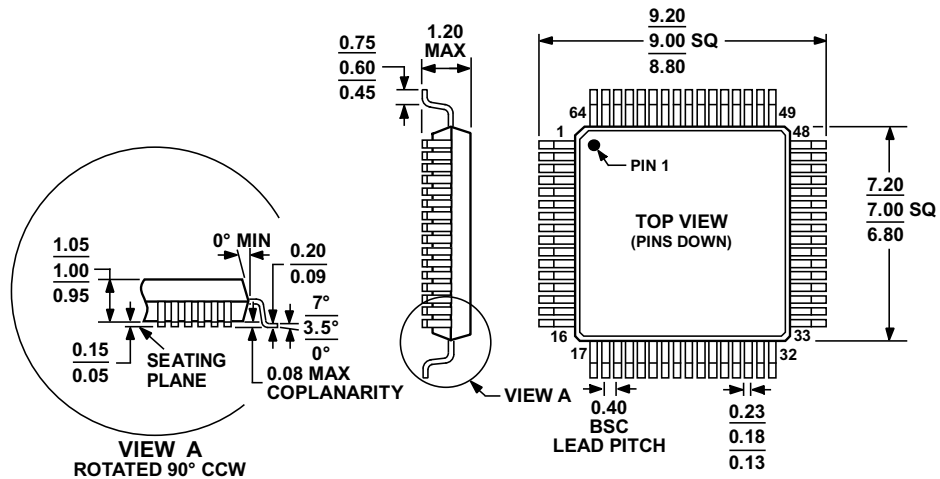


图61. 信号走线安排

- 应尽可能减少铜/焊接接头的数量，因为这些接头会引起热电偶效应。使用铜/焊接接头时，应确保接头同时存在于Dx+和Dx-路径中，并且温度相同。
- 在分立二极管的基极与发射极之间放置一个10 pF电容，并使之尽可能靠近二极管。
- 如果到远程传感器的距离超过20 cm，建议使用双绞线电缆。

测量技术使用开关电流源，过长的电缆和/或过大的滤波电容可能会影响测量。使用长电缆时，可以减小或不用滤波电容。

## 外形尺寸



COMPLIANT TO JEDEC STANDARDS MS-026-ABD

图62. 64引脚TQFP封装(SU-64-1)  
尺寸单位: mm

### 订购指南

型号	温度范围	封装描述	封装选项
AD7294BSUZ <sup>1</sup>	-40°C 至 +105°C	64引脚薄型塑封四方扁平封装[TQFP]	SU-64-1
AD7294BSUZRL <sup>1</sup>	-40°C 至 +105°C	64引脚薄型塑封四方扁平封装[TQFP]	SU-64-1
EVAL-AD7294EBZ <sup>1</sup>		评估板	

<sup>1</sup> Z = 符合RoHS标准的器件。