

### 特性

电流输出：4 mA至20 mA

HART®兼容型

16位分辨率和单调性

±0.01%积分非线性

稳压器输出：5 V或3 V

2.5 V和1.25 V精密基准电压源

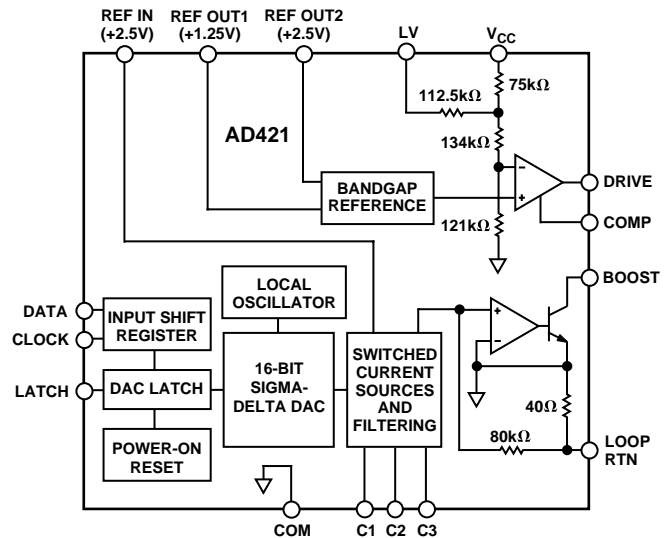
静态电流：750 μA(最大值)

可编程报警电流能力

灵活的高速串行接口

16引脚SOIC和PDIP封装

### 功能框图



### 概述

AD421是一款完整的环路供电型4 mA-20 mA数字转换器，专为满足工业控制领域智能发射器制造商的需求而设计。作为一种完全集成的高精度、低成本解决方案，该器件采用紧凑型16引脚封装，是以极低成本提高4 mA-20 mA智能发射器分辨率的理想之选。

AD421内置一个可选稳压器，用于为自身及发射器中的其它器件供电。此稳压器可提供+5 V、+3.3 V或+3 V调节输出电压。该器件还内置有+1.25 V和+2.5 V精密基准电压源。因此，AD421不需要外接独立的稳压器和基准电压源。外部元件只需若干无源元件和一个调整管，用于扩充大环路电压范围。

AD421可以结合标准HART FSK协议通信电路使用，而且额定性能不会受到影响。高速串行接口能够以10 Mbps速率工作，并允许通过一个标准三线式串行接口与常用的微处理器和微控制器简单相连。

这款DAC采用Σ-Δ架构，可保证16位单调性，且积分非线性为±0.01%。该器件提供4 mA零电平输出电流(失调误差为±0.1%)，以及20 mA满量程输出电流(增益误差为±0.2%)。

AD421提供以下两种封装：16引脚、0.3英寸宽、塑料DIP封装和16引脚、0.3英寸宽、SOIC封装。该器件的额定温度范围为-40°C至+85°C工业温度范围。

HART是HART通信基金会的注册商标。

### Rev. C

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

ADI中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

### 产品聚焦

1. AD421是一种高性能、低成本的单芯片解决方案，可产生4 mA至20 mA信号，非常适合工业控制领域智能发射器应用。
2. AD421的稳压电源可用于给发射器中的任何其它电路供电。调节输出值能够通过引脚进行选择，可以为+3 V、+3.3 V或+5 V。
3. AD421的片内基准电压源可以给系统中的其它器件提供精密基准电压。基准电压大小可为+1.25 V或+2.5 V。
4. AD421完全兼容标准HART电路或其它类似的FSK协议。
5. 通过添加单个分立晶体管，AD421可以在最低 $V_{CC} + 2 V$ 至该调整管的击穿电压范围内工作。
6. AD421可将数字数据转换为电流，并可保证16位分辨率和单调性。满量程±0.1%建立时间通常不超过8 ms。
7. AD421具有可编程报警电流功能，允许发射器通过发送超量程电流来指示传感器故障。

# AD421

## AD421-环路供电技术规格

(使用DN25D<sup>1</sup>作为调整管, 如图3所示;  
除非另有说明, REF IN = REF OUT2;  $T_A = T_{MIN}$ 至 $T_{MAX}$ )

参数	B级 <sup>2</sup>	单位	条件/注释
输出特性			
电流环路顺从电压 <sup>3</sup>	$V_{CC} + 2$	V(最小值)	DN25D击穿电压 0.1%建立时间, $C1 = C2 = 10$ nF且 $C3 = 3.3$ nF
满量程建立时间	350	V(最大值)	
输出阻抗	8	ms(典型值)	
交流环路电压灵敏度	25	MΩ(典型值)	
交流环路电压灵敏度	2	μA/V(典型值)	1200 Hz至2200 Hz
稳压器			
输出电压( $V_{CC}$ )			
3 V模式	2.95/3.05	V(最小值/最大值)	3 V标称值。LV引脚连接到 $V_{CC}$ 3.3 V标称值。LV引脚通过0.01 μF电容连接到 $V_{CC}$ 5 V标称值。LV引脚连接到COM 假定环路中的电流为4 mA
3.3 V模式	3.25/3.35	V(最小值/最大值)	
5 V模式	4.95/5.05	V(最小值/最大值)	
外部电流	3.25	mA(最小值)	
电压调整率	1	μV/V(典型值)	
负载调整率	15	μV/mA(典型值)	

## DAC技术规格

(除非另有说明,  $V_{CC} = +3$  V至+5 V; REF IN = REF OUT2;  $T_A = T_{MIN}$ 至 $T_{MAX}$ )

参数	B级 <sup>2</sup>	单位	条件/注释
精度			
分辨率	16	位	FS = 满量程输出电流 $V_{CC} = 5$ V 包括片内基准电压漂移 $V_{CC} = 5$ V 包括片内基准电压漂移 25 nA/mV(典型值)
单调性	16	位(最小值)	
积分非线性	± 0.01	% FS(最大值)	
失调(4 mA)(+25°C时) <sup>4</sup>	± 0.1	% FS(最大值)	
失调漂移	± 25	ppm FS/°C(最大值)	
典型输出误差(20 mA)(+25°C时) <sup>4</sup>	± 0.2	% FS(最大值)	
总输出漂移	± 50	ppm FS/°C(最大值)	
$V_{CC}$ 电源灵敏度	50	nA/mV(最大值)	
$V_{CC}$ 电源灵敏度	50	nA/mV(典型值)	
基准电压源			
REF OUT2			
输出电压	2.49/2.51	V(最小值/最大值)	2.5 V标称值 从-40°C到+25°C时, 典型值为20 ppm/°C 从+25°C到+85°C时, 典型值为-2.5 ppm/°C
温漂	± 40	ppm/°C(最大值)	
外部电流	0.5	mA(最小值)	15 μV/V(典型值)
$V_{CC}$ 电源灵敏度	150	μV/V(最大值)	
输出阻抗	3	Ω(典型值)	
噪声(0.1 Hz-10 Hz)	6	μV峰峰值(典型值)	
REF OUT1			
输出电压	1.24/1.26	V(最小值/最大值)	1.25 V标称值, 且COM连接100 kΩ负载5 从-40°C到+25°C时, 典型值为20 ppm/°C 从+25°C到+85°C时, 典型值为2 ppm/°C
温漂	± 50	ppm/°C(最大值)	
外部电流	0.5	mA(最小值)	15 μV/V(典型值)
$V_{CC}$ 电源灵敏度	150	μV/V(最大值)	
输出阻抗	3	Ω(典型值)	
噪声(0.1 Hz-10 Hz)	4	μV峰峰值(典型值)	
REF IN			
输入电阻	40	kΩ(典型值)	
数字输入			
VIH(逻辑1)	$0.75 \times V_{CC}$	V(最小值)	$V_{IN} = V_{CC}$ $V_{IN} = 0$ V
VIL(逻辑0)	$0.25 \times V_{CC}$	V(最大值)	
IIH	± 10	μA(最大值)	
IIL	± 10	μA(最大值)	
数据编码	二进制		
数据速率	10	Mbps(最大值)	
电源			
工作范围	+2.95至+5.05	V(最小值)至V(最大值)	最高可在7 V下工作
静态电流			
$V_{CC} = 3$ V时	650	μA(最大值)	475 μA(典型值)
$V_{CC} = 5$ V时	750	μA(最大值)	575 μA(典型值)

### 注释

<sup>1</sup>DN25D由Supertex, Inc.公司提供, 该公司地址为1350 Bordeaux Drive, Sunnyvale, CA 94089。

<sup>2</sup>温度范围为-40°C至+85°C。

<sup>3</sup>最大电流环路顺从电压取决于调整管的击穿电压; 对于DN25D, 电压最大值为350 V。

<sup>4</sup> $V_{CC} = 3$  V时, 传递函数通常会出现0.25%的负偏移; 此时在COM和LOOPRTN引脚之间连接一个16 kΩ的电阻, 将可大致补偿通过偏斜AD421的增益而从5 V移至3 V时的 $V_{CC}$ 电源灵敏度。

<sup>5</sup>如果在应用电路中使用了此基准电压源, 则只需100 kΩ电阻。  
规格如有变更恕不另行通知。

## 时序特性<sup>1,2,3</sup> (除非另有说明, $V_{CC} = +3V$ 至 $+5V$ , $T_A = T_{MIN}$ 至 $T_{MAX}$ )

参数	(B级)	单位	条件/注释
$t_{CK}$	100	ns(最小值)	数据时钟周期
$t_{CL}$	50	ns(最小值)	数据时钟低电平时间
$t_{CH}$	50	ns(最小值)	数据时钟高电平时间
$t_{DW}$	30	ns(最小值)	数据稳定宽度
$t_{DS}$	30	ns(最小值)	数据建立时间
$t_{DH}$	0	ns(最小值)	数据保持时间
$t_{LD}$	50	ns(最小值)	锁存延迟时间
$t_{LL}$	50	ns(最小值)	锁存低电平时间
$t_{LH}$	50	ns(最小值)	锁存高电平时间

### 注释

<sup>1</sup>通过产品初始发布时的特性保证, 但未经过生产测试。

<sup>2</sup>参见图1和2。

<sup>3</sup>所有输入信号均指定 $t_r = t_f = 5\text{ ns}$ (10%至90%的 $V_{CC}$ )并从 $(V_{IN} + V_{IL})/2$ 电平起开始计时; 任何数字输入端的 $t_r$ 和 $t_f$ 均不应超过 $1\text{ }\mu\text{s}$ 。

规格如有变更恕不另行通知。

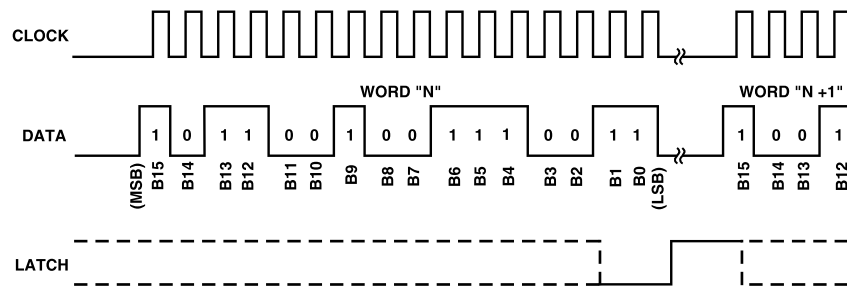


图1. 串行接口波形(正常数据加载)

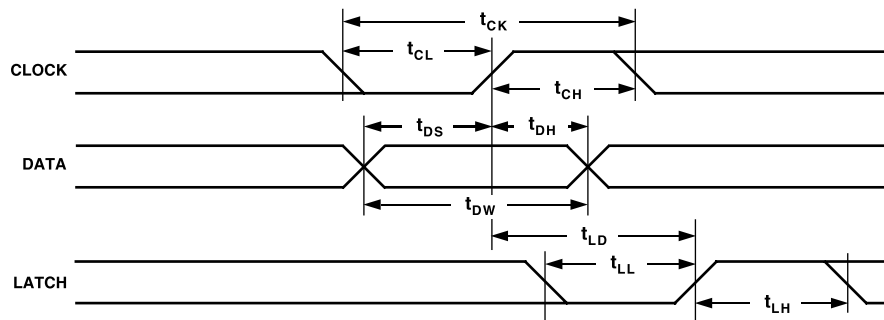


图2. 串行接口时序图

# AD421

## 绝对最大额定值\*

(除非另有说明,  $T_A = +25^\circ\text{C}$ )

DRIVE、BOOST、COMP至COM.....-0.5 V至 $V_{CC} + 0.5\text{ V}$

LOOP RTN至COM.....-2 V至 $+0.5\text{ V}$

数字输入电压至COM.....-0.5 V至 $V_{CC} + 0.5\text{ V}$

工作温度范围

商用(B级).....-40°C至+85°C

存储温度范围.....-65°C至+150°C

结温.....+150°C

塑料DIP封装功耗.....670 mW

$\theta_{JA}$ 热阻.....116°C/W

引脚温度(焊接, 10秒).....260°C

SOIC封装功耗.....450 mW

$\theta_{JA}$ 热阻.....110°C/W

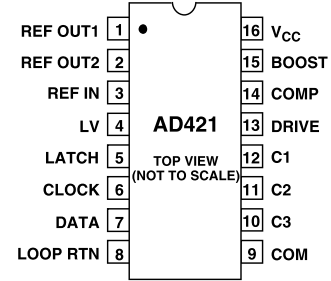
引脚温度, 焊接

气相(60秒).....+215°C

红外(15秒).....+220°C

\*注意, 超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值, 不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下, 器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

## 引脚配置 DIP和SOIC



## 订购指南

型号	温度范围	封装选项*
AD421BN	-40°C至+85°C	N-16
AD421BR	-40°C至+85°C	R-16
AD421BRRL	-40°C至+85°C	R-16; 卷盘式SOIC
EVAL-AD421EB	评估板	

\*N = 塑料DIP, R = SOIC。

## 警告

ESD(静电放电)敏感器件。静电电荷很容易在人体和测试设备上累积, 可高达4000V, 并可能在没有察觉的情况下放电。尽管这些器件具有专有ESD保护电路, 但在遇到高能量静电放电时, 可能会发生永久性器件损坏。因此, 建议采取适当的ESD防范措施, 以避免器件性能下降或功能丧失。



## 引脚功能描述

引脚编号	引脚名称	功能
1	REF OUT1	基准电压输出1。此引脚提供+1.25 V精密基准电压。其旨在用作发射器中其它器件的精密基准电压源。REF OUT1是可向外部电路提供高达0.5 mA电流的缓冲输出端。如果要求REF OUT 1提供灌电流，则应在COM上添加100 kΩ阻性负载。（请参见“基准电压源”部分。）
2	REF OUT2	基准电压输出2。此引脚提供+2.5 V精密基准电压。AD421采用自身基准电压源工作时，REF OUT2应连接到REF IN。该引脚还可以用作发射器中其它器件的精密基准电压源。REF OUT2是可向外部电路提供高达0.5 mA电流的缓冲输出端。
3	REF IN	基准电压输入。AD421的基准电压施加于此引脚，用于设置AD421的量程。为了保证能够正常工作，AD421的标称基准电压为+2.5 V。此电压输入可以采用外部基准电压源或通过器件自身的REF OUT2电压来施加。
4	LV	调节电压控制输入。LV输入控制伺服放大器的环路增益，来设置 $V_{CC}$ 。通过将LV连接到COM，稳压器电压可设置为5 V(标称值)。如果LV输入通过0.01 $\mu$ F电容连接到 $V_{CC}$ ，则调节电压标称值为3.3 V。而在LV连接到 $V_{CC}$ 时， $V_{CC}$ 调节电压的标称值为3 V。
5	LATCH	DAC锁存输入。逻辑输入。LATCH信号上升沿将串行输入移位寄存器中的数据载入到DAC锁存器，从而更新DAC输出。锁存脉冲之间的时钟周期数决定DAC是处于报警电流模式，还是处于正常电流模式。（请参见“数字接口”部分。）
6	CLOCK	数据时钟输入。DATA输入端上的数据在此CLOCK输入的上升沿逐个输入移位寄存器。此时钟的周期等于输入串行数据比特率。此串行时钟速率最高可达10 MHz。如果LATCH脉冲之间存在16个时钟周期，那么DATA输入端上的数据视为正常的4–20 mA数据输入。如果LATCH脉冲之间的时钟周期超过16个，则该数据假定为报警电流数据(请参见“数字接口”部分)。
7	DATA	数据输入。要载入至AD421输入移位寄存器的数据施加于此输入端。数据在CLOCK输入的上升沿必须有效。
8	LOOP RTN	环路回流输出。LOOP RTN是电流环路中电流的回流路径。
9	COM	公共地。这是AD421模拟和数字输入与输出，以及稳压器输出的参考电位。
10	C3	滤波电容。此引脚和COM之间应该连接一个具有低电介质吸收性能的电容器(陶瓷电容)，从而实现开关电源的内部滤波。
11	C2	滤波电容。请参见C3描述。
12	C1	滤波电容。请参见C3描述。
13	DRIVE	稳压器环路的输出。DRIVE信号负责控制外部调整管，从而建立并维持由LV输入端设定的正确 $V_{CC}$ 电平，同时在环路电流从4 mA设定至20 mA时提供必要的偏置。
14	COMP	补偿电容输入。为了让由稳压器运算放大器和外部调整管构成的反馈环路稳定下来，需要在COMP和DRIVE之间连接一个电容。
15	BOOST	此集电极开路引脚可以从环路中吸入必要电流，从而使得流入BOOST的电流和流入COM的电流总和等于设定的环路电流。
16	$V_{CC}$	电源。 $V_{CC}$ 是AD421的电源输入，同时还提供由外部调整管驱动的稳压器输出。它可用于实现AD421自身偏置，也可用于为智能发射器电路的其余部分供电。LV输入决定标称调节电压输出要么为3 V，要么为3.3 V或5 V。此外，可以在此引脚上连接独立电源来给AD421供电。 $V_{CC}$ 应通过一个2.2 $\mu$ F电容去耦合至COM。

# AD421

## 电路描述

AD421设计用于环路供电型4–20 mA智能发射器应用。作为一种远程仪器，智能发射器在其获得电源的相同线上控制电流输出信号。基本而言，AD421负责提供智能发射器中的三大主要功能。这些功能分别为：负责将微处理器/微控制器的数字数据转换成模拟格式的DAC功能；负责设定环路中电流的电流放大器；以及负责从环路电源提供稳定工作电压的稳压器。该器件还内置一个高速串行接口、两个缓冲输出基准电压源和一个时钟振荡器电路。下文将详细介绍AD421的不同部分。

## 稳压器

稳压器由一个运算放大器、一个带隙基准电压源和一个外部耗尽型FET调整管组成。之所以需要此电路，是为了稳定给AD421自身及发射器电路其余部分供电的环路电压。图3显示了AD421的稳压器部分，以及 $V_{CC} = 3.3\text{ V}$ 时的相关外部电路。

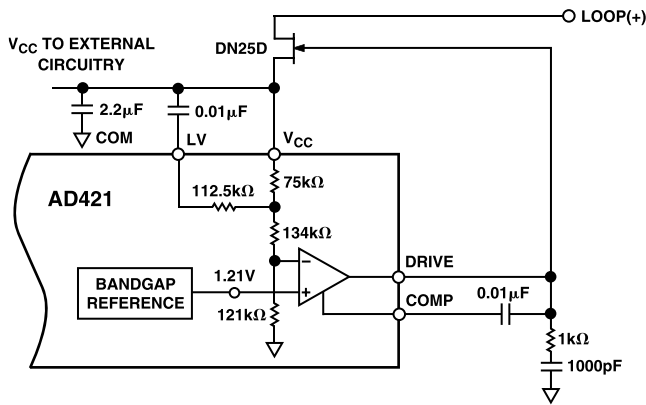


图3. 用于提供 $V_{CC} = 3.3\text{ V}$ 的AD421稳压器电路

LV引脚上的信号通过更改运算放大器反相输入端和 $V_{CC}$ 引脚之间电阻分压器的增益，来选择 $V_{CC}$ 要稳定的目标电压值。随着LV引脚在COM和 $V_{CC}$ 之间变化，稳压器环路的电压输出标称值会在3 V和5 V之间变化。LV连接到COM时，调节电压为5V；LV通过一个 $0.01\ \mu\text{F}$ 电容连接到 $V_{CC}$ 时，调节电压为3.3V，而如果LV连接到 $V_{CC}$ ，则调节电压为3 V。图3所示配置可以使用的环路电压范围是由FET击穿电压和饱和电压确定的。必须选择 $V_{gs(\text{off})}$ 、 $I_{DSS}$ 和跨导等外部FET的参数，以便DRIVE引脚上的运算放大器输出在 $V_{CC}$ 至COM的范围上摆动时可以正确控制FET的工作点。选择FET调整管时应注意的主要特性如下：

表I. FET特性

FET类型	N沟道耗尽型
$I_{DSS}$	24 mA(最小值)
$BV_{DS}$	$(V_{LOOP} - V_{CC})$ (最小值)
$V_{PINCHOFF}$	$V_{CC}$ (最大值)
功耗	$24\text{ mA} \times (V_{LOOP} - V_{CC})$ (最小值)

其中， $V_{CC}$ 是AD421的工作电压，而 $V_{LOOP}$ 是环路电压。

Supertex<sup>1</sup>公司制造的DN25D FET晶体管满足以上所有针对FET的要求。其它适用晶体管包括ND2020L和ND2410L，这两者均由Siliconix公司制造。

为了补偿稳压器环路并确保稳定工作，需要采用若干外部元件。而连接在 $V_{CC}$ 引脚与COM引脚之间的电容就是用于稳定稳压器环路的。

要为稳压器环路提供其它补偿，则应在COMP和DRIVE引脚之间连接一个 $0.01\ \mu\text{F}$ 的补偿电容，并应在DRIVE和COM之间连接一个由一个 $1\ \text{k}\Omega$ 电阻和一个 $1000\ \text{pF}$ 电容串联构成的外部电路，从而稳定由稳压器运算放大器和外部调整管构成的反馈环路。

## DAC部分

AD421内置一个16位 $\Sigma$ - $\Delta$ 型DAC，可将载入输入锁存器的数字信息转换成电流。由于本身可在高分辨率下保持单调性， $\Sigma$ - $\Delta$ 架构特别适合带宽要求相对较低的工业控制环境。AD421可以保证16位水平的单调性。

该器件上的 $\Sigma$ - $\Delta$ 型DAC由一个二阶调制器和一个连续时间滤波器组成。来自调制器的单比特码流控制着一个开关电流源。然后，该电流源由三个电阻电容滤波器部分进行滤波处理。各滤波器部分的电阻均为片内电阻，而电容则是连接在C1–C3引脚上的外部电容。为满足器件上的指定满量程建立时间，需要使用具有低电介质吸收性能的电容器(NPO)。这些电容的合适值分别为 $C1 = 0.01\ \mu\text{F}$ 、 $C2 = 0.01\ \mu\text{F}$ 且 $C3 = 0.0033\ \mu\text{F}$ 。

## 电流放大器

DAC输出电流驱动第二部分电路，即充当电流放大器的一个运算放大器和NPN晶体管，用以设定从LOOP RTN引脚流出的电流。图4显示了AD421的电流放大器部分。DAC输出和环路回流之间连接的 $80\ \text{k}\Omega$ 电阻用作采样电阻来决定电流大小。NPN晶体管的基极驱动电路同属于通过 $40\ \Omega$ 电阻的电压，以使其等于 $80\ \text{k}\Omega$ 电阻两端的电压。



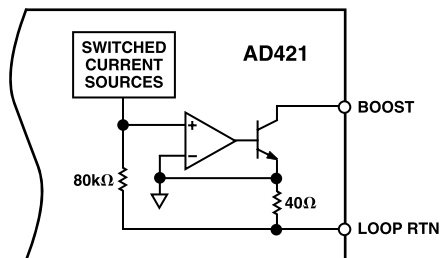


图4. 电流放大器

BOOST引脚通常连接到 $V_{CC}$ 引脚。随着DAC输入代码在零电平至满量程范围内变化，NPN晶体管的输出电流以及总环路电流会在4 mA至20 mA范围内变化。当BOOST和 $V_{CC}$ 互连时，外部FET(DN25D)必须能够提供4 mA至20 mA这整个范围内的环路电流。

### 数字接口

AD421上的数字接口仅由以下三条线组成：DATA、CLOCK和LATCH。该接口可直接连接到通用微控制器的串行端口，而无需任何外部胶连逻辑。数据以MSB优先方式在CLOCK信号的上升沿载入至输入移位寄存器，然后在LATCH信号的上升沿被送入DAC锁存器。串行接口的时序图如图1和图2所示。

要载入至AD421输入移位寄存器的数据存在以下两种形式：正常的4 mA至20 mA数据或报警电流数据。第一种形式是AD421在其正常的4 mA至20 mA输出范围内工作且这些端点之间分辨率为16位时的情况。而第二种形式则允许用户设定一个此范围之外的电流值作为来自发射器的一条指示，表示传感器存在问题。AD421会对自身在LATCH信号之间收到的时钟脉冲进行计数，并利用该计数来确定要逐个输入的数据是4mA至20mA数据，还是报警电流数据。

如果连续的LATCH脉冲之间存在16个上升时钟沿，那么载入至输入移位寄存器的数据假定为4 mA至20 mA数据。在LATCH信号的上升沿，输入移位寄存器数据以16位并行传输形式被送入DAC锁存器。这种情况下，DAC锁存器中的16位数据会设置4mA(全0)和20mA(全1)之间的输出电流(参见表II)。送入AD421的数据应为MSB优先。

如果连续的LATCH脉冲之间存在16个以上的时钟脉冲，那么载入至输入移位寄存器的数据假定为报警电流数据。这种情况下，AD421的移位寄存器接受17位数据。对于串行写操作中存在17个以上时钟的情况(例如，在来自微控制器串行端口的一个 $3 \times 8$ 位传输中存在24个时钟)，AD421仅接受串行写操作的最后17位。此串行写操作中传输的数据是LSB靠后(例如，MSB是在LATCH脉冲之前的第17个上升时钟沿载入的)。在LATCH信号的上升沿，输入移位寄存器数据以17位并行传输形式被送入DAC锁存器。这种情况下，DAC锁存器中的17位数据会设置0mA(全0)和32mA(全1)之间的输出电流(参见表III)。不过，实际操作中，AD421无法可靠地产生低于3.5 mA或超过24 mA的电流。

### 基准电压源部分

AD421内置一个1.21 V片内带隙基准电压源，该电压源用作稳压器环路的一部分。带隙基准电压源还可用于产生两个基准电压，以供在AD421之外使用。图5显示了AD421的基准电压源部分。REF OUT1引脚提供+1.25 V缓冲基准电压，可提供最高0.5 mA的外部电流。REF OUT2引脚提供+2.5 V基准电压，同样可提供0.5 mA的外部电流。要让AD421采用自身的基准电压源来工作，只需将器件的REF OUT2引脚连接到REF IN引脚。另外，该器件可以结合外部基准电压源使用，方法是外部基准电压源连接在REF IN和COM之间。

在应用电路中使用REF OUT1和REF OUT2时，需要在基准电压引脚上连接4.7  $\mu$ F的外部电容，以提供补偿并确保基准电压源工作稳定。如果无需内部基准电压源，则可以省去这些电容。

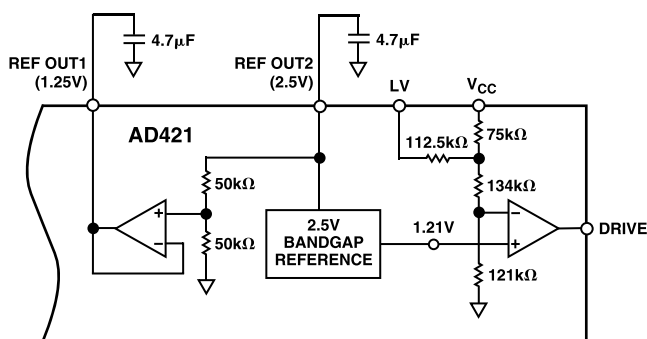


图5. 基准电压源部分

REF OUT2会受到内部检测，如果外部从此基准电压源抽取的电流超过0.5 mA，芯片会进入上电复位状态。在这种状态下， $\Sigma$ - $\Delta$ 型DAC禁用、内部振荡器停止且输入数据锁存清零。

REF OUT1的吸电流功能有限。如果要求REF OUT1提供吸电流，则在4.7  $\mu$ F电容之外还应在COM上连接一个100 k $\Omega$ 的阻性负载。

### 使用AD421

AD421可以设置为正常的4 mA至20 mA工作模式或报警电流工作模式。在正常工作模式下，编码为16位直接(自然)二进制码，且输出电流范围为4 mA至20 mA。在报警电流工作模式下，编码也为直接二进制码，不过在两倍范围(0 mA至32 mA)分辨率为17位，尽管不应设置器件在3.5 mA至24 mA范围之外工作。为了判断写入的数据是正常的4 mA至20 mA数据还是报警电流数据，器件会对两个连续LATCH脉冲之间的时钟脉冲进行计数。如果脉冲数为0-16(模32)，选择的是正常模式；如果为17-31(模32)，则选择的是报警电流范围。

### 4 mA至20 mA编码

表II显示的是正常工作模式下AD421输入代码与输出电流之间的理想关系。所示输出电流值假定REF IN电压为+2.5 V。当REF IN电压为+2.5 V时，1 LSB = 16 mA/65,536 = 244 nA。图6显示的是设置AD421在4 mA至20 mA正常工作模式下的时序图，其中AD421的输出电流为11.147 mA。由于连续锁存信号之间存在16个时钟脉冲，数据写入为正常的4 mA至20 mA工作。

# AD421

表II. 4 mA至20 mA工作模式下的理想输入/输出代码表

代码	输出电流
0000 0000 0000 0000	4 mA
0000 0000 0000 0001	4.000244 mA
0000 0000 0000 0010	4.000488 mA
0100 0000 0000 0000	8 mA
1000 0000 0000 0000	12 mA
1100 0000 0000 0000	16 mA
1111 1111 1111 1101	19.999268 mA
1111 1111 1111 1110	19.999512 mA
1111 1111 1111 1111	19.999756 mA

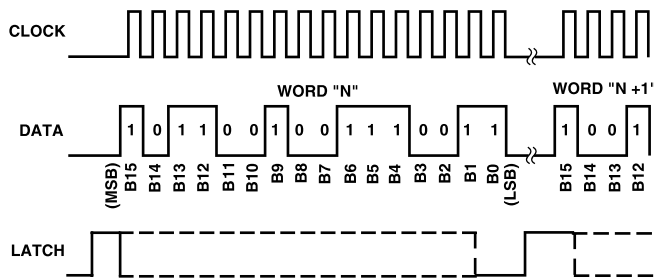


图6. 4 mA至20 mA工作模式下的写入周期

## 报警电流编码

表III显示的是报警电流工作模式下AD421输入代码与输出电流之间的理想关系。这种情况下，等效范围为0 mA至32 mA，不过可靠工作范围为3.5 mA至24 mA。对于下表给定范围之外的代码值，该器件可能会给出不确定的输出。因此，建议用户将在报警电流模式下给该器件设置的代码限制在表III所示的范围内。图7显示的是通过8位微控制器使用三个8位写操作向AD421载入3.75 mA报警电流时的时序图。

所示输出电流值假定REF IN电压为+2.5 V。当REF IN电压为+2.5 V时，理想情况下，1 LSB = 32 mA/131,072 = 244 nA。

表III. 报警电流工作模式下的理想输入/输出代码表

代码	输出电流
0 0011 1000 0000 0000	3.5 mA
0 0011 1100 0000 0000	3.75 mA
0 0100 0000 0000 0000	4 mA
0 1000 0000 0000 0000	8 mA
1 0000 0000 0000 0000	16 mA
1 0100 0000 0000 0000	20 mA
1 0110 0000 0000 0000	22 mA
1 1000 0000 0000 0000	24 mA

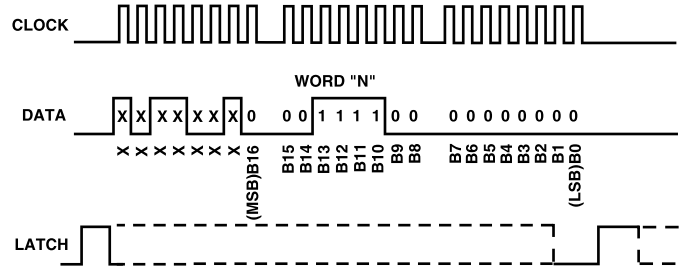
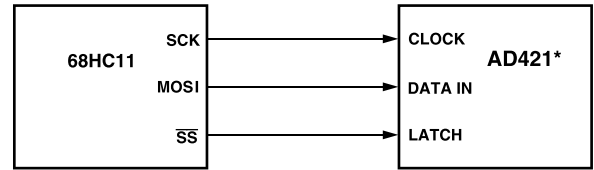


图7. 设置报警电流数据时的写入周期

## 微处理器接口

### AD421 - MC68HC11 (SPI总线) 接口

图8显示的是AD421和Motorola MC68HC11 SPI (串行外设接口) 总线之间的典型接口。68HC11的SCK、MOSI和SS引脚分别连接到AD421的CLOCK、DATA IN和LATCH引脚。



\* ADDITIONAL PINS OMITTED FOR CLARITY

图8. AD421至68HC11接口

下文所示之类的典型程序以初始化各种SPI数据和控制寄存器开始。

```

INIT    LDAA  #$2F      ;SS = 1; SCK = 0; MOSI = 1
        STAA  PORTD    ;SEND TO SPI OUTPUTS
        LDAA  #$38      ;SS, SCK, MOSI = OUTPUTS
        STAA  DDRD     ;SEND DATA DIRECTION INFO
        LDAA  #$50      ;DABL INTRPTS, SPI IS MASTER & ON
        STAA  SPCR     ;CPOL = 0, CPHA = 0, 1MHZ BAUDRATE
NEXTPT  LDAA  MSBY     ;LOAD ACCUM W/UPPER 8 BITS
        BSR   SENDAT   ;JUMP TO DAC OUTPUT ROUTINE
        JMP   NEXTPT   ;INFINITE LOOP
SENDAT  LDY   #$1000   ;POINT AT ON-CHIP REGISTERS
        BCLR  $08,Y,$20 ;DRIVE SS (LATCH) LOW
        STAA  SPDR     ;SEND MS-BYTE TO SPI DATA REG
WAIT1   LDAA  SPSR     ;CHECK STATUS OF SPIE
        BPL   WAIT1    ;POLL FOR END OF X-MISSION
        LDAA  LSBY     ;GET LOW 8 BITS FROM MEMORY
        STAA  SPDR     ;SEND LS-BYTE TO SPI DATA REG
WAIT2   LDAA  SPSR     ;CHECK STATUS OF SPIE
        BPL   WAIT2    ;POLL FOR END OF X-MISSION
        BSET  $08,Y,$20 ;DRIVE SS HIGH TO LATCH DATA
        RTS
    
```

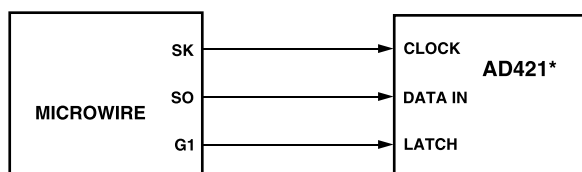
SPI数据端口配置为处理8位字节形式的数据。从存储器读取最高有效数据字节(MSBY)，然后由SENDAT程序进行处理。通过索引至PORTD数据寄存器将SS引脚驱动为低电平并将位5清0。然后，MSBY被送入SPI数据寄存器，接着自动被送入AD421内部移位电阻。



HC11产生必要的八个时钟脉冲，且数据在上升沿有效。发送MSBY之后，从存储器载入最低有效字节(LSBY)，并以类似方式进行发送。当完整的16位字载入AD421时，LATCH引脚变为高电平，从而完成传输。

### AD421至MICROWIRE接口

AD421灵活的串行接口也与美国国家半导体公司的MICROWIRE接口兼容。MICROWIRE接口用于COP400和COP800系列处理器之类的微控制器中。使用MICROWIRE接口的通用接口如图9所示。MICROWIRE接口的G1、SK和SO引脚分别连接到AD421的LATCH、CLOCK和DATA IN引脚。

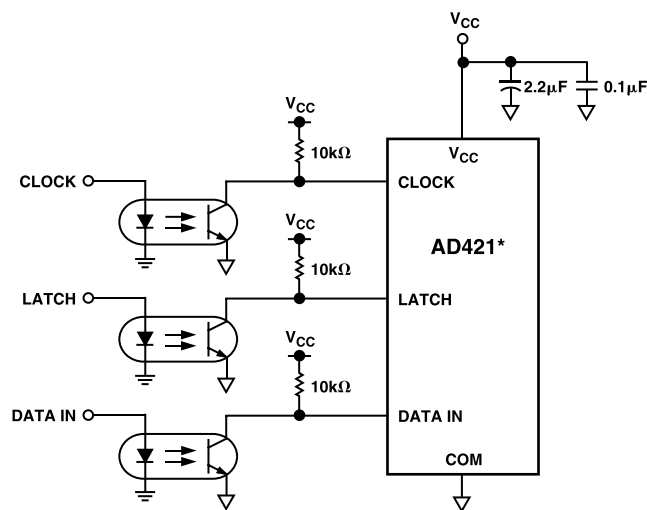


\* ADDITIONAL PINS OMITTED FOR CLARITY

图9. AD421至MICROWIRE接口

### 光隔离接口

AD421具有一个多功能三线式串行接口，非常适合用于将隔离数字系统和控制环路所需的控制线路数量减至最少。在本安型应用中，或出于噪声、安全要求或距离方面的考虑，可能需要将AD421和控制器隔离开来。这可以通过使用光隔离器轻松实现。图10显示的是与AD421连接的光隔离接口，其中CLOCK、DATA IN和LATCH均从光耦合器驱动。请注意光耦合器上的信号翻转。如果使用的是上升时间和下降时间相对较短的光耦合器，则可能需要在数字输入端上连接施密特触发器，以免将错误数据提供给DAC。



\* ADDITIONAL PINS OMITTED FOR CLARITY

图10. 光隔离接口

## 应用部分

### 基本工作配置

图11显示的是AD421在5 V下工作时的基本连接示意图。此电路显示的是使用最少外部元件来操作AD421的情况。在该图中，AD421的稳压器环路与DN25D调整管一起为AD421自身和发射器中的其它器件提供 $V_{CC}$ 电压。 $V_{CC}$ 引脚应该使用一个2.2 μF电容进行充分去耦，从而确保稳压器工作稳定并吸收AD421和系统中其它器件的 $V_{CC}$ 线路上的电源毛刺。如果AD421在 $V_{CC} = 3$  V下工作，则传递函数会出现负偏移。要校正此偏移，需要在COM和LOOP RTN之间连接一个16 kΩ电阻，这样将可大致地补偿通过调整AD421的增益而从5 V移至3 V时出现的 $V_{CC}$ 电源灵敏度。

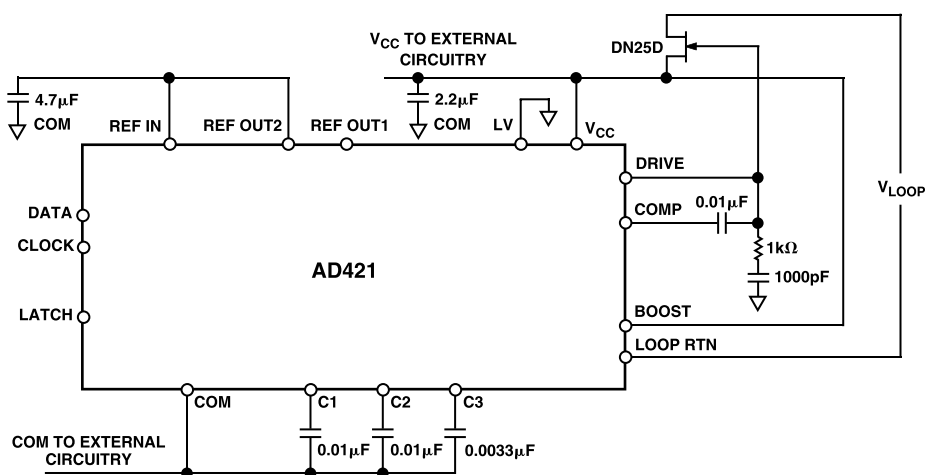


图11. 基本连接图

# AD421

为了让由稳压器运算放大器和外部调整管构成的反馈环路稳定下来，需要在COMP和DRIVE之间连接一个0.01  $\mu\text{F}$ 电容。同时需要在DRIVE引脚和COM之间连接一个由1 k $\Omega$ 电阻和1000 pF电容组成的外部缓冲器电路，并在COMP和DRIVE之间连接一个0.1  $\mu\text{F}$ 电容，从而稳定由稳压器运算放大器和外部调整管构成的反馈环路。

AD421上的2.5V内部基准电压源用作AD421的基准电压源，并必须使用一个4.7 $\mu\text{F}$ 电容进行去耦，以进行补偿并确保稳定性。该器件上的 $\Sigma$ - $\Delta$ 型DAC由一个二阶调制器和一个连续时间滤波器组成。各滤波器部分的电阻均为片内电阻，而电容则是连接在C1-C3引脚上的外部电容。为满足器件上的指定满量程建立时间，需要使用具有低电介质吸收性能的电容器(NPO)。这些电容的合适值分别为C1 = C2 = 0.01  $\mu\text{F}$ 且C3 = 0.0033  $\mu\text{F}$ 。

AD421上的数字接口仅由以下三条线组成：DATA、CLOCK和LATCH。该接口可直接连接到通用微控制器的串行端口，而无需任何外部胶连逻辑。数据在CLOCK信号的上升沿载入至输入移位寄存器，然后在LATCH信号的上升沿被送入DAC锁存器。

## 降低外部FET上的功率负载

在图12所示电路中，器件通过添加外部NPN晶体管来降低FET上功率负载。FET将给 $V_{\text{CC}}$ 供电，而外部高电压NPN双极性晶体管可以输送BOOST电流。该BOOST引脚可以从环路中吸入必要电流，从而使得流入BOOST的电流和流入COM的电流总和等于设定的环路电流。外部NPN晶体管可以将FET必须输送的外部功率负载降至750 $\mu\text{A}$ 以下(如果没有任何其它元件共享 $V_{\text{CC}}$ 线路)和4mA以下(在与AD421共享同一 $V_{\text{CC}}$ 线路的应用中)。

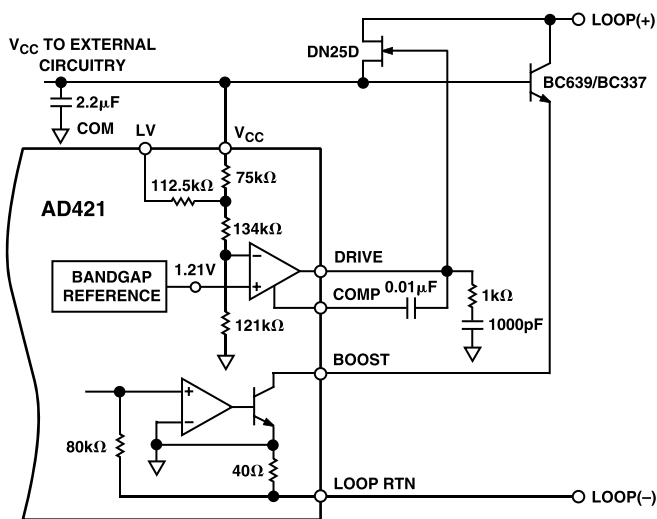


图12. 外部NPN晶体管降低FET上的功率负载

## 智能发射器

AD421设计用于4 mA至20 mA智能发射器。智能发射器集成微处理器系统，后者用于实现线性化和通信。图13显示了一个典型智能发射器的框图。在此示例中，发射器并不具备任何数字通信功能。

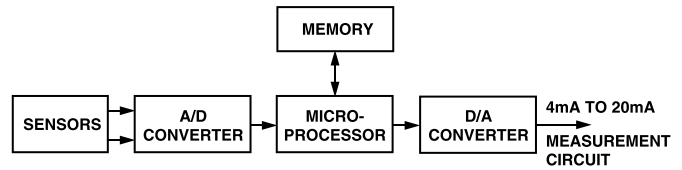


图13. 典型的智能发射器

图14显示了使用AD421的典型智能发射器应用电路。

发射器处测得的传感器电压通过AD7714或AD7715等高分辨率 $\Sigma$ - $\Delta$ 型转换器进行转换。这些器件均具有片内PGA，可在模拟前端提供1至128的增益。这使得模拟输入范围可以低至10 mV，从而允许直接将传感器连接到ADC。AD7714/AD7715配备数字校准技术，可用于消除增益和失调误差。另外还提供了后台校准技术；器件会持续校准自身，而用户无需浪费精力去发出周期校准命令来消除时间和温度漂移效应。

在正常工作模式下，微处理器从AD7714/AD7715读取数据。数据经过微控制器处理之后，从处理器的串行端口送入AD421，从而通过4至20 mA环路传回至控制中心。AD421调节环路电压，从而为发射器电路的其余部分供电。在图14中，通过将LV引脚经由0.01  $\mu\text{F}$ 连接到 $V_{\text{CC}}$ ，获得的 $V_{\text{CC}}$ 电压为3.3V。REF OUT2给AD421自身提供基准电压，而REF OUT1则给AD7714/AD7715提供基准电压。

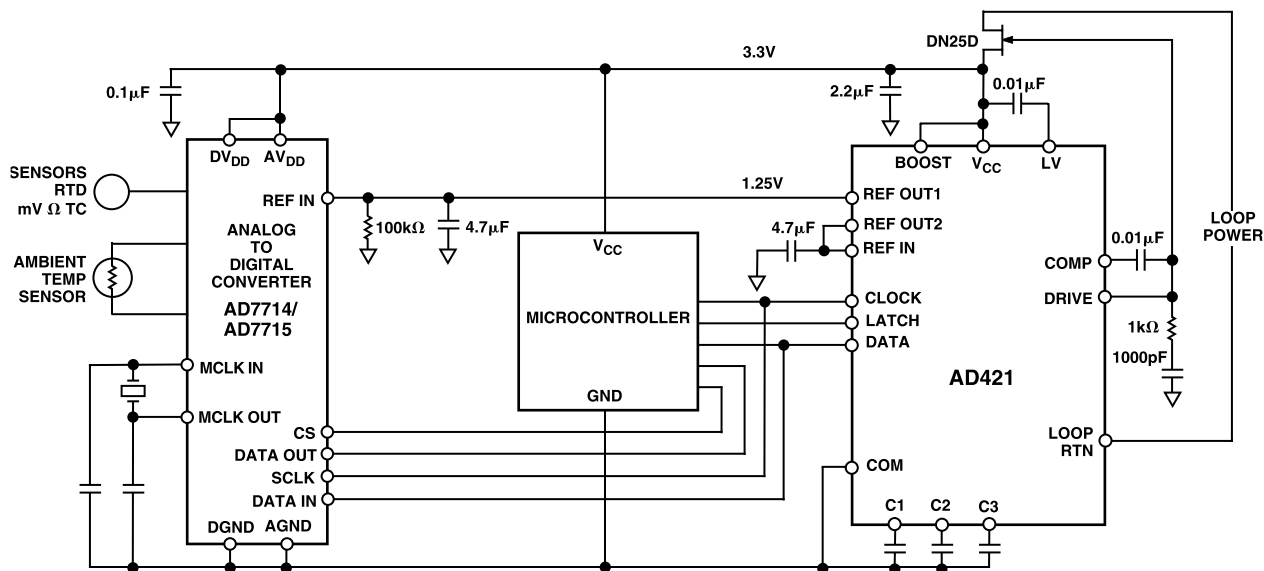


图14. 智能发射器应用中的AD421

## HART接口

HART协议采用基于Bell 202通信标准的频移键控(FSK)技术, 该标准是用于通过电话线传送数字信号的数个标准之一。利用该技术, 可以将数字通信叠加到4 mA至20 mA电流环路上, 而该环路则将中央系统连接到现场的发射器。这里使用两种不同的频率1200 Hz和2200 Hz来分别代表二进制中的1和0, 如图15所示。这些正弦波信号音以低电平和正弦波信号平均值为零的形式叠加在直流信号上, 从而允许同时进行模拟和数字通信。另外, 无论线路中是否发送数字信号, 都不会有直流分量叠加到现有4 mA至20 mA信号上。因此, 现有的模拟仪表仍可在采用HART协议的系统中正常运行, 因为通常采用的低通滤波器可有效消除数字信号。一个单极点10 Hz低通滤波器可将通信信号有效降低至一个相当于满量程信号 $\pm 0.01\%$ 左右的纹波。HART协议指定主机控制系统或手持式终端等主机发送电压信号, 而从机或现场器件则发送电流信号。电流信号通过环路负载电阻转换成相应的电压。

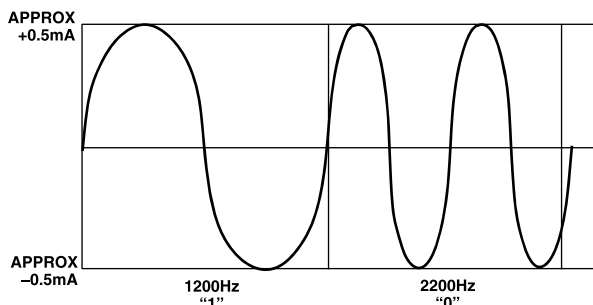


图15. HART发送数字信号

图16显示了一个智能发射器的框图。在智能发射器中, 微控制器的功能是在获得主测量信号、存储发射器自身、其应用数据及其位置相关信息和管理通信系统三者之间共享的, 从而使得可将两种形式的通信叠加到传输测量信号的不同电路中。采用HART协议的智能发射器就是智能发射器的一个例子。

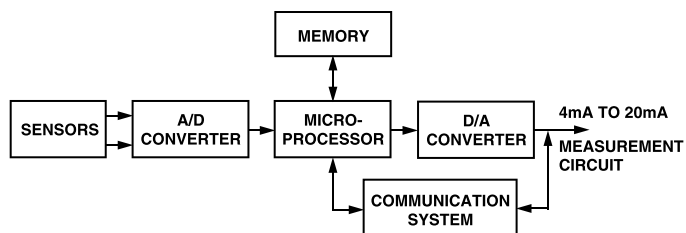


图16. 智能发射器

图17显示了一个在HART发射器应用中使用AD421的例子。大多数电路都像图14中所示智能发射器中列出的。发射器使用带通滤波器和调制解调器收到环路上发送的HART数据, 然后将HART数据发送至微控制器的UART或异步串行端口。要在环路上发送的HART数据从微控制器的UART或异步串行端口发送至调制解调器。接着, 经过波形形成之后, 耦合至AD421在C3引脚上的输出端。耦合电容CC的值由波形形成器输出和AD421的C3电容决定。包含Bell 202调制解调器、波形形成器和带通滤波器的模块以带有20C15(来自Symbios Logic, Inc.公司)或HT2012(来自SMAR Research Corp公司)的完整解决方案形式提供。有关更为完整的AD421-20C15接口, 请参阅ADI公司网站([www.analog.com](http://www.analog.com))上的应用笔记AN-534或联系当地代理商。

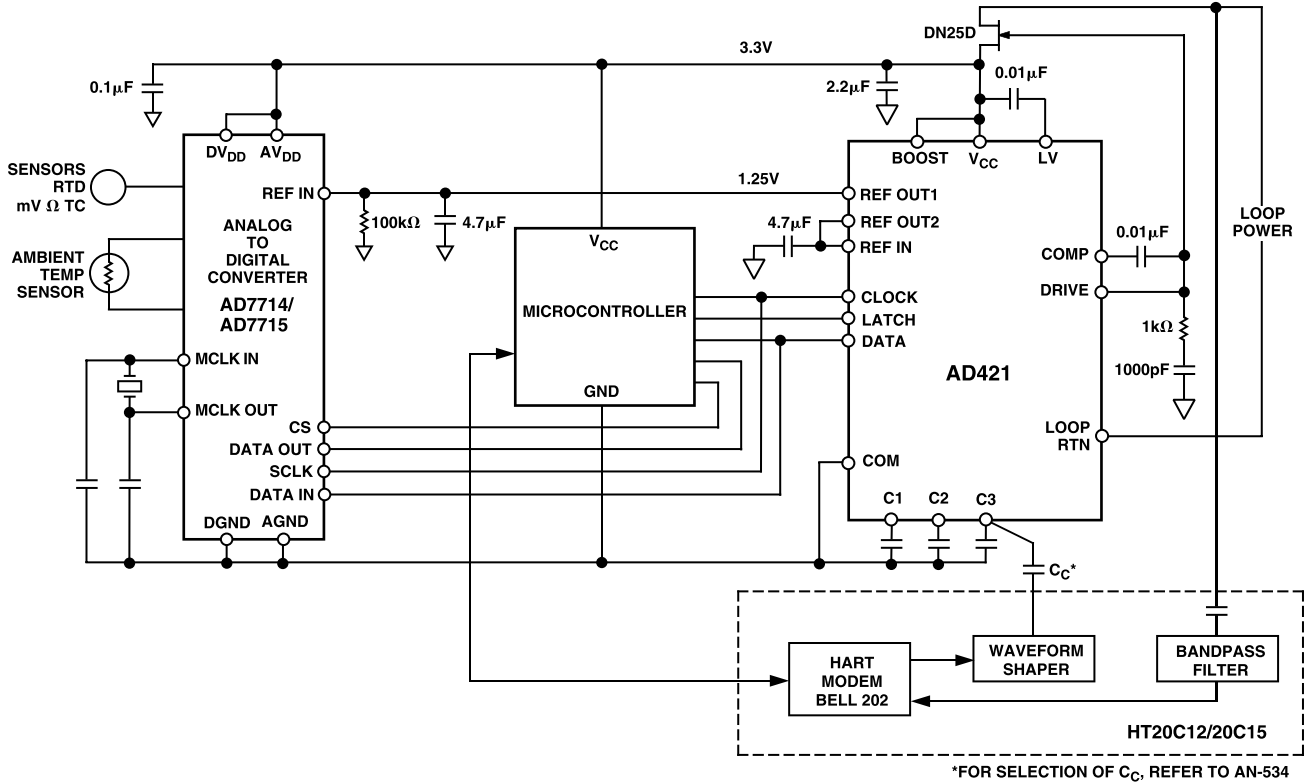


图17. HART发射器应用中的AD421

## 电流源

图18显示的是将AD421用作电流源的应用电路。给AD421 (4 mA-20 mA)设置的电流将在R1上产生电压。由于负反馈，R2上也将产生相同的电压。R1与R2的比值决定负载

电阻 $R_L$ 中的电流。 $I_L = [1 + R1/R2] \times I_{PROG}$ ，其中 $I_L$ 是负载电阻 $R_L$ 中的电流，而 $I_{PROG}$ 是给AD421设置的电流。R1和R2与AD421外部相连，并必须是匹配电阻，以便获得高度精确的电流源。

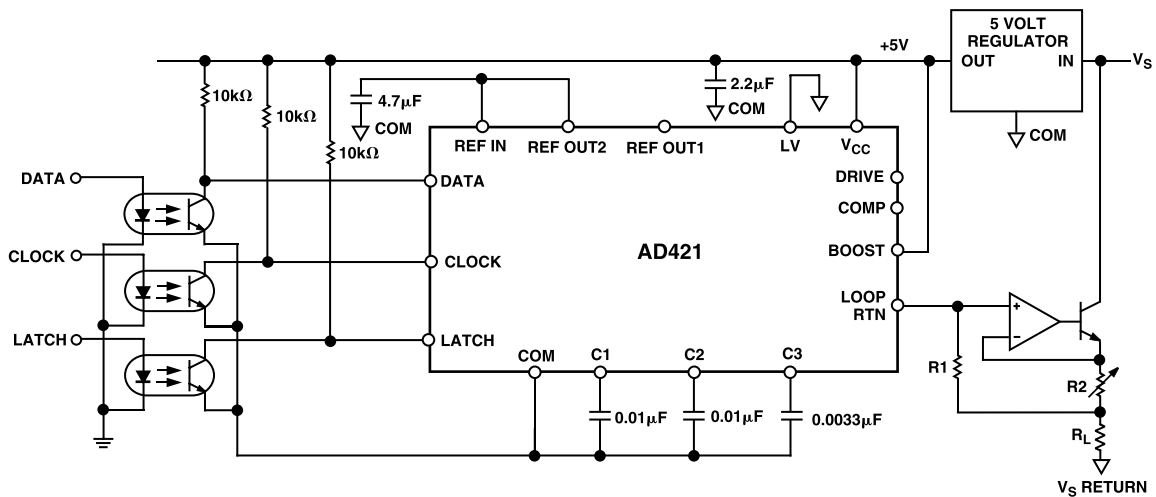


图18. 可编程源电流/吸电流中的AD421

### 备用电池

图19显示的是AD421的应用电路，其中电路的微控制器和存储器部分受到保护，可防止在环路损坏时出现数据丢失。失去 $V_{CC}$ 电源时，备份电路可以从 $V_{CC}$ 切换至电池电压，而不会出现毛刺。IRFF9113在正常工作期间用作电流源，并给超级电容和镍镉电池提供连续充电电流。丧失 $V_{CC}$ 时，IRFF9113的栅极电压降至0V，从而允许电池或超级电容电流流过MOSFET沟道和体二极管来给微控制器和存储器部分供电。要校准此电流，可与电池或超级电容串联一个电流表。然后，在连接 $V_{CC}$ 和负载的情况下，调整100 k $\Omega$ 电位器来获得电池或超级电容制造商建议的电池充电电流。

此应用中不应使用非充电电池，否则可能发生爆炸。

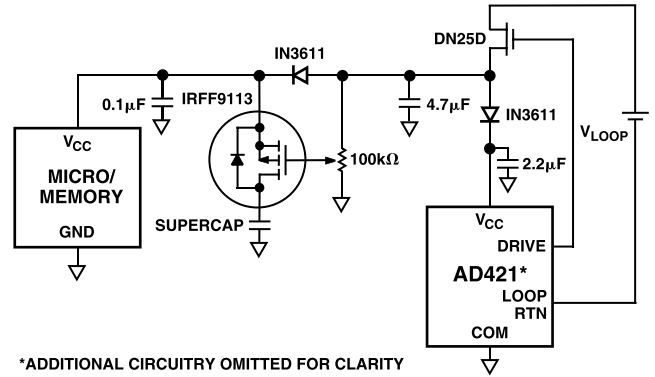


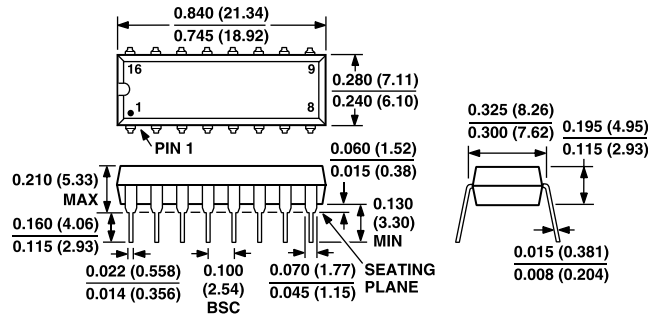
图19. 备用电池电路



## 外形尺寸

图示尺寸单位: inch和mm。

### 16引脚塑料DIP (N-16)



### 16引脚(宽体)小型封装 (R-16)

