

## ADA4830-1/ADA4830-2

### 产品特性

高达18 V的输入过压(电池短路)保护  
 电池短路输出标志用于线路诊断  
 宽输入共模范围，5 V单电源供电  
 增益为0.50 V/V的高性能视频放大器

-3 dB带宽：84 MHz

压摆率：250 V/ $\mu$ s(2 V步进)

### 出色的视频特性

0.1 dB平坦度：28 MHz

SNR：73 dB(至15 MHz)

差分增益相位误差：0.1%/0.1°

宽电源电压范围：2.9 V至5.5 V

### 输出使能/禁用模式

节省空间的3 mm  $\times$  3 mm LFCSP封装

宽工作温度范围：-40°C至+125°C

通过汽车应用认证

### 应用

汽车视觉系统

汽车信息娱乐

监控系统

### 概述

ADA4830-1(单通道)和ADA4830-2(双通道)是单芯片高速差动放大器，集成最高18 V的输入过压(电池短路)保护功能，提供宽输入共模电压范围和出色的ESD鲁棒性。这些器件设计用作差分或伪差分CVBS及其它高速视频信号的接收器，适合在恶劣的高噪声环境下工作，如汽车信息娱乐和视觉系统等。ADA4830-1和ADA4830-2兼具高速和精密特性，可以精确再现CVBS视频信号，同时抑制不需要的共模误差电压。

当检测到输入过压状况时，集成的电池短路保护功能利用快速开关电路，将内部电压节点箝位并保持在安全电平。这种保护使得ADA4830-1和ADA4830-2的输入可以直接连接到远程视频源，如后视摄像头等，而不需要昂贵的串联大电容。ADA4830-1和ADA4830-2的输入引脚可以承受高达18 V的电池短路电压。

ADA4830-1和ADA4830-2均设计采用2.9 V至5.5 V电源供电，每个通道仅使用6.8 mA的电源电流。这些器件具有单电源供电能力，采用5 V单电源时，输入信号可扩展至接地轨以

### 功能框图

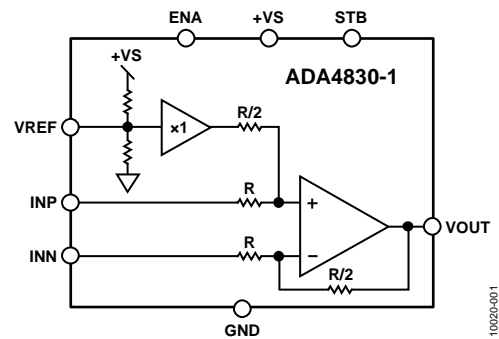


图1.

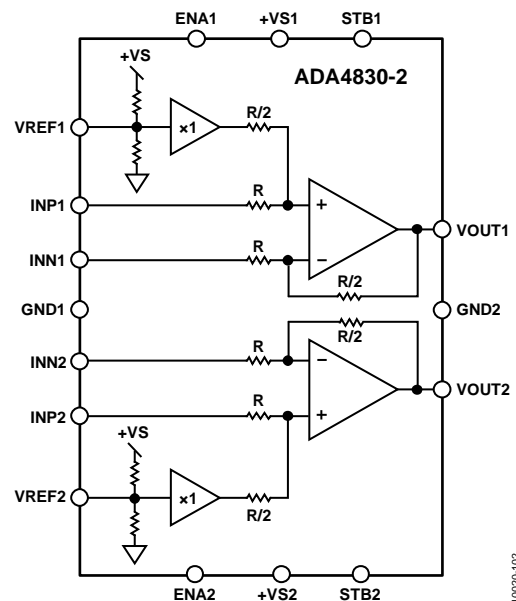


图2.

下8.5 V、地电平以上8.5 V。驱动150  $\Omega$ 负载时，放大器的输出摆幅可达任一供电轨的250 mV范围内。

ADA4830-1和ADA4830-2在输出端提供0.50 V/V的增益，这是为了将视频信号保持在视频解码器的容许范围(通常为1 V p-p或更小)。

ADA4830-1W和ADA4830-2W为汽车应用级产品，已通过汽车应用认证。更多详情参见“汽车应用级产品”部分。

ADA4830-1和ADA4830-2分别采用8引脚和16引脚、3 mm  $\times$  3 mm LFCSP封装，额定温度范围为汽车应用温度范围-40°C至+125°C。

### Rev. C

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
 Tel: 781.329.4700 [www.analog.com](http://www.analog.com)  
 Fax: 781.461.3113 ©2011–2012 Analog Devices, Inc. All rights reserved.

## 目录

产品特性 .....	1
应用 .....	1
概述 .....	1
功能框图 .....	1
修订历史 .....	2
技术规格 .....	3
5 V电源 .....	3
3.3 V电源 .....	4
绝对最大额定值 .....	6
热阻 .....	6
最大功耗 .....	6
ESD警告 .....	6
引脚配置和功能描述 .....	7
典型性能参数 .....	9
工作原理 .....	13
内核放大器 .....	13
过压(电池短路)保护 .....	13
电池短路输出标志 .....	13
ESD保护 .....	13

## 修订历史

<b>2012年6月—修订版B至修订版C</b>	
增加ADA4830-2W .....	通篇
更改“特性” .....	1
更改订购指南 .....	21
<b>2012年4月—修订版A至修订版B</b>	
更改特性和概述部分 1	
更改表1 .....	3
更改表2 .....	4
更改表4 .....	6
更改图28 .....	12
更改“ESD保护”部分 .....	13
更改订购指南 .....	21
增加“汽车应用级产品”部分 .....	22
<b>2012年1月—修订版0至修订版A</b>	
增加ADA4830-2 .....	通篇
更改“特性”部分和图1 .....	1
增加图2；重新排序 .....	1
更改表1 .....	3

电源引脚(ADA4830-2) .....	13
应用信息 .....	14
传输方法 .....	14
基准电压源(VREF引脚) .....	14
输入共模电压范围 .....	15
电池短路输出标志引脚 .....	15
使能/禁用模式(ENA引脚) .....	15
PCB布局 .....	15
裸露焊盘(EPAD)连接 .....	15
ADA4830-2用作低成本视频开关 .....	16
驱动容性负载 .....	17
典型应用电路 .....	18
全直流耦合传输线路 .....	20
封装和订购信息 .....	21
外形尺寸 .....	21
订购指南 .....	21
汽车应用级产品 .....	22

更改表2 .....	4
表3增加电源电压增量参数；重新排序 .....	5
增加图5和表6 .....	7
更改“典型工作特性”部分 .....	8
增加图23 .....	10
增加图24至图29 .....	11
更改“伪差分模式(源端不平衡)”部分、“全差分模式”部分和“基准电压源(VREF引脚)”部分 .....	13
更改“输入共模范围”部分、表7、“电池短路输出标志引脚”部分以及表9 .....	14
增加图34 .....	15
增加“驱动容性负载”部分和图35至图38 .....	16
更改图39和图40 .....	17
更改“典型应用电路”部分和图41 .....	18
增加“全直流耦合传输线路”部分 .....	19
更改图42 .....	19
更新“外形尺寸” .....	20
更改“订购指南” .....	20

## 2011年10月—修订版0：初始版

# 技术规格

## 5 V电源

除非另有说明,  $T_A = 25^\circ\text{C}$ ,  $+V_S = 5\text{ V}$ ,  $R_L = 1\text{ k}\Omega$ ,  $V_{\text{REF}} = 2.5\text{ V}$ (浮点),  $V_{\text{INCM}} = +V_S/2$ ,  $R_{\text{STB}} = 5\text{ k}\Omega$  to  $+V_S$ 。

表1.

参数	测试条件/注释	最小值	典型值	最大值	单位
动态性能					
-3 dB大信号带宽	$V_{\text{OUT}} = 0.5\text{ V p-p}$ , $R_L = 150\ \Omega$ 仅ADA4830-1W/ADA4830-2W, $T_{\text{MIN}}$ 至 $T_{\text{MAX}}$	64 56	71		MHz MHz
	$V_{\text{OUT}} = 0.1\text{ V p-p}$ , $R_L = 1\text{ k}\Omega$		84		MHz
	$V_{\text{OUT}} = 0.1\text{ V p-p}$ , $R_L = 150\ \Omega$ 仅ADA4830-1W/ADA4830-2W, $T_{\text{MIN}}$ 至 $T_{\text{MAX}}$	65 60	74		MHz MHz
0.1 dB平坦度带宽	$V_{\text{OUT}} = 0.5\text{ V p-p}$ , $R_L = 150\ \Omega$		28		MHz
压摆率( $t_R/t_F$ )	$V_{\text{OUT}} = 2\text{ V}$ 步进 仅ADA4830-1W/ADA4830-2W, $T_{\text{MIN}}$ 至 $T_{\text{MAX}}$	196/200 164/220	250/300		V/ $\mu\text{s}$ V/ $\mu\text{s}$
0.1%建立时间	$V_{\text{OUT}} = 2\text{ V}$ 步进		25		ns
噪声/失真性能					
输出电压噪声	$f = 1\text{ MHz}$		28		nV/ $\sqrt{\text{Hz}}$
差分增益误差(NTSC)	$R_L = 150\ \Omega$ , $V_{\text{IN}} = 1\text{ V p-p}$		0.1		%
差分相位误差(NTSC)	$R_L = 150\ \Omega$ , $V_{\text{IN}} = 1\text{ V p-p}$		0.1		度
信噪比	$f = 100\text{ kHz}$ 至 $15\text{ MHz}$ , $V_{\text{OUT}} = 0.5\text{ V p-p}$		73		dB
直流性能					
标称增益	$V_{\text{IN}}$ 至 $V_{\text{OUT}}$ 仅ADA4830-1W/ADA4830-2W, $T_{\text{MIN}}$ 至 $T_{\text{MAX}}$	0.49 0.49	0.50	0.51 0.51	V/V V/V
输出偏置电压	仅ADA4830-1W/ADA4830-2W, $T_{\text{MIN}}$ 至 $T_{\text{MAX}}$	2.45 2.44	2.50	2.55 2.56	V V
输入特性					
输入电阻(差分模式)			6.7		k $\Omega$
输入电阻(共模模式)			2		k $\Omega$
输入共模电压范围	调节 $V_{\text{REF}}$ 电压至优化范围 仅ADA4830-1W/ADA4830-2W, $T_{\text{MIN}}$ 至 $T_{\text{MAX}}$	-10 -10		+9.5 +9.5	V V
共模抑制比(CMR)	$V_{\text{IN}} = \pm 5\text{ V}$ 仅ADA4830-1W/ADA4830-2W, $T_{\text{MIN}}$ 至 $T_{\text{MAX}}$	42 42	65		dB dB
电池短路特性					
输入电流	$V_{\text{IN}} = 18\text{ V}$ (电池短路)		4.1		mA
受保护的输入电压范围	仅ADA4830-1W/ADA4830-2W, $T_{\text{MIN}}$ 至 $T_{\text{MAX}}$	-9 -9		+20 +20	V V
电池短路输出标志触发电平	标记输入故障情况所需的最低 $V_{\text{IN}}$ 仅ADA4830-1W/ADA4830-2W, $T_{\text{MIN}}$ 至 $T_{\text{MAX}}$	9.8 9.8	10.3	10.8 10.8	V V
基准电压输入					
输入电压范围			0.2至3.9		V
输入电阻			20		k $\Omega$
增益	$V_{\text{REF}}$ 至 $V_{\text{OUT}}$		1		V/V
逻辑输出/输入特性					
STB $V_{\text{OH}}$	$V_{\text{IN}} \leq 9.8\text{ V}$ (正常工作)		5.0		V
STB $V_{\text{OL}}$	$V_{\text{IN}} \geq 10.8\text{ V}$ (故障状态), ADA4830-1/ADA4830-2		110/253		mV
ENA $V_{\text{IH}}$	使能设备的电压		$\geq 3.0$		V
ENA $V_{\text{IL}}$	禁用设备的电压		$\leq 1.0$		V

# ADA4830-1/ADA4830-2

参数	测试条件/注释	最小值	典型值	最大值	单位
输出特性					
输出电压摆幅	$R_L = 150 \Omega$ 至接地		0.01 至 4.75		V
线性输出电流	<1% THD(100 kHz)		125		mA
短路电流	源电流/吸电流		248/294		mA
容性负载驱动	峰化 $\leq 3$ dB		47		pF
电源					
工作范围	在此范围外工作会使得性能下降 使能(ENA = 5 V), 空载	2.9		5.5	V
每个放大器的静态电流	仅ADA4830-1W/ADA4830-2W, $T_{MIN}$ 至 $T_{MAX}$		6.8	10	mA
	禁用(ENA = 0 V), 空载		90	10.4	mA
	$V_{IN} = 18$ V(电池短路), 空载		5.3		mA
电源抑制比(PSRR)	$+V_S = 4.5$ V 至 5.5 V, 强制 $V_{REF} = 2.5$ V		53		dB
工作温度范围		-40		+125	°C

## 3.3 V电源

除非另有说明,  $T_A = 25^\circ\text{C}$ ,  $+V_S = 3.3$  V,  $R_L = 1$  k $\Omega$ ,  $V_{REF} = 1.65$  V(浮点),  $V_{INCM} = +V_S/2$ ,  $R_{STB} = 5$  k $\Omega$  to  $+V_S$ 。

表2.

参数	测试条件/注释	最小值	典型值	最大值	单位
动态性能					
-3 dB大信号带宽	$V_{OUT} = 0.5$ V p-p, $R_L = 150 \Omega$ 仅ADA4830-1W/ADA4830-2W, $T_{MIN}$ 至 $T_{MAX}$	63	73		MHz
	$V_{OUT} = 0.1$ V p-p, $R_L = 1$ k $\Omega$		89		MHz
	$V_{OUT} = 0.1$ V p-p, $R_L = 150 \Omega$ 仅ADA4830-1W/ADA4830-2W, $T_{MIN}$ 至 $T_{MAX}$	64	78		MHz
0.1 dB平坦度带宽	$V_{OUT} = 0.5$ V p-p, $R_L = 150 \Omega$		20		MHz
压摆率( $t_R/t_F$ )	$V_{OUT} = 1$ V 步进 仅ADA4830-1W/ADA4830-2W, $T_{MIN}$ 至 $T_{MAX}$	147/155	165/180		V/ $\mu$ s
0.1%建立时间	$V_{OUT} = 1$ V 步进	136/145	25		V/ $\mu$ s
噪声/失真性能					
输出电压噪声	$f = 1$ MHz		28		nV/ $\sqrt{\text{Hz}}$
差分增益误差(NTSC)	$R_L = 150 \Omega$ , $V_{IN} = 1$ V p-p		0.1		%
差分相位误差(NTSC)	$R_L = 150 \Omega$ , $V_{IN} = 1$ V p-p		0.1		度
信噪比	$f = 100$ kHz 至 15 MHz, $V_{OUT} = 0.5$ V p-p		73		dB
直流性能					
标称增益	$V_{IN}$ 至 $V_{OUT}$ 仅ADA4830-1W/ADA4830-2W, $T_{MIN}$ 至 $T_{MAX}$	0.49	0.50	0.51	V/V
输出偏置电压	仅ADA4830-1W/ADA4830-2W, $T_{MIN}$ 至 $T_{MAX}$	0.49	1.65	0.51	V/V
		1.60	1.65	1.70	V
		1.59		1.71	V
输入特性					
输入电阻(差分模式)			6.7		k $\Omega$
输入电阻(共模模式)			2		k $\Omega$
输入共模电压范围	调节 $V_{REF}$ 电压至优化范围 仅ADA4830-1W/ADA4830-2W, $T_{MIN}$ 至 $T_{MAX}$	-8		+6	V
		-8		+6	V
共模抑制比(CMR)	$V_{IN} = \pm 3.3$ V 仅ADA4830-1W/ADA4830-2W, $T_{MIN}$ 至 $T_{MAX}$	41	54		dB
		40			dB
电池短路特性					
输入电流	$V_{IN} = 18$ V(电池短路)		4.4		mA
受保护的输入电压范围	仅ADA4830-1W/ADA4830-2W, $T_{MIN}$ 至 $T_{MAX}$	-9		+20	V
		-9		+20	V
电池短路输出标志触发电平	标记输入故障情况所需的最低VIN	7.4	7.8	8.2	V
	仅ADA4830-1W/ADA4830-2W, $T_{MIN}$ 至 $T_{MAX}$	7.4		8.2	V

# ADA4830-1/ADA4830-2

参数	测试条件/注释	最小值	典型值	最大值	单位
基准电压输入					
输入电压范围			0.2至2.2		V
输入电阻			20		kΩ
增益	$V_{REF}$ 至 $V_{OUT}$		1		V/V
逻辑输出/输入特性					
STB $V_{OH}$	$V_{IN} \leq 7.4V$ (正常工作)		3.3		V
STB $V_{OL}$	$V_{IN} \geq 8.2V$ (故障状态), <a href="#">ADA4830-1/ADA4830-2</a>		85/178		mV
ENA $V_{IH}$	使能设备的电压		$\geq 1.8$		V
ENA $V_{IL}$	禁用设备的电压		$\leq 0.8$		V
输出特性					
输出电压摆幅	$R_L = 150\Omega$ 至接地		0.01至3.08		V
线性输出电流	$< 1\%$ THD at 100 kHz		50		mA
短路电流	源电流/吸电流		85/180		mA
容性负载驱动	峰化 $\leq 4$ dB		47		pF
电源					
工作范围	在此范围外工作会使得性能下降	2.9		5.5	V
每个放大器的静态电流	使能(ENA = 3.3 V), 空载		5.5	8.0	mA
	仅 <a href="#">ADA4830-1W/ADA4830-2W</a> , $T_{MIN}$ 至 $T_{MAX}$			8.4	mA
	禁用(ENA = 0 V), 空载		60		$\mu$ A
	$V_{IN} = 18V$ (电池短路), 空载		4.3		mA
电源抑制比(PSRR)	$+V_S = 3.0V$ 至 $3.6V$ , 强制 $V_{REF} = 1.65V$		42		dB
工作温度范围		-40		+125	$^{\circ}C$

# ADA4830-1/ADA4830-2

## 绝对最大额定值

表3.

参数	额定值
电源电压(+VS引脚)	6V
电源电压增量 +VS1至+VS2, 仅ADA4830-2	0.5V
正向输入电压(INNx, INPx)	22V
负向输入电压(INNx, INPx)	-10V
基准电压源(VREFx引脚)	+VS + 0.3V
功耗	见图3
存储温度范围	-65°C至+150°C
工作温度范围	-40°C至+125°C
引脚温度(焊接, 10秒)	260°C
结温	150°C

注意, 超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值, 不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下, 器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

## 热阻

$\theta_{JA}$  的测量条件是将器件和裸露焊盘焊接到高导热率的4层(2s2p)电路板, 如EIA/JESD 51-7标准所述。

表4.

封装类型	$\theta_{JA}$	$\theta_{JC}$	单位
8引脚 LFCSP	50	5	°C/W
16引脚 LFCSP	54	6	°C/W

## 最大功耗

ADA4830-1和ADA4830-2封装内的最大安全功耗受限于相应的芯片结温( $T_j$ )的升高情况。达到玻璃化转变温度150°C左右时, 塑料的特性会发生改变。长时间超过150°C的结温会导致芯片器件出现变化, 因而可能造成故障。

封装的功耗( $P_D$ )为静态功耗与封装中所有输出的负载驱动所导致的功耗之和, 而静态功耗则为电源电压(+VS)乘以静态电流( $I_Q$ )。负载驱动所导致的功耗取决于具体应用, 等于负载电流乘以器件内的相关压降。上述计算中必须使用RMS电压和电流。

气流可增强散热, 从而有效降低 $\theta_{JA}$ 。

图3显示在JEDEC标准4层板上, 8引脚LFCSP(116°C/W)和16引脚LFCSP(54°C/W)两种封装的最大功耗与环境温度的关系。 $\theta_{JA}$ 值为近似值。

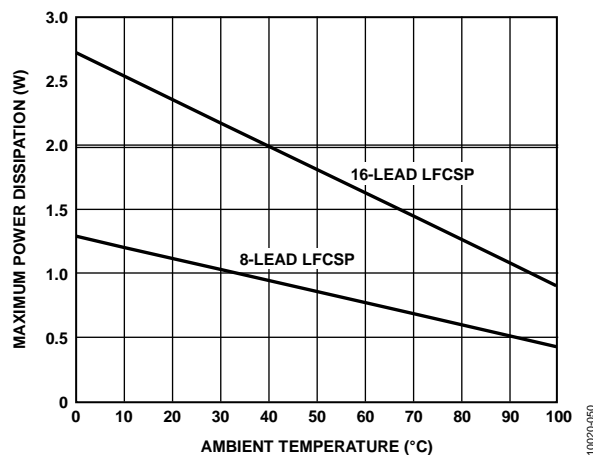


图3. 4层板最大功耗与环境温度的关系

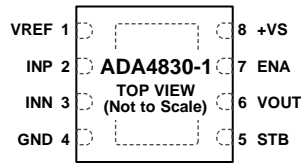
## ESD警告



### ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路, 但在遇到高能量ESD时, 器件可能会损坏。因此, 应当采取适当的ESD防范措施, 以避免器件性能下降或功能丧失。

## 引脚配置和功能描述



**NOTES**

1. EXPOSED PAD ON BOTTOM SIDE OF PACKAGE. NOT CONNECTED ELECTRICALLY, BUT SHOULD BE SOLDERED TO A METALIZED AREA ON THE PCB TO MINIMIZE THERMAL RESISTANCE.

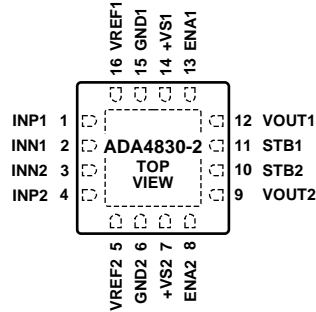
1002P-003

图4. ADA4830-1引脚配置

图5. ADA4830-1引脚功能描述

引脚编号	引脚名称	描述
1	VREF	基准电压输入。设置输出直流偏置电压。保持浮空时内部偏置到 $+V_S/2$ 。参见“应用信息”部分。
2	INP	正输入。
3	INN	负输入。
4	GND	电源接地引脚。
5	STB	电池短路指示器输出引脚。逻辑低电平表示过压状态(电池短路)，逻辑高电平表示正常工作。开漏配置需要外部上拉电阻。
6	VOUT	放大器输出。
7	ENA	使能引脚。正常工作：连接到 $+V_S$ 或浮空。设备禁用：连接到地。
8	+VS	正电源引脚。通过一个 $0.1\ \mu\text{F}$ 电容将该引脚旁路至地。
	EPAD	裸露焊盘。裸露焊盘位于封装的底部。该焊盘无电气连接，但应被焊接至印刷电路板(PCB)的金属区域以最小化热阻。

# ADA4830-1/ADA4830-2



NOTES  
 1. EXPOSED PAD ON BOTTOM SIDE OF PACKAGE. NOT CONNECTED ELECTRICALLY, BUT SHOULD BE SOLDERED TO A METALIZED AREA ON THE PCB TO MINIMIZE THERMAL RESISTANCE.

10220-004

图5. ADA4830-2引脚配置

图6. ADA4830-2引脚功能描述

引脚编号	引脚名称	描述
1, 4	INP1, INP2	正输入。
2, 3	INN1, INN2	负输入。
5, 16	VREF2, VREF1	基准电压输入。设置输出直流偏置电压。保持浮空时内部偏置到 $+V_s/2$ 。参见“应用信息”部分。
6, 15	GND2, GND1	电源接地引脚。
7, 14	+VS2, +VS1	正电源引脚。这些引脚必须连接在一起，并设为相同电压。通过一个0.1 $\mu$ F电容将这些引脚旁路至地。
8, 13	ENA2, ENA1	使能引脚。正常工作：连接到 $+V_s$ 或浮空。设备禁用：连接到地。
9, 12	VOUT2, VOUT1	放大器输出。
10, 11	STB2, STB1	电池短路指示器输出引脚。逻辑低电平表示过压状态(电池短路)，逻辑高电平表示正常工作。开漏配置需要外部上拉电阻。
	EPAD	裸露焊盘。裸露焊盘位于封装的底部。该焊盘无电气连接，但应被焊接至印刷电路板(PCB)的金属区域以最小化热阻。



## 典型性能参数

除非另有说明,  $T_A = 25^\circ\text{C}$ ,  $+V_S = 5\text{V}$ ,  $R_L = 1\text{k}\Omega$ ,  $V_{\text{REF}} = 2.5\text{V}$ (浮点),  $V_{\text{INCM}} = +V_S/2$ ,  $R_{\text{STB}} = 5\text{k}\Omega$  to  $+V_S$ .

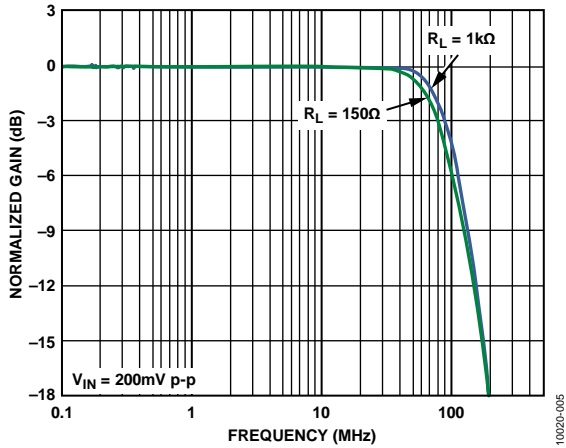


图6. 不同负载下的小信号频率响应

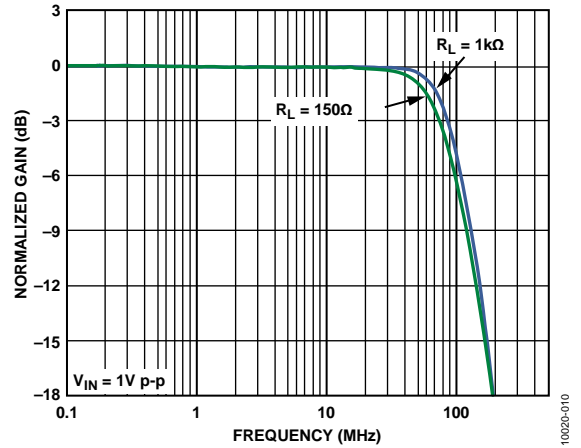


图9. 不同负载下的大信号频率响应

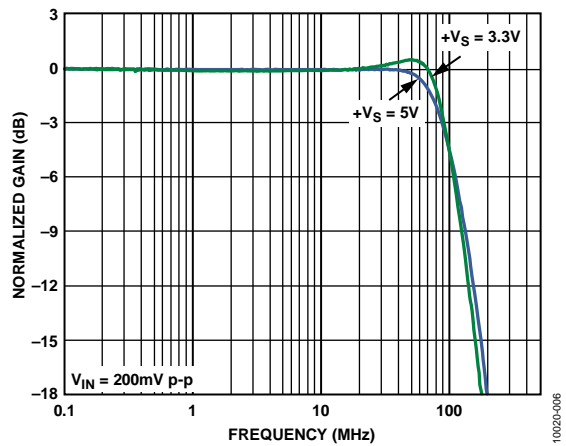


图7. 不同电源电压下的小信号频率响应

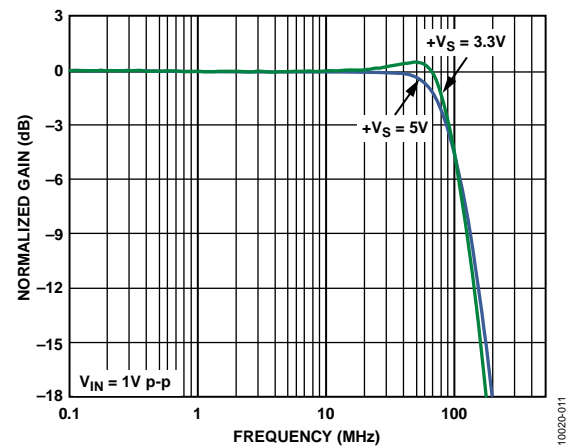


图10. 不同电源电压下的大信号频率响应

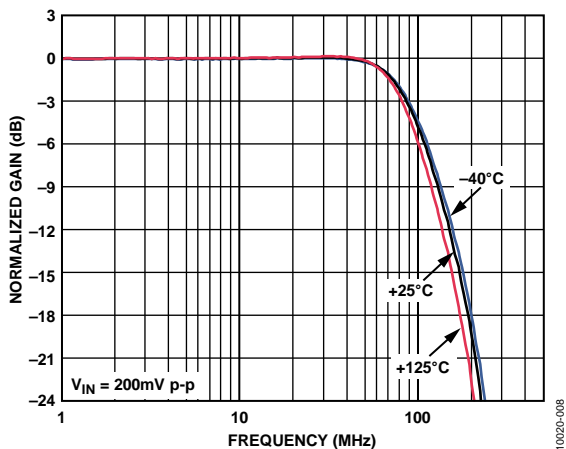


图8. 不同温度下的小信号频率响应

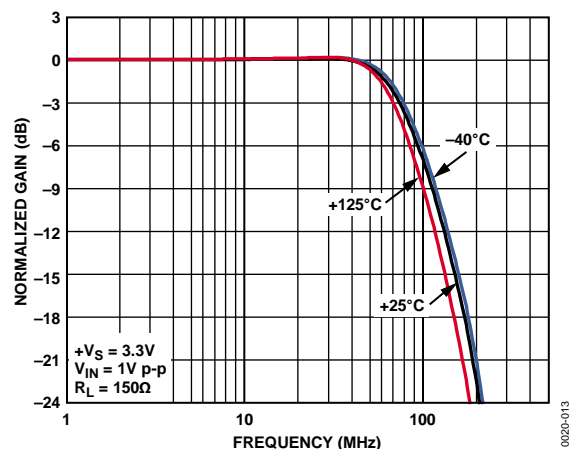


图11. 不同温度下的大信号频率响应

# ADA4830-1/ADA4830-2

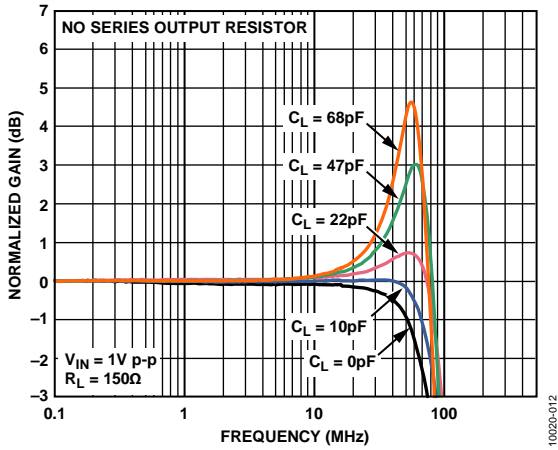


图12. 不同容性负载下的大信号频率响应

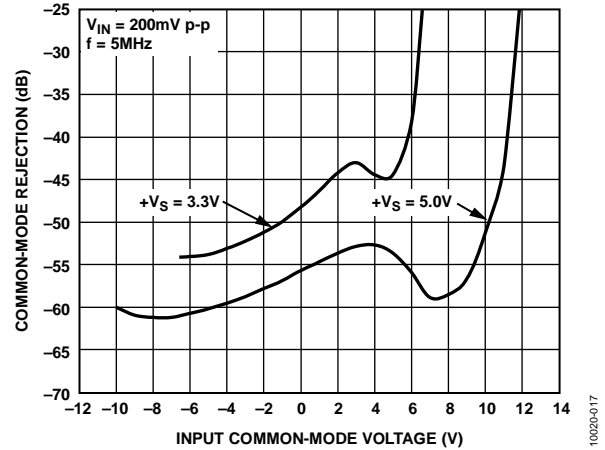


图15. 不同电源电压下的小信号CMR与 $V_{INCM}$ 的关系

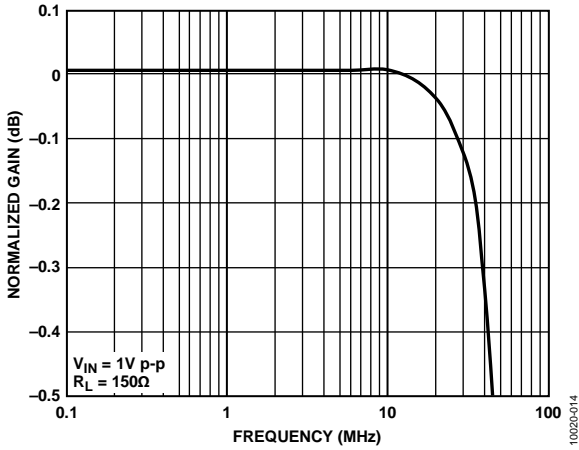


图13. 0.1 dB平坦度

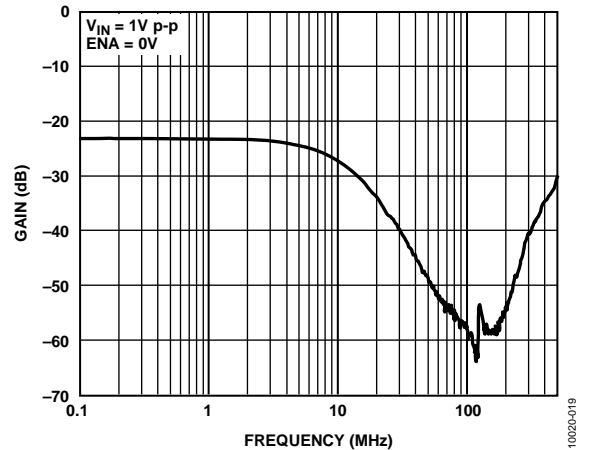


图16. 设备禁用时输入至输出隔离

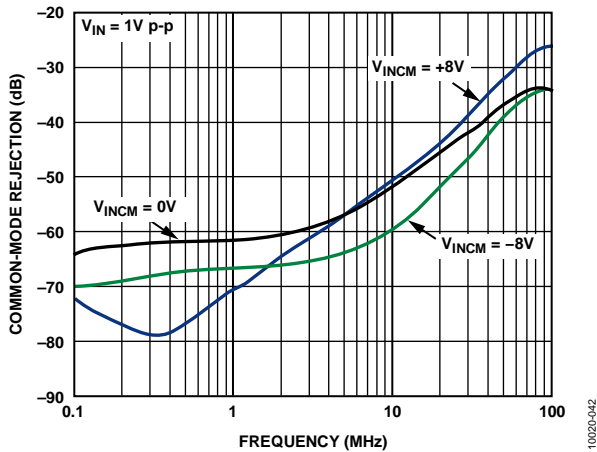


图14. 不同输入共模电压下的CMR频率响应

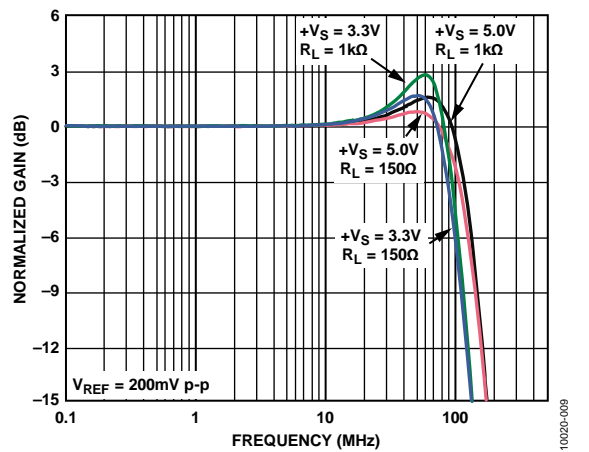


图17.  $V_{REF}$ 至 $V_{OUT}$ 频率响应

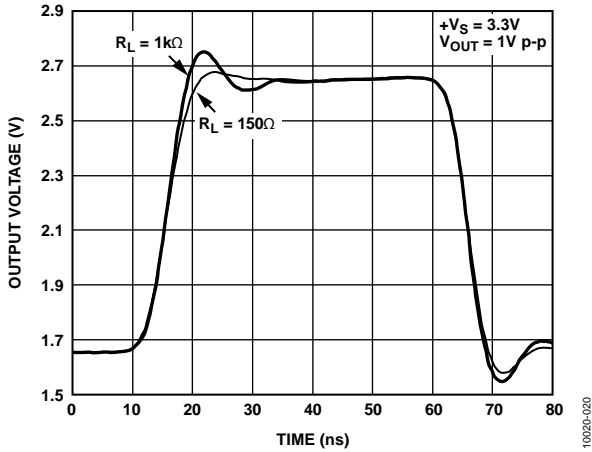


图18. 脉冲响应:  $+V_S = 3.3\text{ V}$

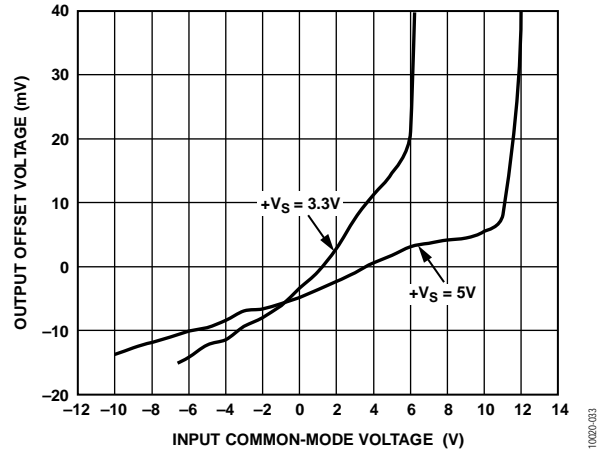


图21. 输出失调电压( $V_{OUT} - V_{REF}$ )与输入共模电压的关系

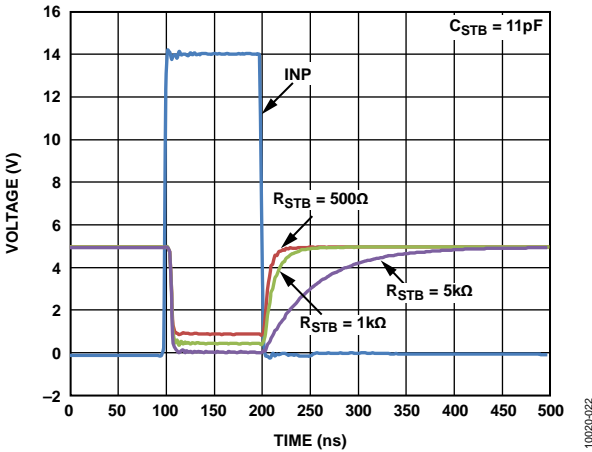


图19. 不同 $R_{STB}$  电池短路输出标志响应(ADA4830-1)

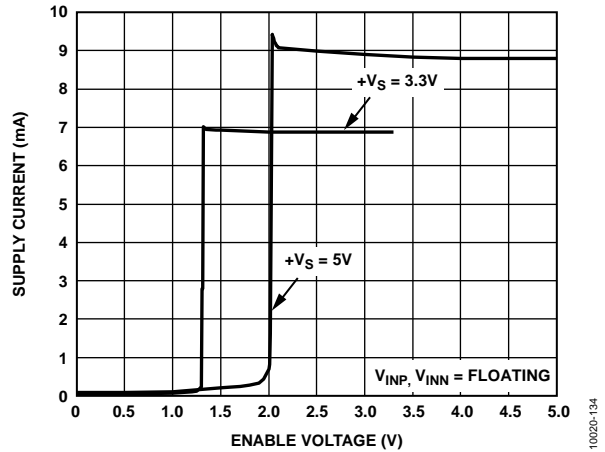


图22. 电源电流与使能电压的关系

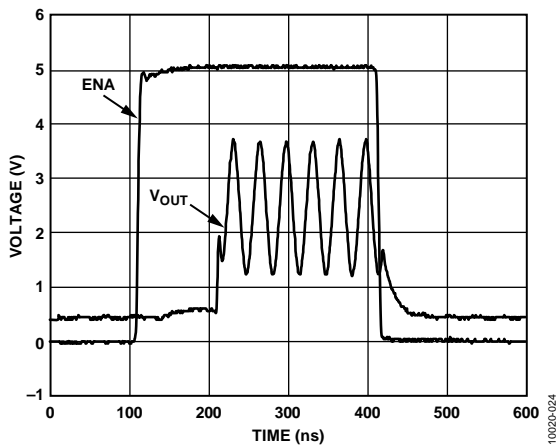


图20. 使能开启/关闭时间

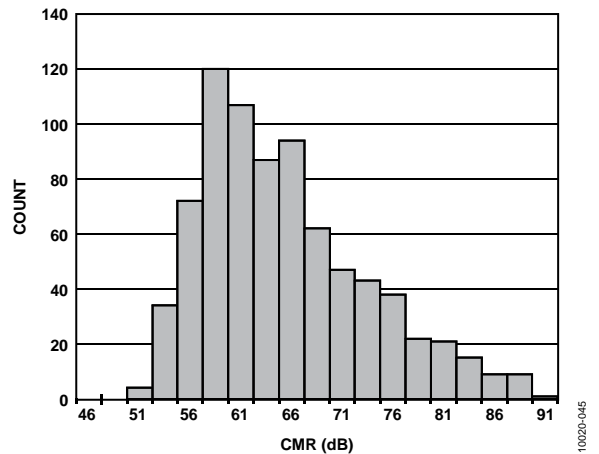


图23. 典型共模抑制分布图

# ADA4830-1/ADA4830-2

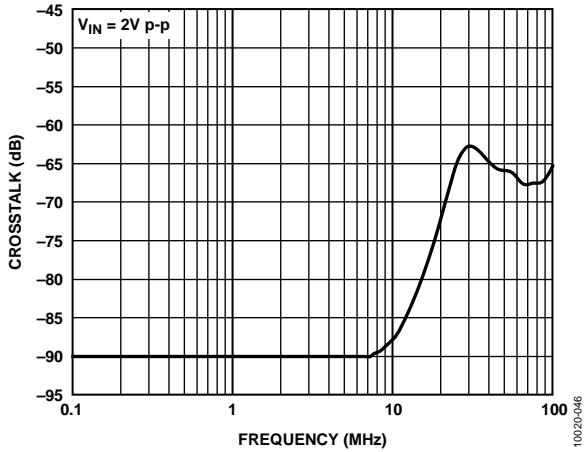


图24. 串扰(输出到输出)与频率的关系(ADA4830-2)

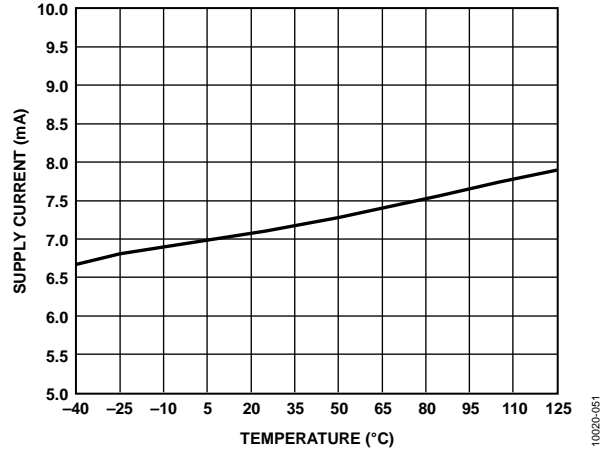


图27. 电源电流与温度的关系

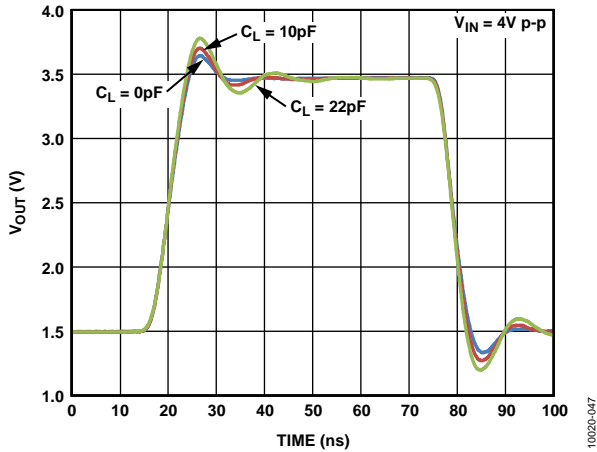


图25. 不同容性负载下的脉冲响应

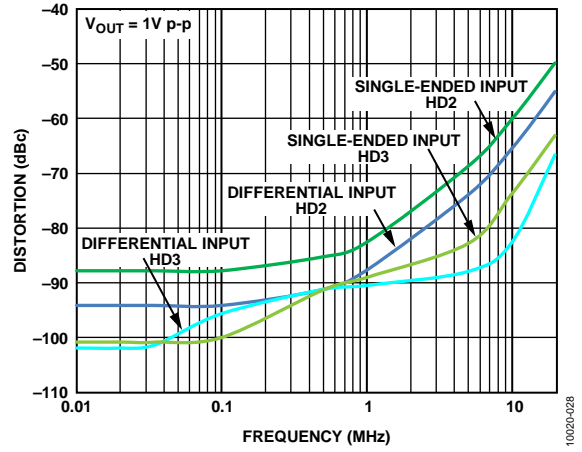


图28. 谐波失真与频率的关系

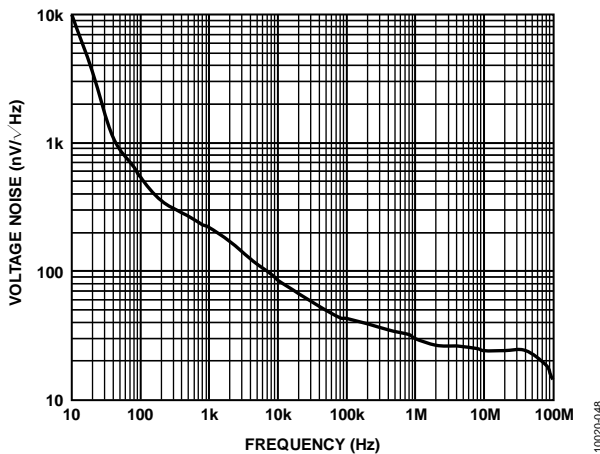


图26. 总输出电压噪声与频率的关系

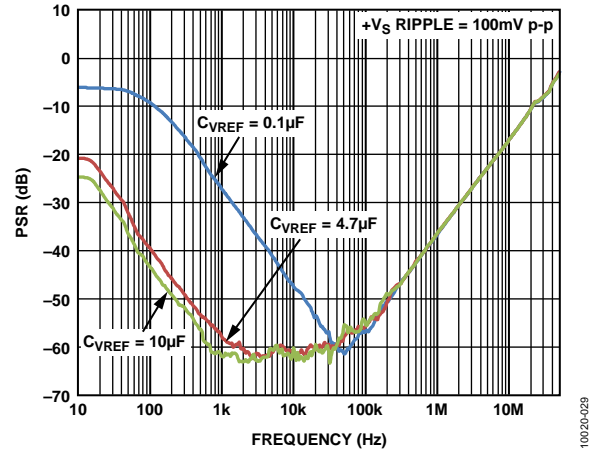


图29. 不同VREF旁路电容下PSR与频率的关系

## 工作原理

### 内核放大器

ADA4830-1和ADA4830-2的内核为高速、轨到轨运算放大器，采用0.35 μm CMOS工艺。除了内核放大器，ADA4830-1和ADA4830-2还集成了4个高度匹配的片内电阻，共同组成差分放大功能。输入端通过电阻衰减器达到共模范围的扩展。视频通道的闭环差分至单端增益由内部固定为0.50 V/V (-6 dB)，以确保兼容输入范围限制在1 V<sub>p-p</sub>或更低的视频解码器。ADA4830-1和ADA4830-2的传递函数为：

$$V_{OUT} = \frac{V_{INP} - V_{INN}}{2} + V_{REF}$$

其中：

$V_{OUT}$ 是输出引脚 $V_{OUT}$ 上的电压值。

$V_{INP}$ 和 $V_{INN}$ 分别是INP和INN引脚的输入电压。

$V_{REF}$ 是 $V_{REF}$ 引脚上的电压。

### 过压(电池短路)保护

鲁棒的输入确保敏感的内部电路不受应激性事件时的极端电压或电流影响。电池短路的情况通常包括任一输入(或全部输入)的电压远高于放大器的电源电压。持续时间随短暂瞬态和连续故障而不同。

ADA4830-1和ADA4830-2可承受最高18 V的电压输入。通过安全输入箝位电路和内部电流限制以保护关键内部节点免受高电压损害。器件使能或禁用、甚至移除电源电压时均具有该保护功能。

### 电池短路输出标志

电池短路输出标志(STB引脚)功能与电池短路保护无关。它的作用是表示每个输入的过压状态。由于是被动提供保护，因此始终有效；标志仅表示目前是否发生故障而已。

### ESD保护

ADA4830-1和ADA4830-2的全部引脚通过连接到电源引脚(+VS和GND)的内部ESD保护结构保护。这些结构在搬运和生产过程提供保护。

ADA4830-1和ADA4830-2的输入(INN和INP)可承受远高于电源电压的直流电压；因此，不可采用传统的ESD保护结构。

ADA4830-1和ADA4830-2在输入引脚(INN, INP)处采用ADI公司专有的ESD设备，以便提供远高于搬运和生产要求的宽共模电压范围和ESD保护功能。

ADA4830-1和ADA4830-2的输入受ESD保护，可承受±8 kV人体模型(HBM)电压。

### 电源引脚(ADA4830-2)

正如“绝对最大额定值”部分所述，ADA4830-2的+VS1和+VS2引脚的电压差不得超过0.5 V。为了保证符合绝对最大额定值要求，建议将这些电源引脚一起连接到同一个电源上。

## 应用信息

### 传输方法

#### 伪差分模式(源端不平衡)

采用非平衡输入信号时, ADA4830-1和ADA4830-2可在伪差分配置下工作。该配置可实现单端信号源驱动接收机。伪差分模式采用单一的导体传输非平衡信号, 并将负输入端连接到信号源的接地参考。

采用有源导线或同轴电缆芯线将信号源输出连接至ADA4830-1或ADA4830-2的正极输入(INP)。然后, 将负极输入(INN)的负极线或同轴电缆屏蔽体回连到源印刷电路(PCB)上的接地参考。输入端必须匹配源阻抗并以远程接地作为参考。该配置的实例如图30所示。

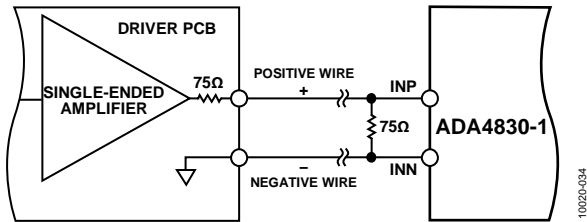


图30. 伪差分模式

#### 伪差分模式(平衡源阻抗)

伪差分信号通常采用不平衡源端来实现, 如图30所示。然而, 在这种布局中, 由于源端不平衡, 正输入和负输入接收到的共模信号衰减不同。这种方式可以明显将一部分共模信号转换为差模信号, 降低系统的整体共模抑制。平衡驱动器的输出阻抗可改善系统共模抑制, 如图31所示。平均分隔热导线和冷导线之间的源端阻抗可让共模信号的衰减匹配, 确保具有最大的抑制性能。

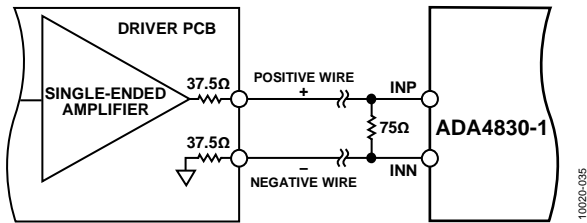


图31. 具有平衡源阻抗的伪差分模式

#### 全差分模式

ADA4830-1和ADA4830-2的差分输入支持通过差分源实现完全平衡传输。在这种配置下, 差分输入端等于每个输出源阻抗的两倍。例如, 后端电阻为37.5Ω的每一侧的源应端接75Ω的差分电阻。该配置如图32所示。

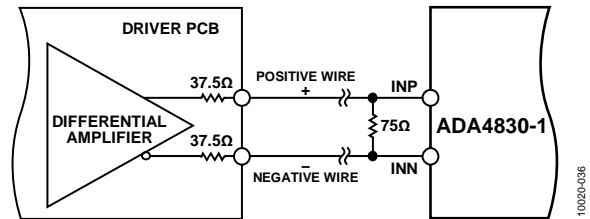


图32. 全差分模式

#### 基准电压源(VREF引脚)

内部基准电平( $V_{REF}$ )决定差分输入电压为零时的输出电压。 $V_{REF}$ 电压由连接在供电轨之间的电阻分压器设置。分压器由一对匹配的40 kΩ电阻构成, 将该电压设置为 $+V_S/2$ 。

基准电压引脚(VREF)通常在其默认值 $+V_S/2$ 附近浮动。然而, 它可用来改变输出参考电平的默认值。作为输出的VREF电压具有单位增益, 并处于内部基准电压缓冲器的带宽限制内。图17显示VREF输入的频率响应。

$+V_S$ 供电轨上的任何噪声到达输出时的衰减仅为6 dB(由参考分频器提供的二分频)。甚至当该引脚浮空时, 依然建议在参考节点处连接一个外部电容到接地, 以进一步衰减电源线路的噪声。4.7 μF电容与内部40 kΩ电阻一同将低通转折频率设为低于1 Hz, 以便在100 Hz下获得比40 dB更佳电源噪声衰减。

### 输入共模范围

在一个具有0.50 V/V增益的标准4电阻差分放大器中，输入共模(CM)范围是内核放大器CM范围的三倍。然而，ADA4830-1和ADA4830-2的输入CM范围已扩展为超过18 V(5 V电源)。根据下列公式可估算出输入CM范围：

对于最大CM电压：

$$5(+V_S - 1.25) - 4V_{REF} \approx V_{INCM(MAX)} \leq 9.5 \text{ V}$$

对于最小CM电压：

$$-10 \text{ V} \leq V_{INCM(MIN)} \approx -(1 + 4V_{REF})$$

表7列出了一些共模电源电压的近似最小和最大CM电压值。

表7. 输入共模范围实例

+V <sub>S</sub> (V)	V <sub>REF</sub> (V)	V <sub>INCM(MIN)</sub> (V)	V <sub>INCM(MAX)</sub> (V)
3.0	1.5 <sup>1</sup>	-7.0	2.8
3.0	0.97	-4.9	4.9
3.3	1.65 <sup>1</sup>	-7.6	3.6
3.3	1.15	-5.6	5.6
3.6	1.8 <sup>1</sup>	-8.2	4.5
3.6	1.34	-6.4	6.4
5.0	2.5 <sup>1</sup>	-10	8.7
5.0	2.22	-9.9	9.5

<sup>1</sup>浮空s默认情况下

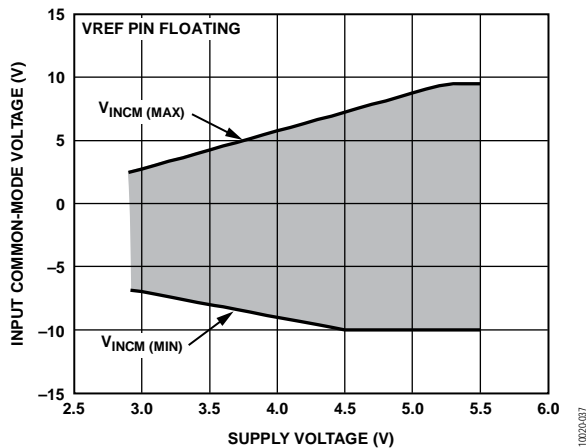


表33. 输入共模范围与电源电压的关系

### 电池短路输出标志引脚

该标志输出(STB)是一种低电平有效、开漏逻辑配置。该输出为低电平时表示正极输入或负极输入(或同时)检测到过压事件。来自多芯片的标志可配置为线“或”，产生一个故障检测信号。输出由接地源NMOS设备驱动，在地以上几百毫伏的范围内拉低时具有约10 mA吸电流能力。输出高电平由外部上拉电阻设置，该电阻连接至用于监控标志状态的逻辑器件的供电电压。

在下降方向，标志输出的响应速度主要由连接到这个节点的外部电容以及可提供的吸电流决定。例如，假设负载为10 pF，并且外部上拉电压为3.3 V，则下降时间为几纳秒。在上升方向，该速度由外部电容和上拉电阻的大小决定。当外部电容为10 pF且上拉电阻为5 kΩ时，上升沿的时间常数约为50 ns。

表8. STB引脚功能

STB引脚输出	设备状态
高电平(逻辑1)	正常工作
低电平(逻辑0)	STB故障状态

### 使能/禁用模式(ENA引脚)

关断或使能/禁用(ENA)引脚通过一个250 kΩ电阻由内部上拉为+V<sub>S</sub>。当该引脚的电压为高电平时，放大器使能；将ENA拉低则会禁用通道。在没有外部连接的情况下，该引脚浮空为高电平，使能放大器通道。

表9. ENA引脚功能

ENA引脚输入	设备状态
高电平(逻辑1)	使能
低电平(逻辑0)	禁用
高阻态(浮空)	正常工作

### PCB布局

与所有的高速应用一样，关注PCB布局至关重要。实际设计中，ADA4830-1和ADA4830-2采用标准高速布局。建议使用结实的接地层并放置一个0.1 μF表面贴装陶瓷电源，并将去耦电容放置在尽量靠近电源引脚的位置。

连接GND引脚与接地层的导线应尽可能短。若采用ADA4830-1和ADA4830-2驱动传输线路，则串联端接输出并使用尽可能短的受控阻抗导线连接信号的I/O引脚，且导线不应通过接地层内的任何通孔。

### 连接裸露焊盘(EPAD)

ADA4830-1和ADA4830-2的封装底部有一个裸露热焊盘。该焊盘不与芯片电气连接，可保留为浮空或连接到接地层。若担心散热，通过将EPAD焊接到PCB的金属板上便可使热阻最低。使用多个过孔将该焊盘连接到接地层。注意设备的热阻(θ<sub>JA</sub>)额定值在EPAD焊接到PCB的情况下测得。

# ADA4830-1/ADA4830-2

## ADA4830-2用作低成本视频开关

图34显示采用ADA4830-2双通道、高速差分放大器的视频多路复用器/开关。该电路可让用户将两路远程视频源输入至单通道视频解码器，如ADV7180。

传统的CMOS多路复用器和开关在视频频率条件下使用时，存在若干不足之处，其导通电阻会引入失真，降低差分增益和相位性能，并且与端接电阻相互影响，使传入的视频信号衰减，影响亮度。系统设计人员一般通过增加外部缓冲来提高增益和驱动能力，从而解决这些问题。

使用具有禁用/使能功能(有时称为关断)的高速视频放大器可以简化视频多路复用设计。当放大器禁用时，其输出级进入高阻抗状态，以便将几路放大器输出相连。高速视频运算放大器具有所需的全部关键特性，非常适合此项功

能。其高输入阻抗不会影响传输线路的特征阻抗，因而可进行反向端接。它们本身具有良好的视频特性，包括差分增益和相位、压摆率、带宽以及0.1 dB平坦度。

ADA4830-2的每个通道均为高速差分放大器电路，可消除输入视频信号和接收机的地电位差所引起的共模噪声和相位噪声。ADA4830-2还在小尺寸封装中集成了电池短路保护并提升了ESD耐受性能。当连接到微控制器或视频解码器时，ADA4830-2的故障检测输出(STB引脚)支持线路诊断，并在发生故障时产生中断。

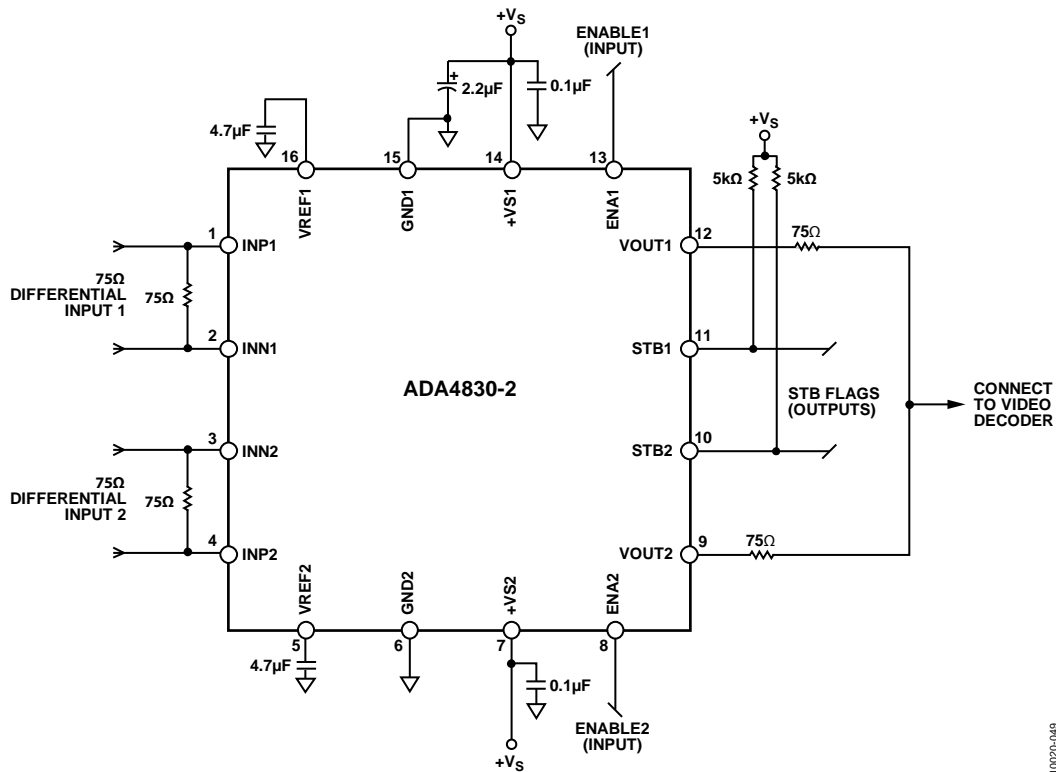


图34. 采用ADA4830-2的低成本视频开关

10020-049



## 驱动容性负载

ADA4830-1和ADA4830-2可驱动较大的容性负载，同时保持额定性能。部分性能曲线与容性负载间的关系如图12和图25所示。容性负载与运算放大器的输出阻抗互相影响，共同造成反馈路径的额外延迟。这降低了电路稳定性并造成不利的振铃和振荡。

ADA4830-1和ADA4830-2的容性负载的驱动能力可通过加入一个低数值电阻 $R_S$ 并与容性负载串联而增加。图35显示该测试电路。

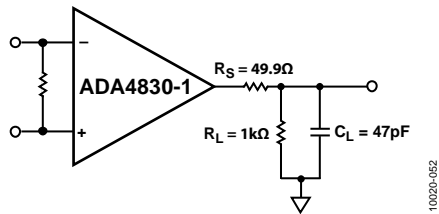


图35.  $R_S$ 测试电路

引入一个串联电阻可将容性负载从反馈环路中隔离开来，从而降低其影响。但该方法会略微损失信号幅度。图36表示串联电阻对容性驱动的影响。针对极大的容性负载，放大器的频率响应取决于串联电阻和容性负载的滚降。

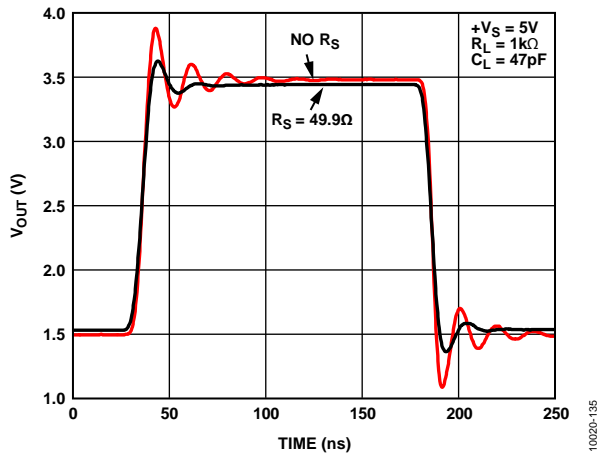


图36. 使用/未使用串联电阻时的脉冲响应

还有一种方法可以降低在ADA4830-1和ADA4830-2的输出端驱动较大容性负载而造成的谐振峰值，就是使用R-C分流电路或阻尼电路。该方法以电阻方式加载放大器输出，因此降低了频率响应峰值。但该方法会略微损失信号带宽。图37显示使用 $R_{SNT}$ 和 $C_{SNT}$ 实现R-C。图38显示R-C阻尼电路驱动47 pF时的情况，此时 $R_{SNT} = 73.2\Omega$ 且 $C_{SNT} = 0.1\mu F$ 。

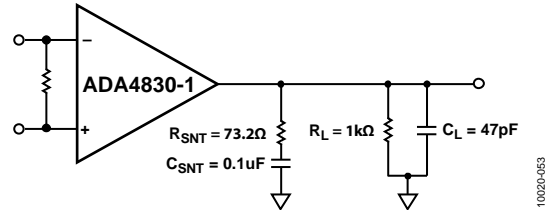


图37. R-C测试电路

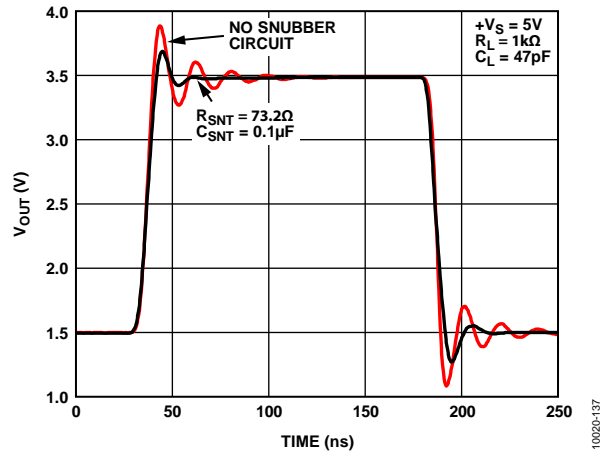


图38. 使用/未使用R-C缓冲电路时的脉冲响应

## 典型应用电路

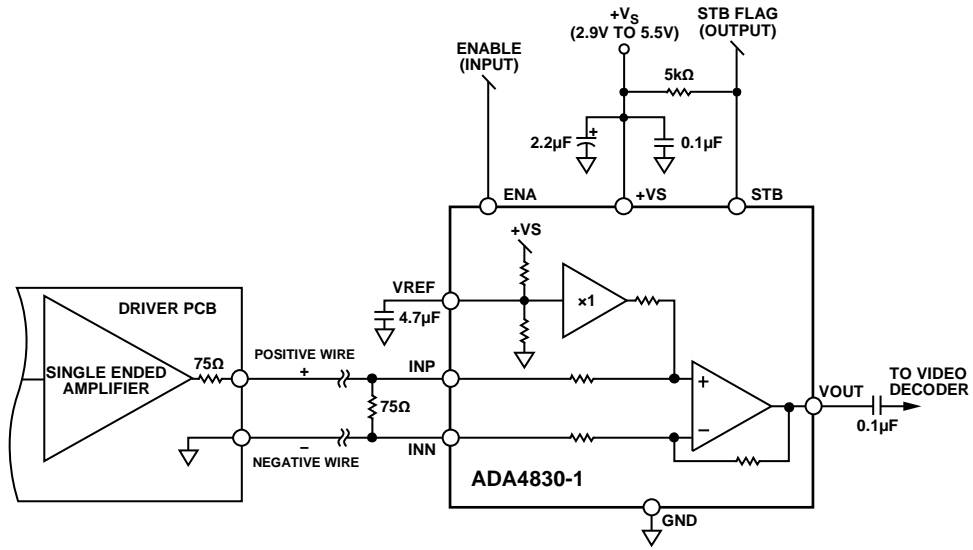


图39. 采用伪差分输入的典型应用

10020-038

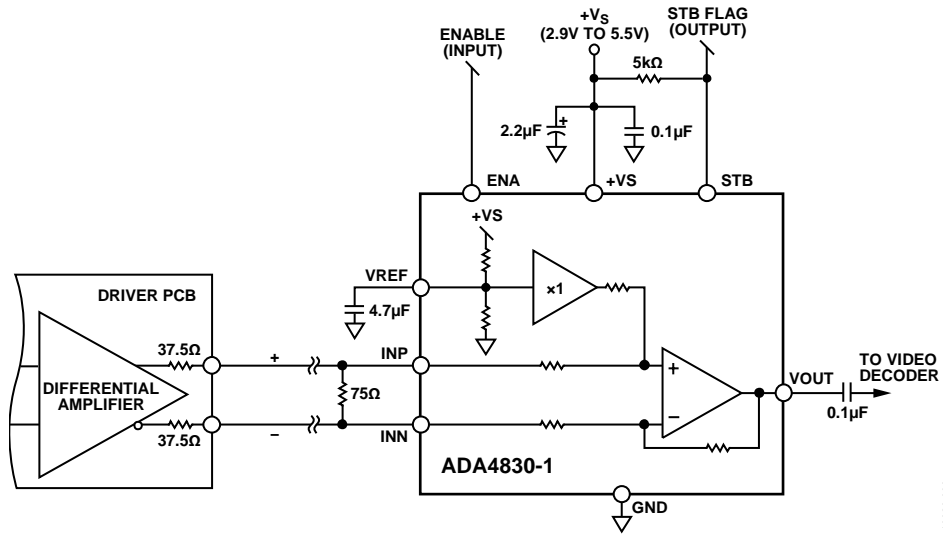


图40. 采用全差分输入的典型应用

10020-039

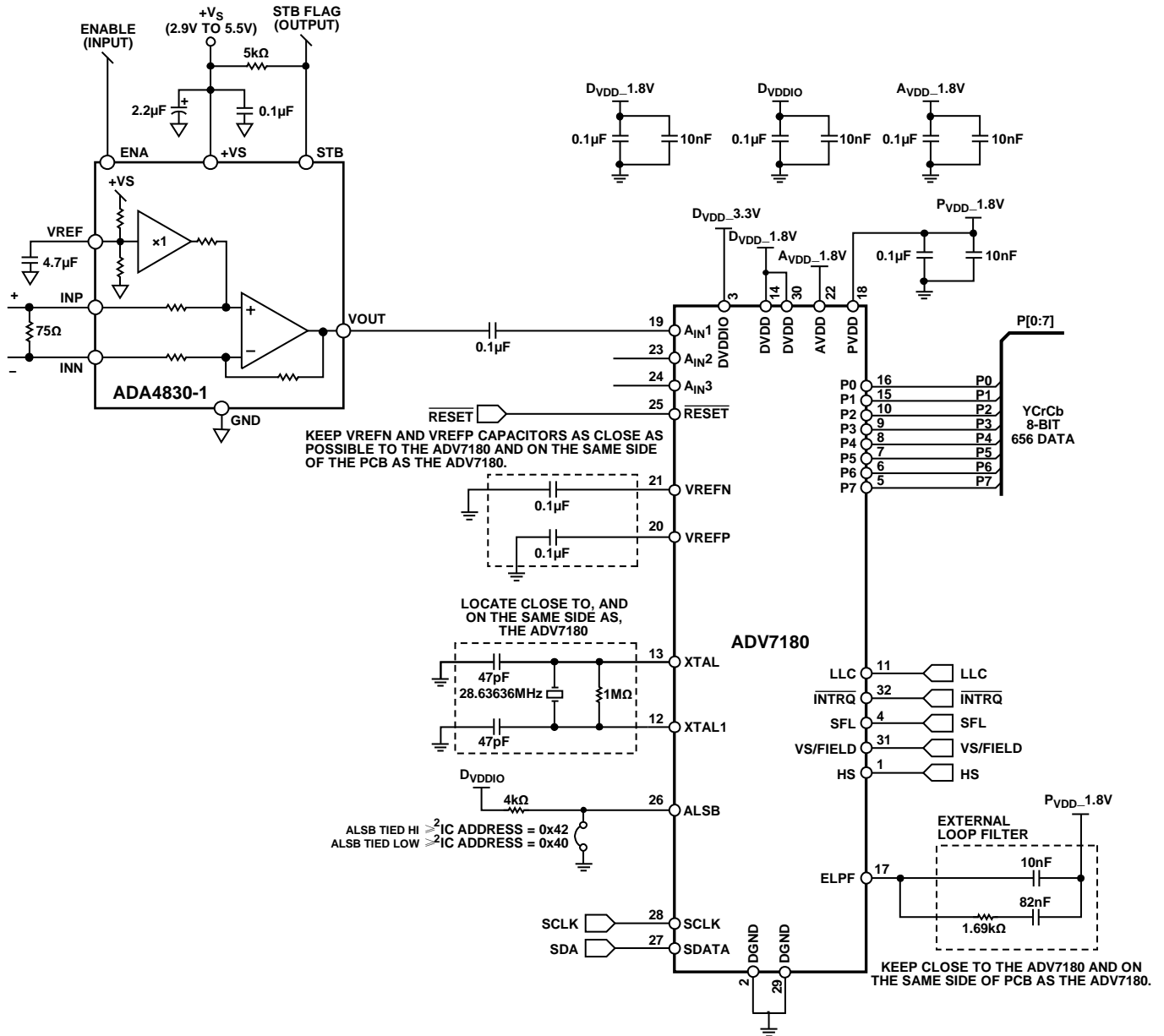


图41. ADA4830-1驱动ADV7180视频解码器

ADA4830-1和ADA4830-2是差分接收机，整体性能与所使用的发送机IC以及传输线路是交流耦合还是直流耦合无关。

ADA4830-1和ADA4830-2专为实现差分线路接收机而设计。图41的电路图显示ADA4830-1和ADV7180针对该功能进行配置时的详细原理图。信号接收的差异程度与源电路的普遍程度有关，电压通过0.50 V/V的衰减增益而精确重现。这是为了将视频信号保持在视频解码器的容许范围(通常为1 V p-p或更低)。

图14显示共模抑制比与频率的关系，低频时典型值为65 dB，支持在大共模噪声下恢复视频信号。高输入阻抗可让ADA4830-1和ADA4830-2成为低阻抗端之间的桥接放大器，此时负载可忽略不计。

# ADA4830-1/ADA4830-2

## 全直流耦合传输线路

ADA4830-1和ADA4830-2的宽输入共模范围和高输入阻抗适合全直流耦合传输线路应用——这些应用的驱动器和接收机的接地引脚电压值存在巨大差异。只要发射机和接收

机参考电平之间的电压差异在接收机的共模范围之内，则很少有电流流过，且图像质量理应不会下降。

图42显示使用低阻抗差分驱动器的全直流耦合传输配置实例。

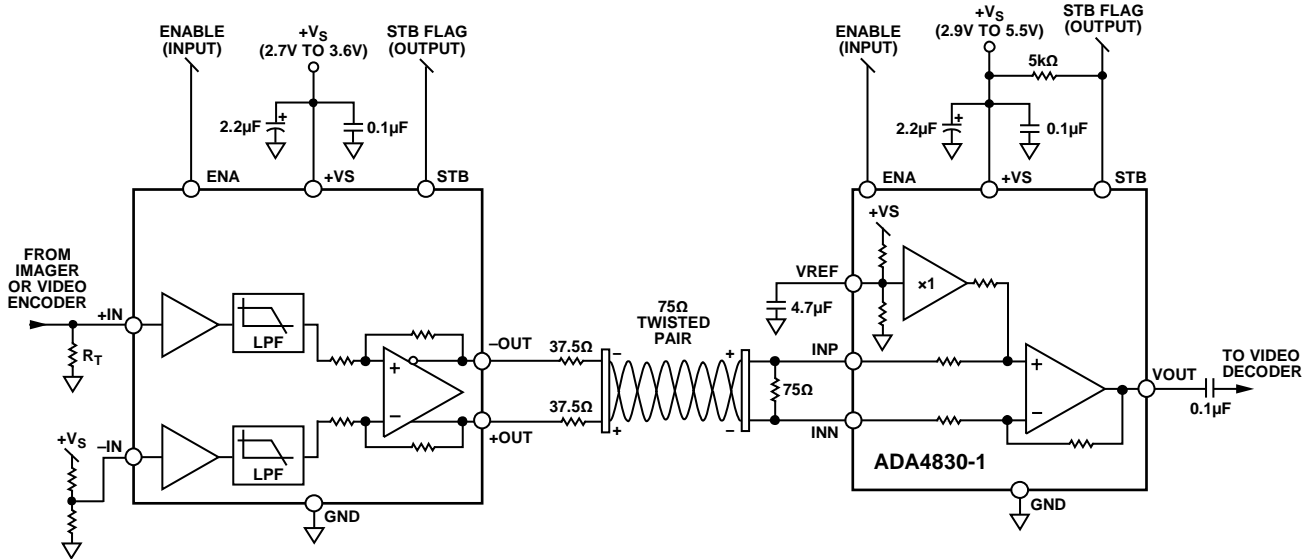
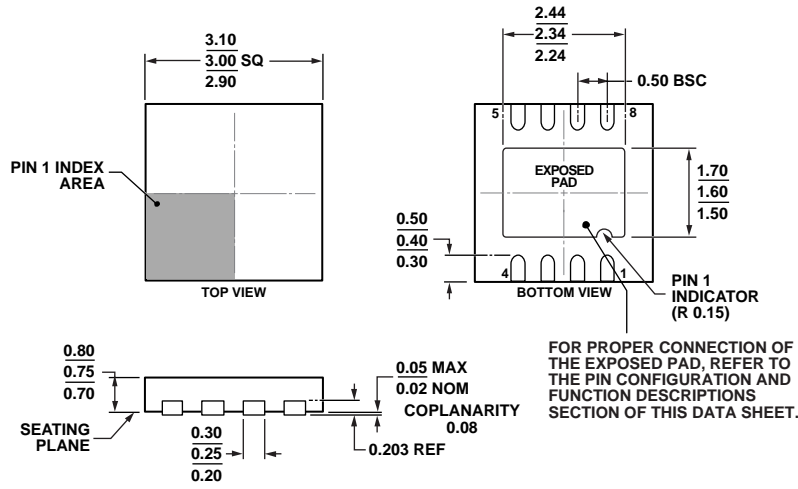


图42. 差分视频滤波驱动器和ADA4830-1差分放大器

10020-041

# 封装和订购信息

## 外形尺寸

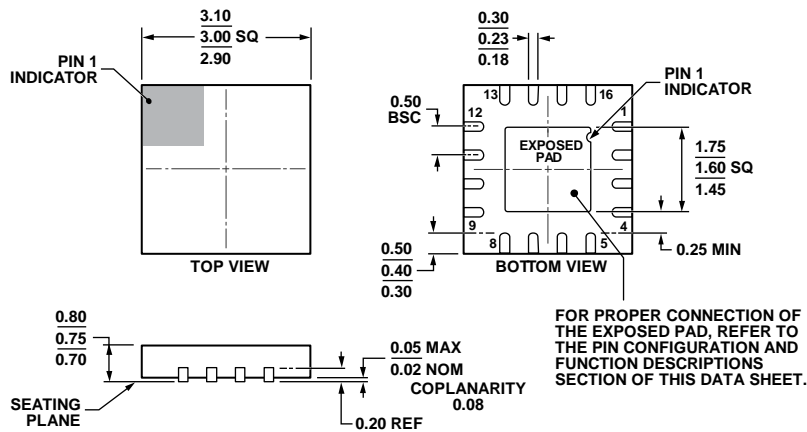


COMPLIANT TO JEDEC STANDARDS MO-229-WEED

图43. 8引脚引脚架构芯片级封装[LFCSP\_WD]  
3 mm x 3 mm, 超薄体, 双列引脚  
(CP-8-11) 图示尺寸单位: mm

01-24-2011-B

<sup>1</sup>Z = RoHS兼容器件



COMPLIANT TO JEDEC STANDARDS MO-220-WEED-6.

图44. 16引脚引脚架构芯片级封装[LFCSP\_WQ]  
3 mm x 3 mm超薄体  
(CP-16-22) 尺寸单位: mm

08-16-2010-E

## 订购指南

型号 <sup>1,2</sup>	温度范围	封装描述	封装选项	标识	订购数量
ADA4830-1BCP-EBZ		评估板			
ADA4830-1BCPZ-R7	-40°C至+125°C	8引脚引脚架构芯片级封装[LFCSP_WD]	CP-8-11	H30	1500
ADA4830-1WBCPZ-R7	-40°C至+125°C	8引脚引脚架构芯片级封装[LFCSP_WD]	CP-8-11	4H1	1500
ADA4830-1BCPZ-R2	-40°C至+125°C	8引脚引脚架构芯片级封装[LFCSP_WD]	CP-8-11	H30	250
ADA4830-2BCPZ-R7		16引脚引脚架构芯片级封装[LFCSP_WQ]	CP-16-22	H31	1500
ADA4830-2BCPZ-R2		16引脚引脚架构芯片级封装[LFCSP_WQ]	CP-16-22	H31	250
ADA4830-2WBCPZ-R7		16引脚引脚架构芯片级封装[LFCSP_WQ]	CP-16-22	4H2	1500

<sup>1</sup>Z = RoHS兼容器件

<sup>2</sup>W = 通过汽车应用认证。

# ADA4830-1/ADA4830-2

## 汽车应用级产品

ADA4830-1W和ADA4830-2W生产工艺受到严格控制，以满足汽车应用的质量和可靠性要求。请注意，车用型号的技术规格可能不同于商用型号；因此，设计人员应仔细阅读本数据手册的技术规格部分。只有显示为汽车应用级的产品才能用于汽车应用。欲了解特定产品的订购信息并获得这些型号的汽车可靠性报告，请联系当地ADI客户代表。