

特性

完全差分
 功耗极低并具有省电特性
 静态供电电流：2.6 mA (5 V)
 省电模式：450 μ A (5 V)
 高速
 大信号3 dB带宽：110 MHz (G = 1)
 压摆率：450 V/ μ s
 SFDR性能：12位 (500 kHz)
 快速建立时间：0.02%建立时间为100 ns
 低输入失调电压：最大 \pm 2.6 mV
 低输入失调电流：最大0.45 μ A
 差分输入和输出
 差分转差分或单端转差分工作
 轨到轨输出
 可调输出共模电压
 外部可调增益
 宽电源电压范围：2.7 V至12 V
 提供小型SOIC封装

应用

ADC驱动器
 便携式仪器仪表
 电池供电应用
 单端转差分转换器
 差分有源滤波器
 视频放大器
 电平转换器

概述

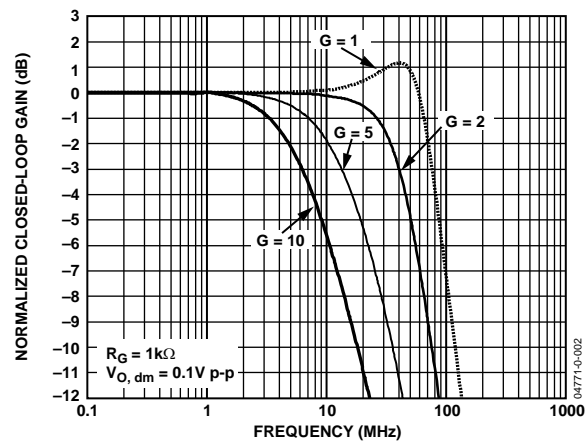
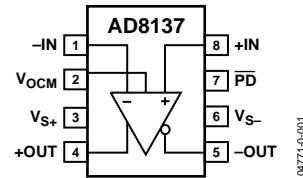
AD8137是一款低成本差分驱动器，提供轨到轨输出，非常适合在要求低功耗和低成本系统中驱动模数转换器(ADC)。它应用简便，内部共模反馈架构允许通过在一个引脚上施加电压来控制输出共模电压。内部反馈环路也可提供内在平衡的输出，并能抑制偶阶谐波失真产物。利用AD8137很容易实现完全差分和单端至差分增益配置。由四

个电阻组成的外部反馈网络决定放大器的闭环增益。省电特性对关键的低功耗应用很有利。

AD8137采用ADI公司专有的第二代XFCB工艺制造，可实现高性能和极低的功耗水平。

AD8137采用小型8引脚SOIC封装和3 mm \times 3 mm LFCSP封装。额定工作温度范围为 -40°C 至 $+125^{\circ}\text{C}$ 工业温度范围。

功能框图



Rev. D

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
 Tel: 781.329.4700 www.analog.com
 Fax: 781.461.3113 ©2004–2010 Analog Devices, Inc. All rights reserved.

技术规格

$V_S = \pm 5\text{ V}$, $V_{OCM} = 0\text{ V}$ (25°C, 差分增益 = 1, $R_{L, dm} = R_F = R_G = 1\text{ k}\Omega$, T_{MIN} 至 $T_{MAX} = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ (除非另有说明))。

表1

参数	条件	最小值	典型值	最大值	单位
差分输入性能					
动态性能					
-3 dB小信号带宽	$V_{o, dm} = 0.1\text{ V p-p}$	64	76		MHz
-3 dB大信号带宽	$V_{o, dm} = 2\text{ V p-p}$	79	110		MHz
压摆率	$V_{o, dm} = 2\text{ V}$ 步进		450		V/ μs
0.02%建立时间	$V_{o, dm} = 3.5\text{ V}$ 步进		100		ns
过驱恢复时间	$G = 2$, $V_{i, dm} = 12\text{ V p-p}$ 三角波		85		ns
噪声/谐波性能					
无杂散动态范围(SFDR)	$V_{o, dm} = 2\text{ V p-p}$, $f_C = 500\text{ kHz}$		90		dB
	$V_{o, dm} = 2\text{ V p-p}$, $f_C = 2\text{ MHz}$		76		dB
输入电压噪声	$f = 50\text{ kHz}$ 至 1 MHz		8.25		nV/ $\sqrt{\text{Hz}}$
输入电流噪声	$f = 50\text{ kHz}$ 至 1 MHz		1		pA/ $\sqrt{\text{Hz}}$
直流性能					
输入失调电压	$V_{ip} = V_{in} = V_{OCM} = 0\text{ V}$	-2.6	± 0.7	+2.6	mV
输入失调电压漂移	T_{MIN} 至 T_{MAX}		3		$\mu\text{V}/^\circ\text{C}$
输入偏置电流	T_{MIN} 至 T_{MAX}		0.5	1	μA
输入失调电流			0.1	0.45	μA
开环增益			91		dB
输入特性					
输入共模电压范围		-4		+4	V
输入电阻	差分		800		k Ω
	共模		400		k Ω
	共模		1.8		pF
输入电容					
共模抑制比(CMRR)	$\Delta V_{ICM} = \pm 1\text{ V}$	66	79		dB
输出特性					
输出电压摆幅	各单端输出, $R_{L, dm} = 1\text{ k}\Omega$	$V_{S-} + 0.55$		$V_{S+} - 0.55$	V
输出电流			20		mA
输出平衡误差	$f = 1\text{ MHz}$		-64		dB
V_{OCM} 至 $V_{o, cm}$ 性能					
V_{OCM} 动态性能					
-3 dB带宽	$V_{o, cm} = 0.1\text{ V p-p}$		58		MHz
压摆率	$V_{o, cm} = 0.5\text{ V p-p}$		63		V/ μs
增益		0.992	1.000	1.008	V/V
V_{OCM} 输入特性					
输入电压范围		-4		+4	V
输入电阻			35		k Ω
输入失调电压		-28	± 11	+28	mV
输入电压噪声	$f = 100\text{ kHz}$ 至 1 MHz		18		nV/ $\sqrt{\text{Hz}}$
输入偏置电流			0.3	1.1	μA
共模抑制比(CMRR)	$\Delta V_{o, dm} / \Delta V_{OCM}$, $\Delta V_{OCM} = \pm 0.5\text{ V}$	62	75		dB
电源					
工作范围		+2.7		± 6	V
静态电流			3.2	3.6	mA
静态电流, 禁用	省电模式 = 低		750	900	μA
电源抑制比(PSRR)	$\Delta V_S = \pm 1\text{ V}$	79	91		dB
$\overline{\text{PD}}$ 引脚					
阈值电压		$V_{S-} + 0.7$		$V_{S-} + 1.7$	V
输入电流	省电模式 = 高/低		150/210	170/240	μA
工作温度范围		-40		+125	$^\circ\text{C}$

AD8137

$V_S = \pm 5\text{ V}$, $V_{OCM} = 2.5\text{ V}$ (25°C, 差分增益 = 1, $R_{L, dm} = R_F = R_G = 1\text{ k}\Omega$, T_{MIN} 至 $T_{MAX} = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ (除非另有说明))。

表2

参数	条件	最小值	典型值	最大值	单位
差分输入性能					
动态性能					
-3 dB小信号带宽	$V_{O, dm} = 0.1\text{ V p-p}$	63	75		MHz
-3 dB大信号带宽	$V_{O, dm} = 2\text{ V p-p}$	76	107		MHz
压摆率	$V_{O, dm} = 2\text{ V 步进}$		375		V/ μs
0.02%建立时间	$V_{O, dm} = 3.5\text{ V 步进}$		110		ns
过驱恢复时间	$G = 2, V_{I, dm} = 7\text{ V p-p 三角波}$		90		ns
噪声/谐波性能					
无杂散动态范围 (SFDR)	$V_{O, dm} = 2\text{ V p-p}, f_C = 500\text{ kHz}$		89		dB
	$V_{O, dm} = 2\text{ V p-p}, f_C = 2\text{ MHz}$		73		dB
输入电压噪声	$f = 50\text{ kHz 至 } 1\text{ MHz}$		8.25		nV/ $\sqrt{\text{Hz}}$
输入电流噪声	$f = 50\text{ kHz 至 } 1\text{ MHz}$		1		pA/ $\sqrt{\text{Hz}}$
直流性能					
输入失调电压	$V_{IP} = V_{IN} = V_{OCM} = 0\text{ V}$	-2.7	± 0.7	+2.7	mV
输入失调电压漂移	T_{MIN} 至 T_{MAX}		3		$\mu\text{V}/^\circ\text{C}$
输入偏置电流	T_{MIN} 至 T_{MAX}		0.5	0.9	μA
输入失调电流			0.1	0.45	μA
开环增益			89		dB
输入特性					
输入共模电压范围		1		4	V
输入电阻	差分		800		k Ω
	共模		400		k Ω
	共模		1.8		pF
输入电容					
共模抑制比(CMRR)	$\Delta V_{ICM} = \pm 1\text{ V}$	64	90		dB
输出特性					
输出电压摆幅	各单端输出, $R_{L, dm} = 1\text{ k}\Omega$	$V_{S-} + 0.45$		$V_{S+} - 0.45$	V
输出电流			20		mA
输出平衡误差	$f = 1\text{ MHz}$		-64		dB
V_{OCM} 至 $V_{O, cm}$ 性能					
V_{OCM} 动态性能					
-3 dB带宽	$V_{O, cm} = 0.1\text{ V p-p}$		60		MHz
压摆率	$V_{O, cm} = 0.5\text{ V p-p}$		61		V/ μs
增益		0.980	1.000	1.020	V/V
V_{OCM} 输入特性					
输入电压范围		1		4	V
输入电阻			35		k Ω
输入失调电压		-25	± 7.5	+25	mV
输入电压噪声	$f = 100\text{ kHz 至 } 5\text{ MHz}$		18		nV/ $\sqrt{\text{Hz}}$
输入偏置电流			0.25	0.9	μA
共模抑制比 (CMRR)	$\Delta V_{O, dm} / \Delta V_{OCM}, \Delta V_{OCM} = \pm 0.5\text{ V}$	62	75		dB
电源					
工作范围		+2.7		± 6	V
静态电流			2.6	2.8	mA
静态电流, 禁用	省电模式=低		450	600	μA
电源抑制比 (PSRR)	$\Delta V_S = \pm 1\text{ V}$	79	91		dB
PD引脚					
阈值电压		$V_{S-} + 0.7$		$V_{S-} + 1.5$	V
输入电流	省电模式=高/低		50/110	60/120	μA
工作温度范围		-40		+125	$^\circ\text{C}$

$V_S = \pm 3\text{ V}$, $V_{OCM} = 1.5\text{ V}$ (25°C, 差分增益 = 1, $R_{L, dm} = R_F = R_G = 1\text{ k}\Omega$, T_{MIN} 至 $T_{MAX} = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ (除非另有说明))。

表3

参数	条件	最小值	典型值	最大值	单位
差分输入性能					
动态性能					
-3 dB小信号带宽	$V_{O, dm} = 0.1\text{ V p-p}$	61	73		MHz
-3 dB大信号带宽	$V_{O, dm} = 2\text{ V p-p}$	62	93		MHz
压摆率	$V_{O, dm} = 2\text{ V}$ 步进		340		V/ μs
0.02%建立时间	$V_{O, dm} = 3.5\text{ V}$ 步进		110		ns
过驱恢复时间	$G = 2$, $V_{l, dm} = 5\text{ V p-p}$ 三角波		100		ns
噪声/谐波性能					
无杂散动态范围(SFDR)	$V_{O, dm} = 2\text{ V p-p}$, $f_c = 500\text{ kHz}$		89		dB
	$V_{O, dm} = 2\text{ V p-p}$, $f_c = 2\text{ MHz}$		71		dB
输入电压噪声	$f = 50\text{ kHz}$ 至 1 MHz		8.25		nV/ $\sqrt{\text{Hz}}$
输入电流噪声	$f = 50\text{ kHz}$ 至 1 MHz		1		pA/ $\sqrt{\text{Hz}}$
直流性能					
输入失调电压	$V_{IP} = V_{IN} = V_{OCM} = 0\text{ V}$	-2.75	± 0.7	+2.75	mV
输入失调电压漂移	T_{MIN} 至 T_{MAX}		3		$\mu\text{V}/^\circ\text{C}$
输入偏置电流	T_{MIN} 至 T_{MAX}		0.5	0.9	μA
输入失调电流			0.1	0.4	μA
开环增益			87		dB
输入特性					
输入共模电压范围		1		2	V
输入电阻	差分		800		k Ω
	共模		400		k Ω
输入电容	共模		1.8		pF
共模抑制比(CMRR)	$\Delta V_{ICM} = \pm 1\text{ V}$	64	80		dB
输出特性					
输出电压摆幅	各单端输出, $R_{L, dm} = 1\text{ k}\Omega$	$V_{S-} + 0.37$		$V_{S+} - 0.37$	V
输出电流			20		mA
输出平衡误差	$f = 1\text{ MHz}$		-64		dB
V_{OCM} 至 $V_{O, cm}$ 性能					
V_{OCM} 动态性能					
-3 dB带宽	$V_{O, cm} = 0.1\text{ V p-p}$		61		MHz
压摆率	$V_{O, cm} = 0.5\text{ V p-p}$		59		V/ μs
增益		0.96	1.00	1.04	V/V
V_{OCM} 输入特性					
输入电压范围		1.0		2.0	V
输入电阻			35		k Ω
输入失调电压		-25	± 5.5	+25	mV
输入电压噪声	$f = 100\text{ kHz}$ 至 5 MHz		18		nV/ $\sqrt{\text{Hz}}$
输入偏置电流			0.3	0.7	μA
共模抑制比(CMRR)	$\Delta V_{O, dm} / \Delta V_{OCM}$, $\Delta V_{OCM} = \pm 0.5\text{ V}$	62	74		dB
电源					
工作范围		+2.7		± 6	V
静态电流			2.3	2.5	mA
静态电流, 禁用	省电模式 = 低		345	460	μA
电源抑制比(PSRR)	$\Delta V_S = \pm 1\text{ V}$	78	90		dB
$\overline{\text{PD}}$ 引脚					
阈值电压		$V_{S-} + 0.7$		$V_{S-} + 1.5$	V
输入电流	省电模式 = 高/低		8/65	10/70	μA
工作温度范围		-40		+125	$^\circ\text{C}$

绝对最大额定值

表4

参数	额定值
电源电压	12 V
V_{OCM}	V_S+ 至 V_S-
功耗	见图3
输入共模电压	V_S+ 至 V_S-
存储温度范围	-65°C至+125°C
工作温度范围	-40°C至+125°C
引脚温度(焊接, 10秒)	300°C
结温	150°C

注意, 超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值, 不涉及器件在这些或任何其他条件下超出本技术规格指标的功能性操作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

热阻

θ_{JA} 针对最差条件, 即在静止空气中焊接在电路板上的器件。

表5. 热阻

封装类型	θ_{JA}	θ_{JC}	单位
8引脚SOIC/2层	157	56	°C/W
8引脚SOIC/4层	125	56	°C/W
8引脚LFCSP/4层	70	56	°C/W

最大功耗

AD8137封装内的最大安全功耗受限于相应的芯片结温(T_J)的升高情况。达到150°C左右的玻璃化转变温度时, 塑料的特性会发生改变。即使只是暂时超过这一温度限值也有可能改变封装对芯片作用的应力, 从而永久性地转变AD8137的参数性能。长时间超过175°C的结温会导致芯片器件出现变化, 因而可能造成故障。

封装的功耗(P_D)为静态功耗与封装中所有输出的负载驱动所导致的功耗之和, 而静态功耗则为电源引脚之间的电压(V_S)乘以静态电流(I_S)之积。负载电流由流至负载的差分电流和共模电流构成, 同时包括流经外部反馈网络和内部共模反馈环路的电流。共模反馈环路中使用的内部电阻抽头在输出端应用一个1 kΩ的差分负载。处理交流信号时, 应考虑RMS输出电压。

气流会降低 θ_{JA} 。此外, 更多金属直接与金属走线的封装引脚、通孔、地和电源层接触, 这同样可降低 θ_{JA} 。

图3所示为在JEDEC标准4层板上, 8引脚SOIC(125°C/W)和8引脚LFCSP ($\theta_{JA} = 70^\circ\text{C/W}$) 两种封装的内部最大安全功耗与环境温度的关系。

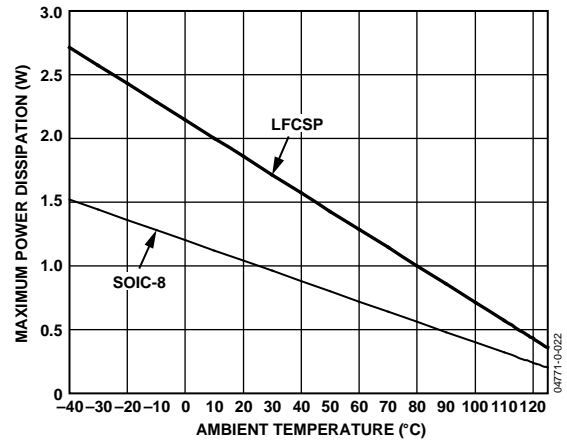


图3. 4层板最大功耗与环境温度的关系

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路, 但在遇到高能量ESD时, 器件可能会损坏。因此, 应当采取适当的ESD防范措施, 以避免器件性能下降或功能丧失。

引脚配置和功能描述

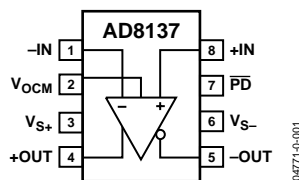


Figure 4. Pin Configuration

图4. 引脚配置

表6. 引脚功能描述

引脚编号	引脚名称	描述
1	-IN	反相输入。
2	V _{OCM}	一个内部反馈环路驱动输出共模电压，使其等于应用于V _{OCM} 引脚的电压，但放大器需保持线性工作模式。
3	V _{S+}	正电源电压。
4	+OUT	差分输出的正极。
5	-OUT	差分输出的负极。
6	V _{S-}	负电源电压。
7	$\overline{\text{PD}}$	省电。
8	+IN	同相输入。
	EPAD	裸露焊盘可以连接至接地层或电源层。

典型工作特性

除非另有说明, 差分增益 = 1, $R_G = R_F = R_{L, dm} = 1\text{ k}\Omega$, $V_S = 5\text{ V}$, $T_A = 25^\circ\text{C}$, $V_{OCM} = 2.5\text{ V}$ 。有关术语定义, 请参看图60中的基本测试电路。

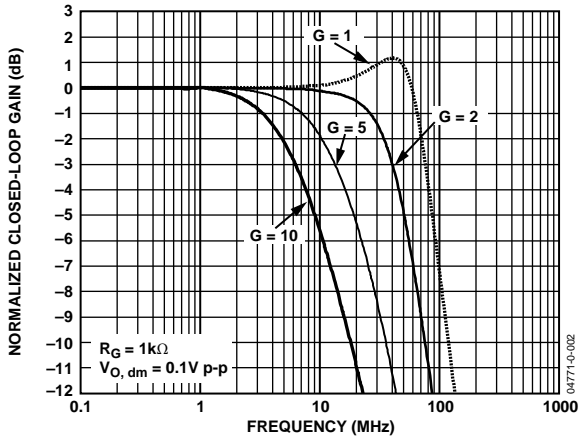


图5. 不同增益下的小信号频率响应

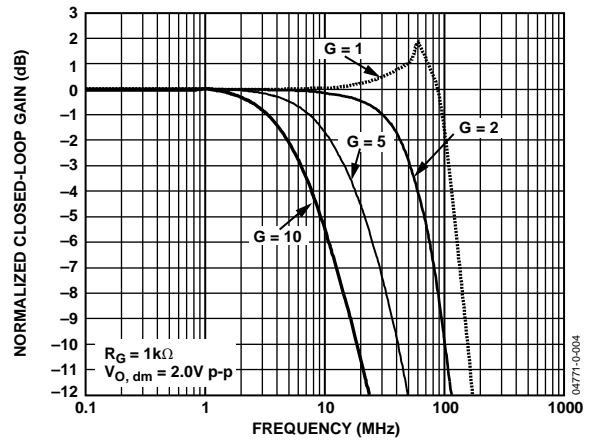


图8. 不同增益下的大信号频率响应

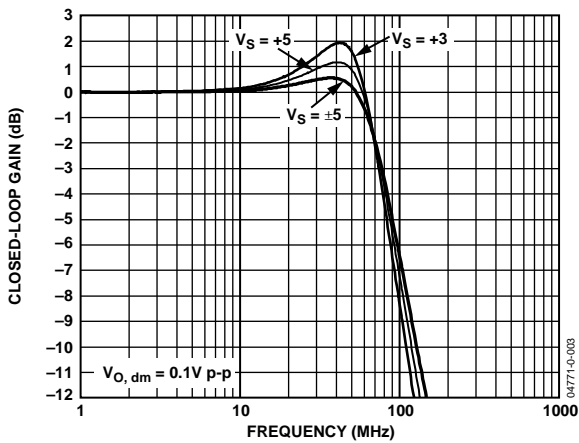


图6. 不同电源下的小信号频率响应

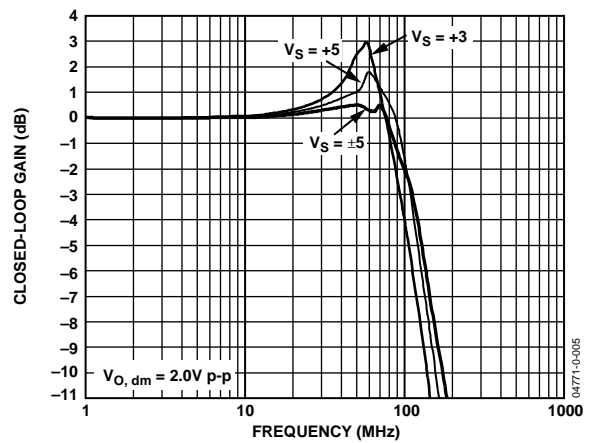


图9. 不同电源下的大信号频率响应

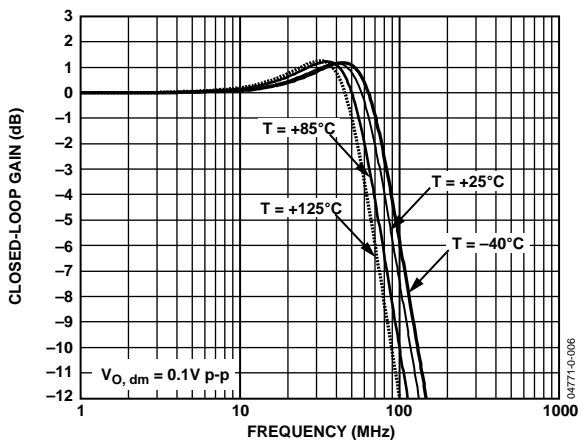


图7. 不同温度下的小信号频率响应

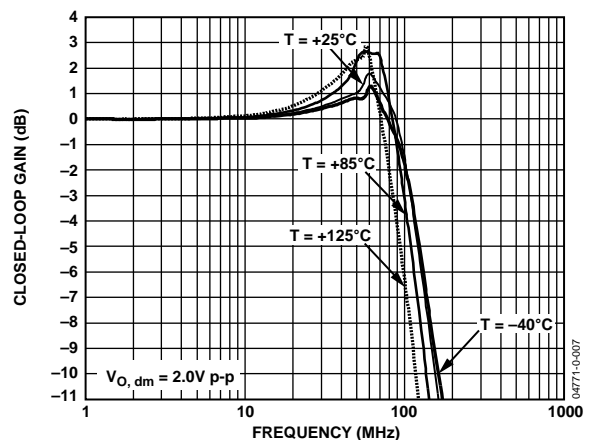


图10. 不同温度下的大信号频率响应

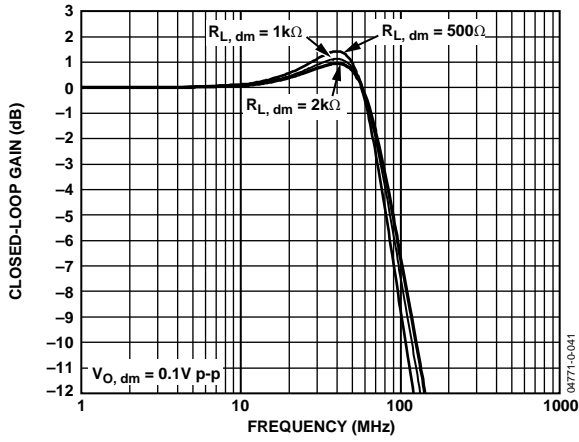


图11. 不同负载下的小信号频率响应

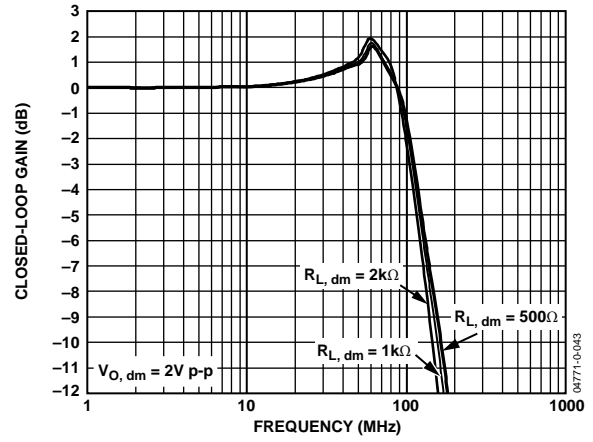


图14. 不同负载下的大信号频率响应

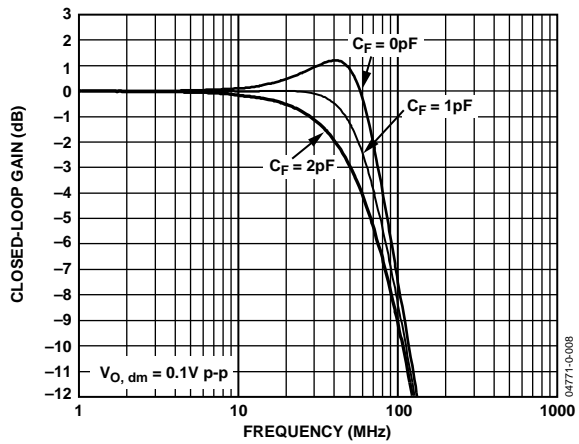


图12. 不同CF下的小信号频率响应

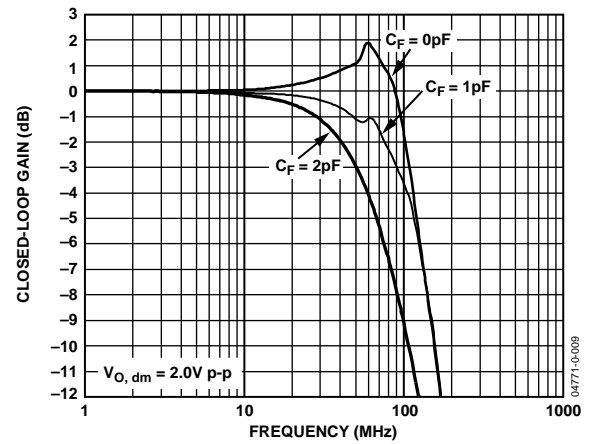


图15. 不同CF下的大信号频率响应

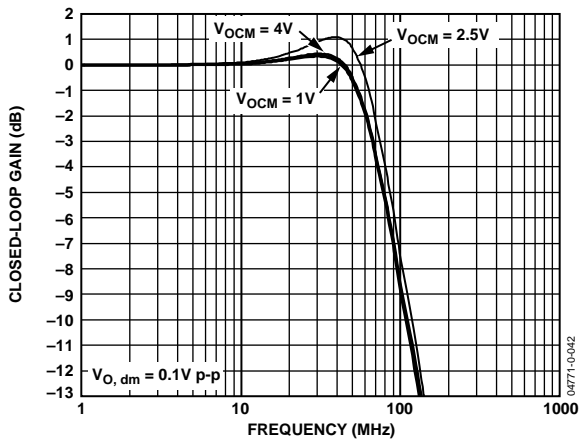


图13. 不同VOCM下的小信号频率响应

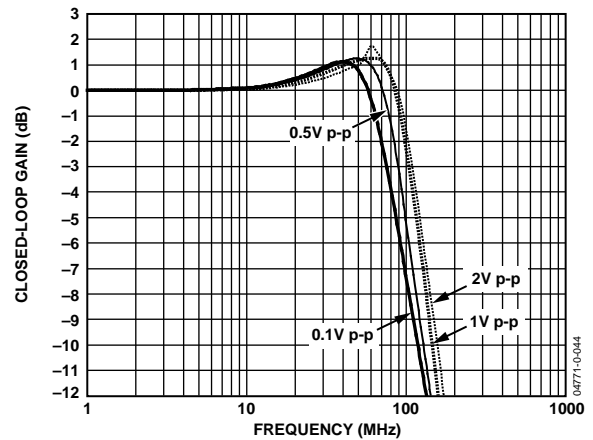


图16. 不同输出幅度下的频率响应

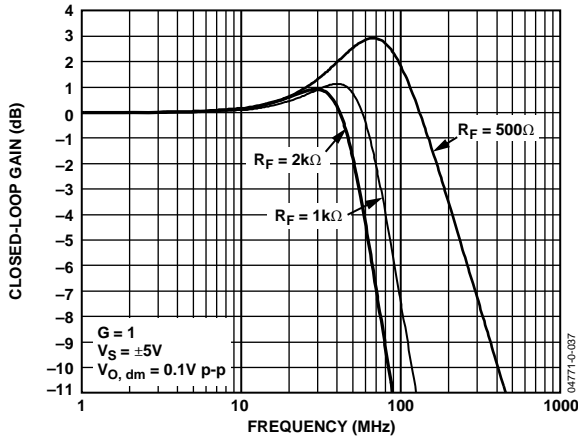


图17. 不同 R_F 下的小信号频率响应

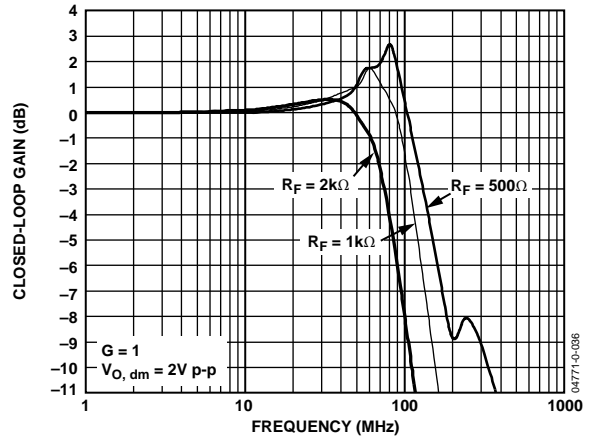


图20. 不同 R_F 下的大信号频率响应

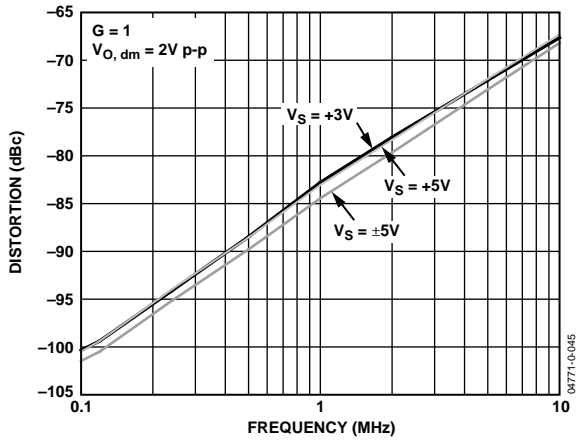


图18. 第二谐波失真与频率和电源电压的关系

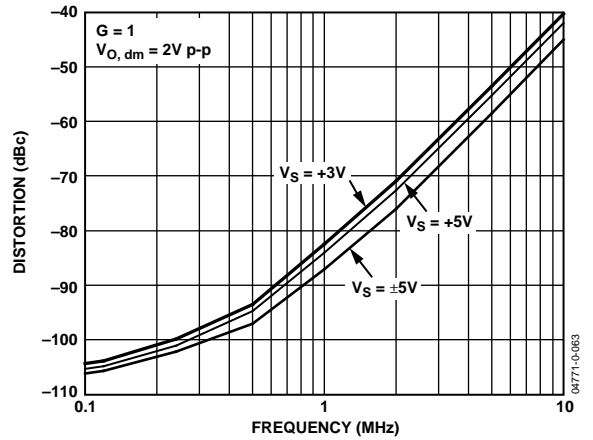


图21. 第三谐波失真与频率和电源电压的关系

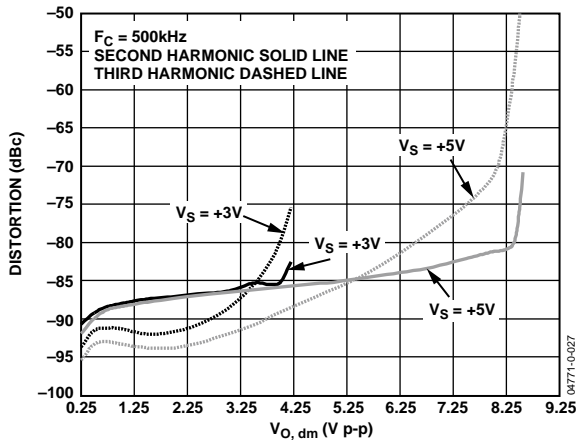


图19. 谐波失真与输出幅度和电源的关系, $F_C = 500 \text{ kHz}$

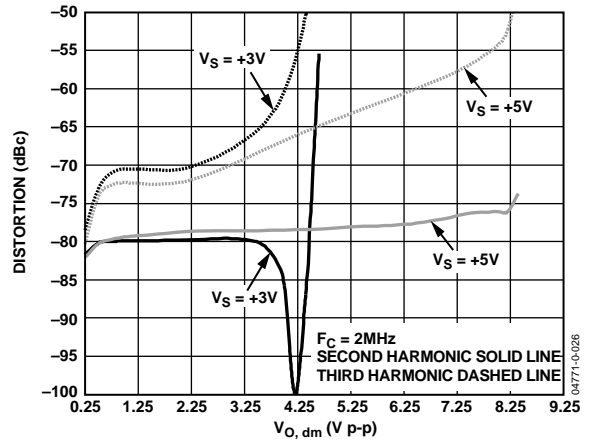


图22. 谐波失真与输出幅度和电源的关系, $F_C = 2 \text{ MHz}$

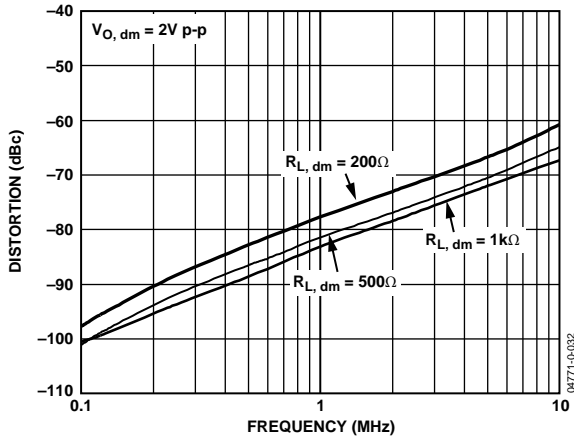


图23. 不同负载下的第二谐波失真

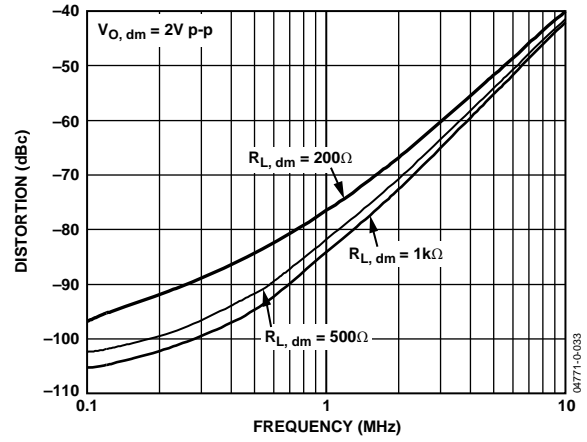


图26. 不同负载下的第三谐波失真

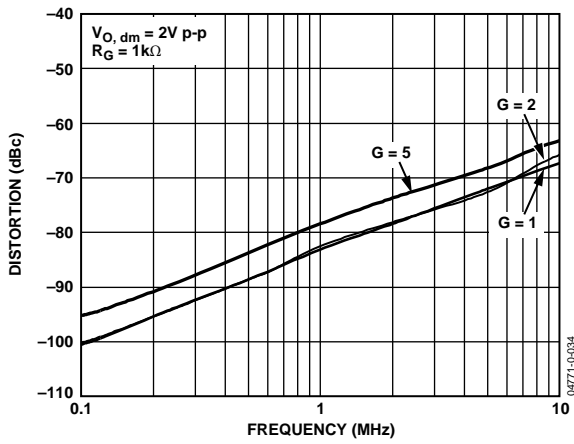


图24. 不同增益下的第二谐波失真

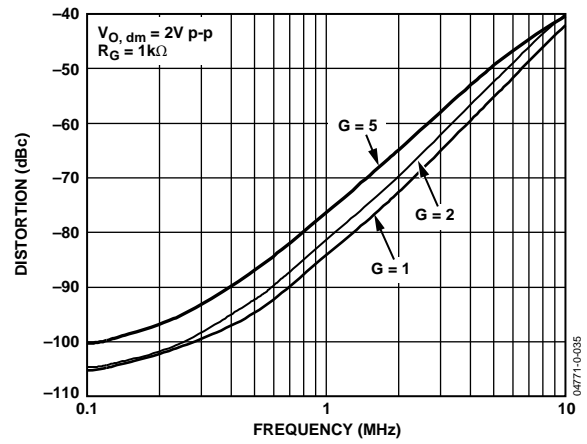


图27. 不同增益下的第三谐波失真

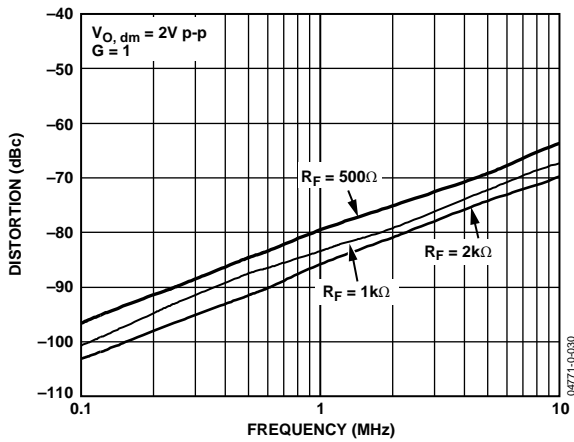


图25. 不同 R_F 下的第二谐波失真

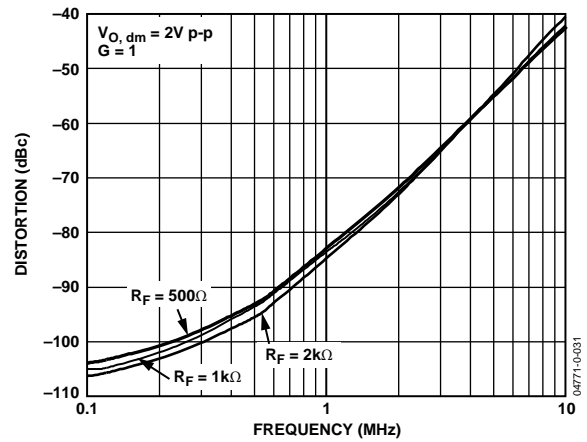


图28. 不同 R_F 下的第三谐波失真

AD8137

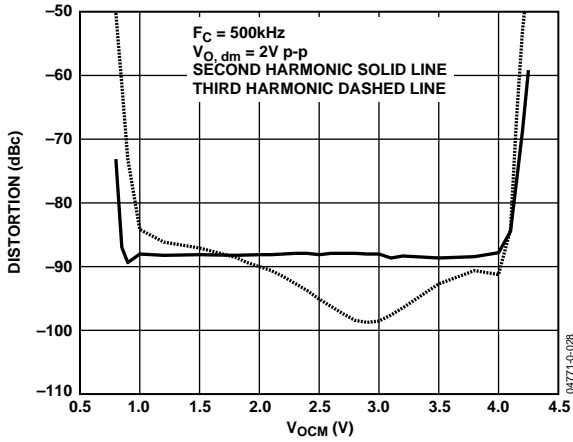


图29. 谐波失真与 V_{OCM} 的关系, $V_S = 5\text{V}$

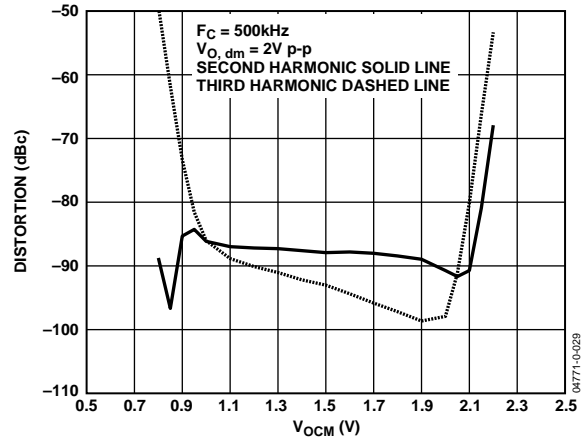


图32. 谐波失真与 V_{OCM} 的关系, $V_S = 3\text{V}$

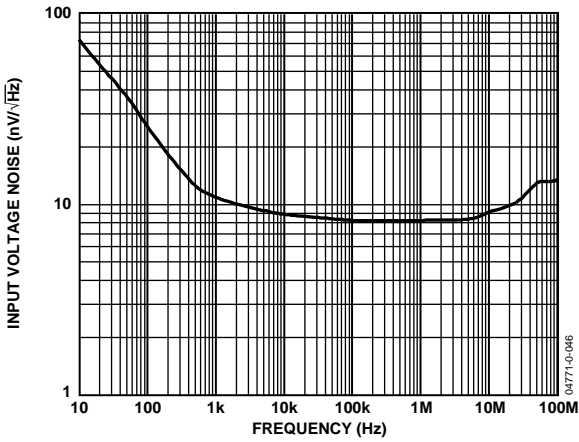


图30. 输入电压噪声与频率的关系

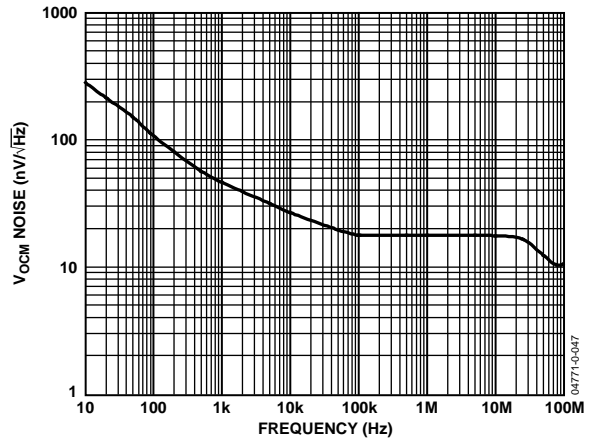


图33. V_{OCM} 电压噪声与频率的关系

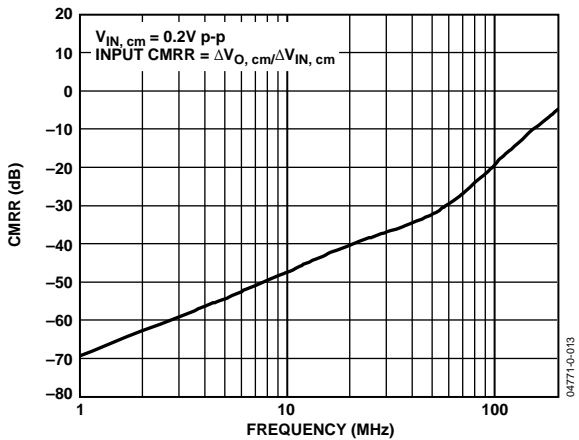


图31. CMRR与频率的关系

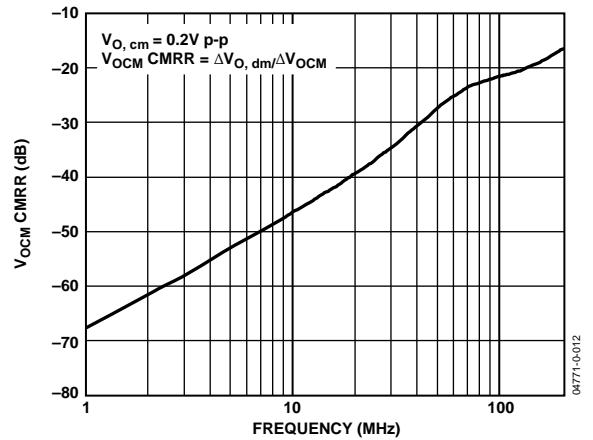


图34. V_{OCM} CMRR与频率的关系

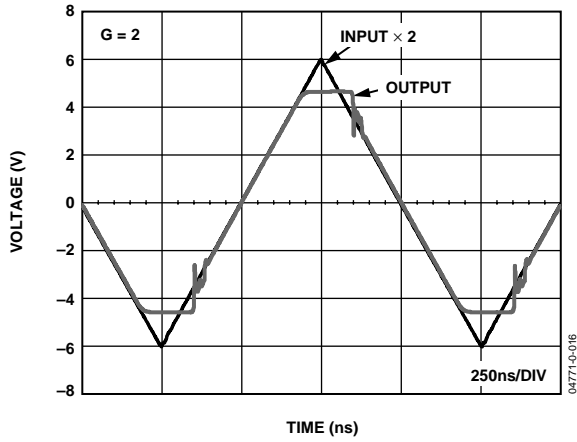


图 35. 过驱恢复

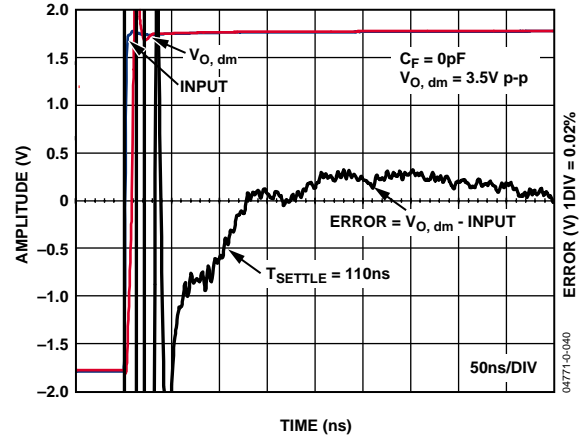


图38. 建立时间 (0.02%)

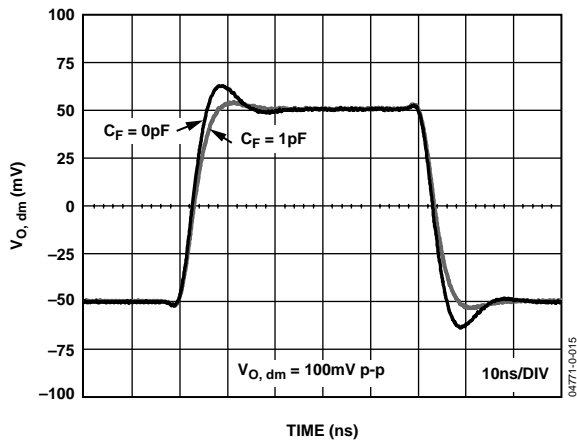


图36. 不同反馈电容下的小信号瞬态响应

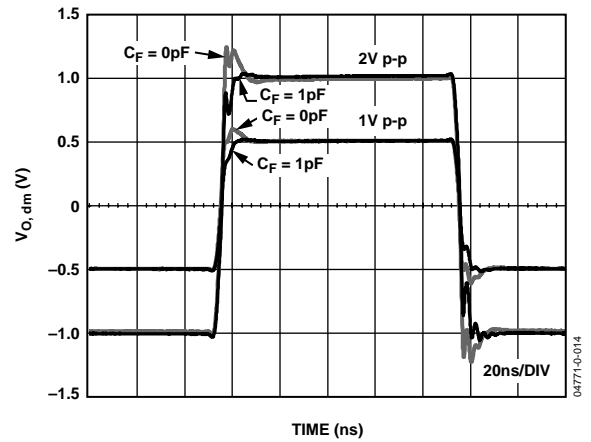


图39. 不同反馈电容下的大信号瞬态响应

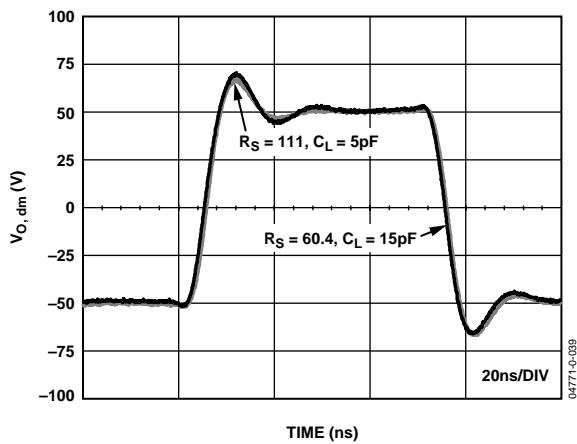


图37. 不同容性负载下的小信号瞬态响应

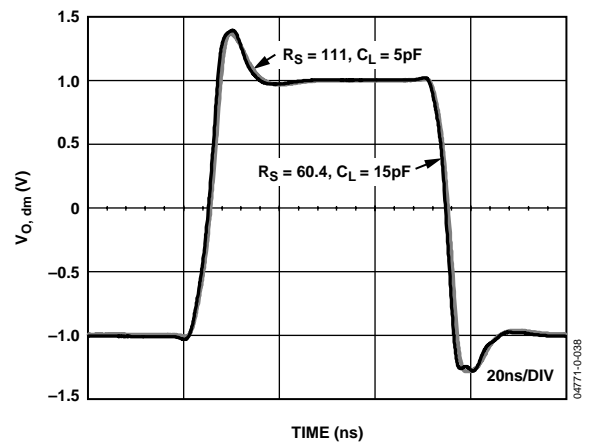


图40. 不同容性负载下的大信号瞬态响应

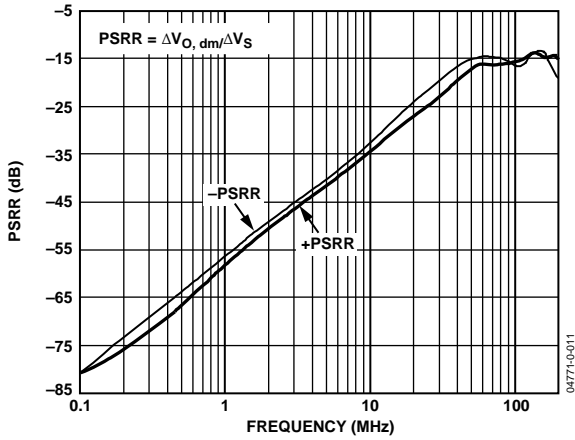


图41. PSRR与频率的关系

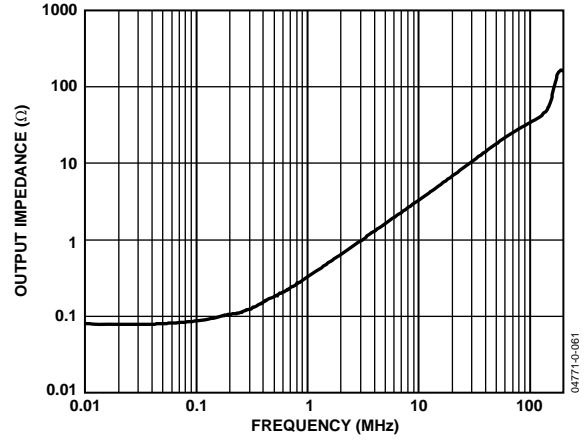


图44. 单端输出阻抗与频率的关系

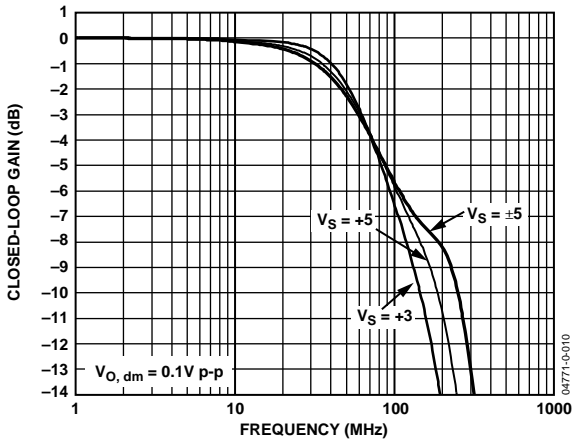


图42. 不同电源电压下的VOCM小信号频率响应

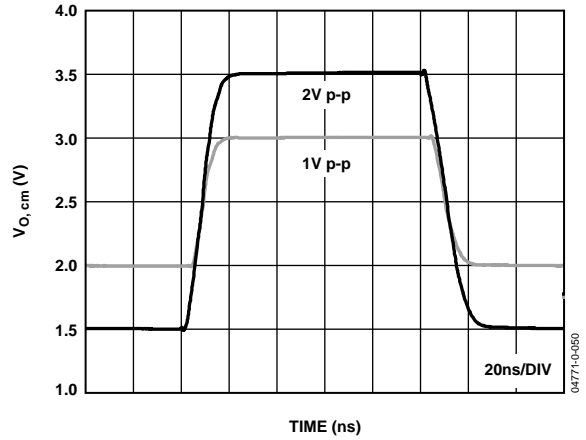


图45. V_{OCM} 大信号瞬态响应

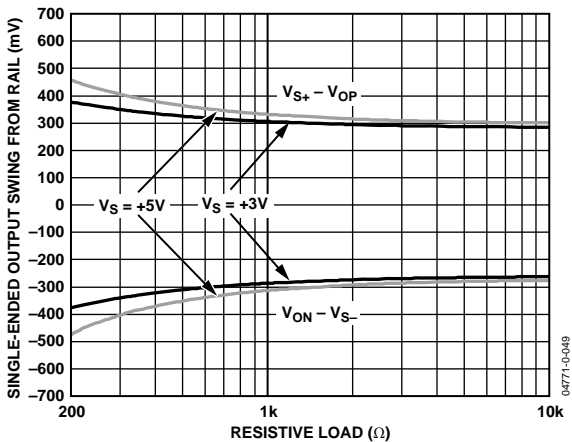


图43. 输出饱和电压与输出负载的关系

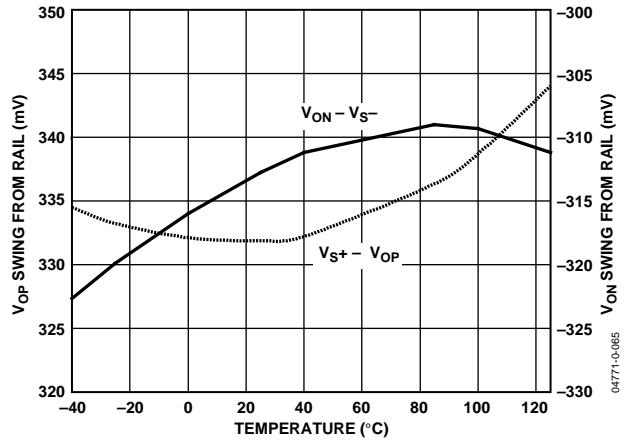


图46. 输出饱和电压与温度的关系

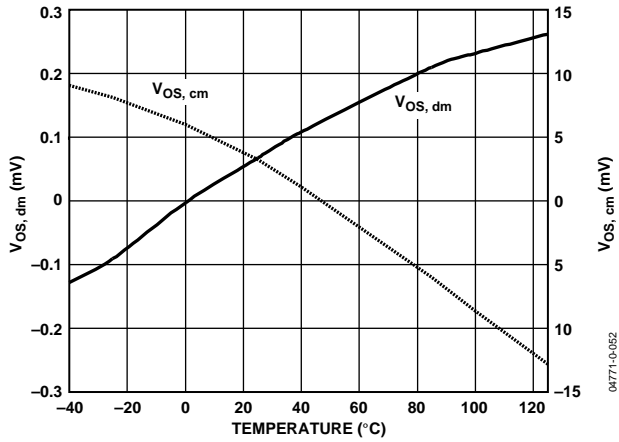


图47. 失调电压与温度的关系

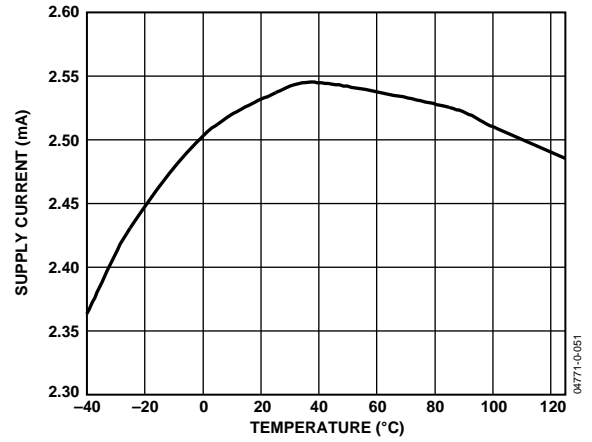


图50. 电源电流与温度的关系

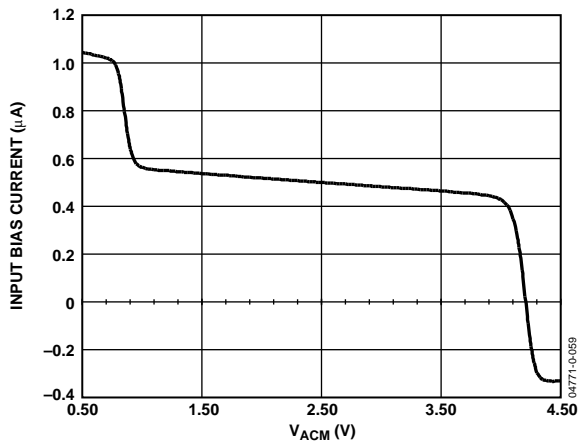


图48. 输入偏置电流与输入共模电压的关系

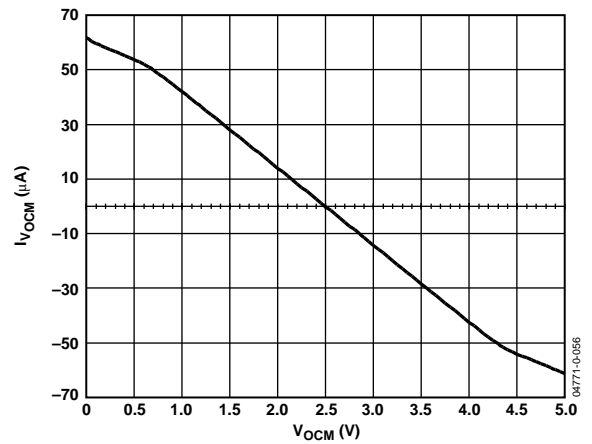


图51. V_{OCM} 偏置电流与 V_{OCM} 输入电压的关系

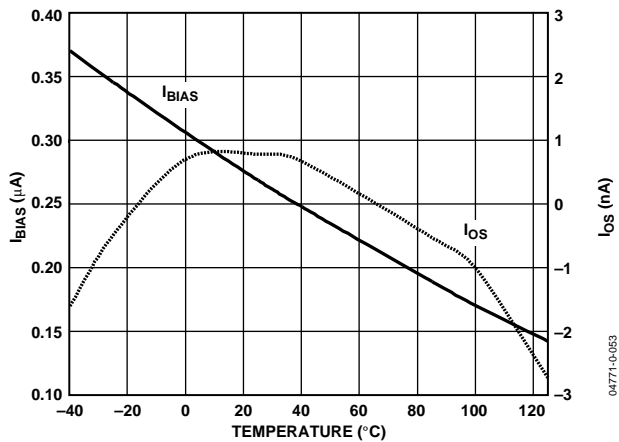


图49. 输入偏置和失调电流与温度的关系

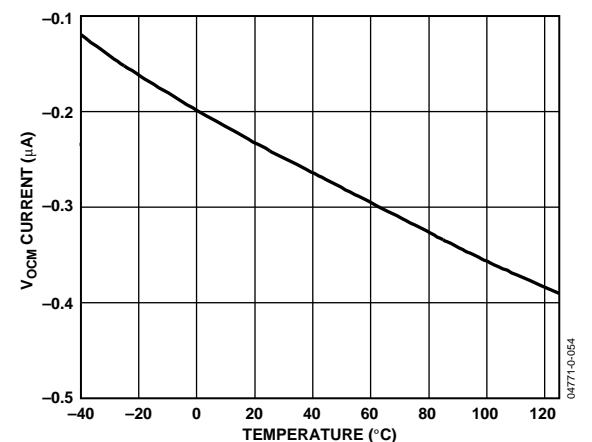


图52. V_{OCM} 偏置电流与温度的关系

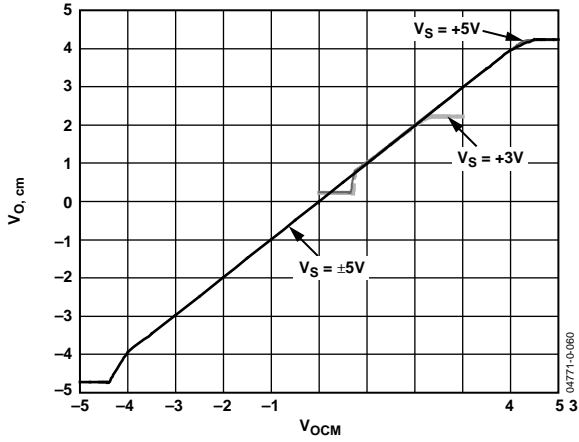


图53. $V_{O,cm}$ 与 V_{OCM} 输入电压的关系

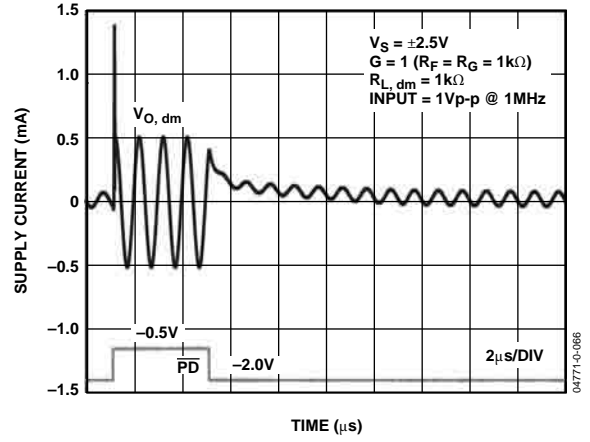


图56. 省电模式下的瞬态响应

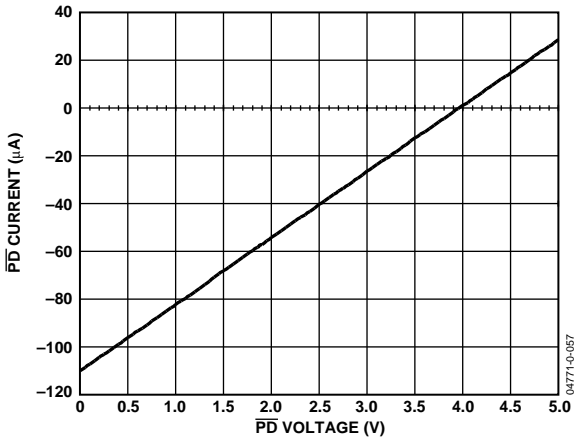


图54. \overline{PD} 电流与 \overline{PD} 电压的关系

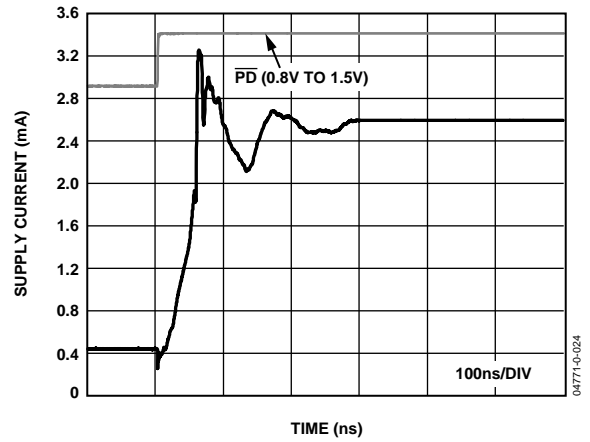


图57. 省电模式下的开启时间

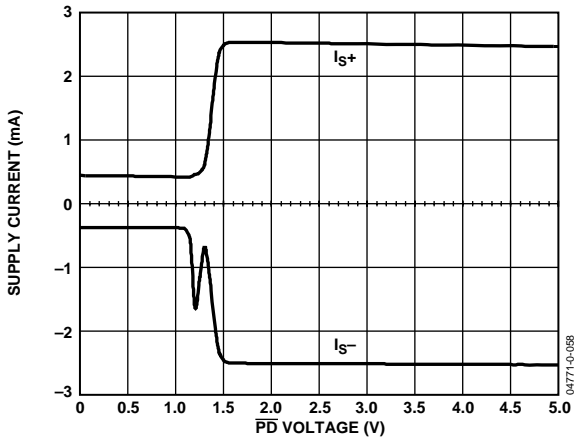


图55. 电源电流与 \overline{PD} 电压的关系

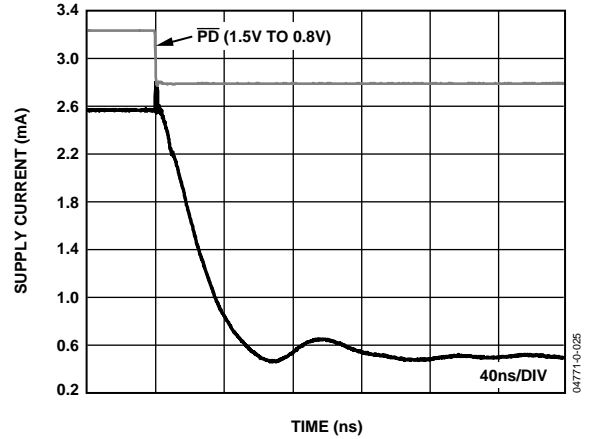


图58. 省电模式下的关闭时间

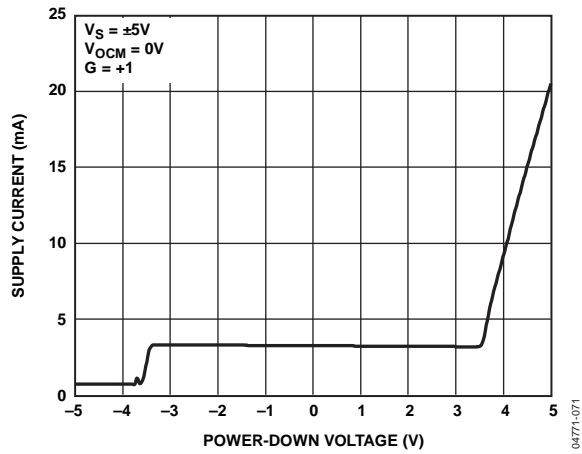


图59. 电源电流与省电模式电压的关系

测试电路

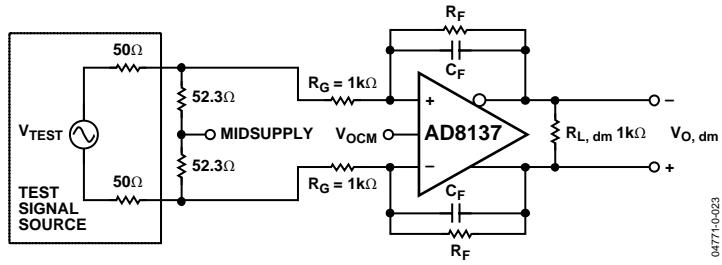


图60. 基本测试电路

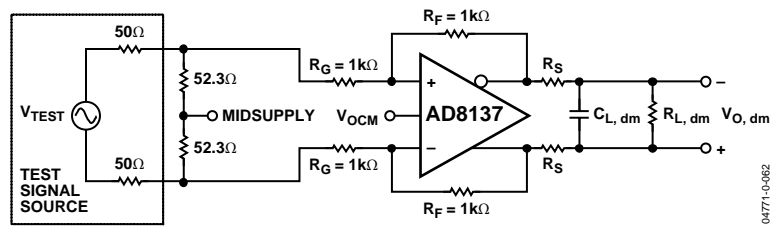


图61. 容性负载测试电路, $G = 1$

工作原理

AD8137是一款低功耗、低成本、全差分电压反馈放大器，具有轨到轨输出级、带有内生共模基准电压的共模电路和偏置关断电路。该放大器用两个反馈环路，来分开控制差分反馈和共模反馈。差分增益通过外部电阻进行设置，与传统放大器一样；输出共模电压则通过一个内部反馈环路设定，该环路由外部 V_{OCM} 输入控制。这种架构利于任意设定输出共模电压水平，而不影响放大器的差分增益。

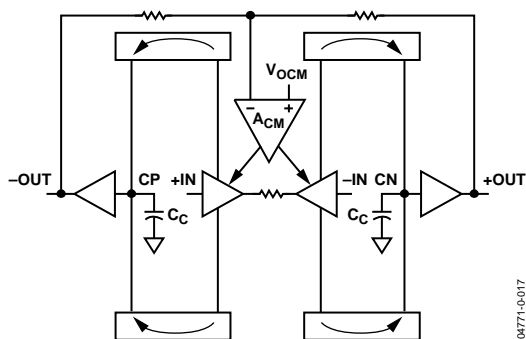


图62. 功能框图

从图62可以看出，输入跨导级为一个H桥，其输出电流被映射到高阻抗节点CP和CN上。输出部分采用传统的H桥驱动电路，利用共用的发射极器件来驱动+OUT和-OUT节点。放大器的3 dB点定义为

$$BW = \frac{g_m}{2\pi \times C_C}$$

其中：

g_m 为输入级的跨导。

C_C 为CP/CN节点(电容CP和CN匹配良好)的总电容。

对于AD8137，输入级 g_m 为 ~ 1 mA/V，电容 C_C 为3.5 pF，使放大器的交越频率设定为41 MHz。这一频率一般确定了放大器的单位增益带宽，但在AD8137的情况下，闭环带宽同时取决于反馈电阻值(见图71)。开环增益和相位仿真如图63所示。

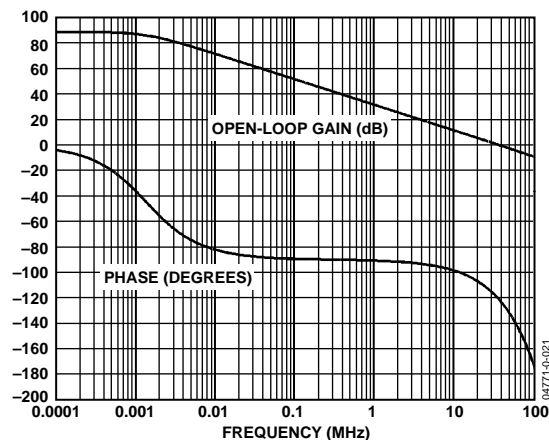


图63. 开环增益和相位

在图62中，共模反馈放大器 A_{CM} 对输出共模电压采样，并通过负反馈迫使输出共模电压等于应用于 V_{OCM} 输入的电压。换言之，反馈环路将输出共模电压伺服应用于 V_{OCM} 输入的电压。一个内部偏置发生器将 V_{OCM} 电平设为中间电源电压左右；因此，当 V_{OCM} 输入保持悬空时，输出共模电压被设为中间电源电压左右。内部偏置发生器的源电阻较大，可由输出电阻相对较小的源提供的外部电压轻松覆盖。 V_{OCM} 输入可驱动至约等于电源轨的1 V以内，同时使共模反馈环路维持线性工作模式。

AD8137中的共模反馈环路产生的输出在较宽的频率范围内具有极高的均衡性，不需使用匹配良好的外部元件，因为它会强制输出共模电压的信号分量清零。其结果是近乎完美的平衡差分输出，其幅度完全相同，相位相差 180° 。

应用信息

利用匹配 R_F 和 R_G 网络分析典型应用

典型连接和术语定义

图64所示为AD8137的典型连接，其中采用了匹配外部 R_F/R_G 网络。AD8137的差分输入端 V_{AP} 和 V_{AN} ，用作求和点。应用于 V_{OCM} 端的外部基准电压设定输出共模电压。 V_{OP} 和 V_{ON} 两个输出端根据输入信号，平衡反向移动。

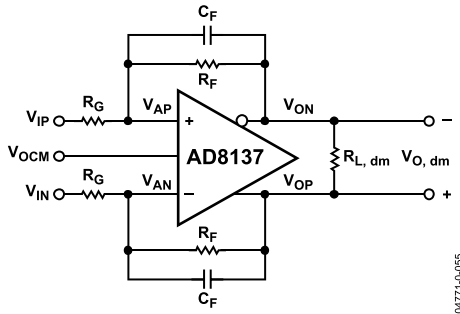


图64. 典型连接

差分输出电压定义为

$$V_{O, dm} = V_{OP} - V_{ON} \quad (1)$$

共模电压为两个电压的平均值。输出共模电压定义为

$$V_{O, cm} = \frac{V_{OP} + V_{ON}}{2} \quad (2)$$

输出平衡

输出平衡是衡量 V_{OP} 和 V_{ON} 的幅度匹配情况以及二者相互间 180° 反相精度的一项指标。内部共模反馈环路强制输出共模中的信号分量清零，结果得到近乎完美的平衡差分输出，幅度完全相等，相位相差 180° 。输出平衡性能不要求使用严格匹配的外部元件，也不要求各环路的反馈因子相等。低频输出平衡最终受片内分压器失配的限制。

在差分电压输出端放置匹配良好的电阻分压器，并将电阻分压器中点的信号与差分输出的幅度进行比较，即可测量出输出平衡。根据这种定义，输出平衡等于输出共模电压的变化幅度除以输出差模电压变化幅度：

$$\text{负反馈驱} = \left| \frac{\Delta V_{O, cm}}{\Delta V_{O, dm}} \right| \quad (3)$$

差分负反馈驱动求和点 V_{AN} 和 V_{AP} 处的电压，使二者相等。

$$V_{AN} = V_{AP} \quad (4)$$

共模反馈环路驱动输出共模电压(该电压采样于图62中两个内部共模抽头电阻的中点)，使其等于 V_{OCM} 端的设定电压。这样可以确保

$$V_{OP} = V_{OCM} + \frac{V_{O, dm}}{2} \quad (5)$$

并且

$$V_{ON} = V_{OCM} - \frac{V_{O, dm}}{2} \quad (6)$$

利用匹配反馈网络估算噪声、增益和带宽 估算输出噪声电压和带宽

总输出噪声为多个统计独立源的方均根之和。由于这些源在统计上是独立的，因此在计算方和根时必须将各个源的贡献单独纳入其中。表7列出了不同闭环增益下的建议电阻值以及带宽和输出差分电压噪声的估算值。对于多数应用来说，1%的电阻就够了。

表7. 不同闭环增益下的建议增益设置电阻值和电压增益值

增益	R_G (Ω)	R_F (Ω)	3 dB带宽(MHz)	总输出噪声 (nV/ $\sqrt{\text{Hz}}$)
1	1 k	1 k	72	18.6
2	1 k	2 k	40	28.9
5	1 k	5 k	12	60.1
10	1 k	10 k	6	112.0

差分输出电压噪声含有来自AD8137的输入电压噪声和输入电流噪声以及来自外部反馈网络的噪声。

输入电压噪声频谱密度贡献的计算等式为

$$V_{O_n1} = v_n \left(1 + \frac{R_F}{R_G} \right), \text{ or equivalently, } v_n / \beta \quad (7)$$

其中, v_n 定义为等效输入差分电压噪声。该等式与传统运算放大器的等式相同。

各输入的输入电流噪声贡献用以下等式计算:

$$V_{O_n2} = i_n (R_F) \quad (8)$$

其中, i_n 定义为一个输入端的输入噪声电流。每个输入端均需单独处理, 因为两个输入电流在统计上是相互独立的。

各 R_G 的贡献用以下等式计算:

$$V_{O_n3} = \sqrt{4kTR_G} \left(\frac{R_F}{R_G} \right) \quad (9)$$

显然, 其结果可以视为各 R_G 的热噪声与差分增益幅度之积。

各 R_F 的贡献用以下等式计算:

$$V_{O_n4} = \sqrt{4kTR_F} \quad (10)$$

电压增益

单端到差分输出拓扑中的节点电压行为可以根据信号定义和图64推算出来。据图64, $C_F = 0$ 且设置 $V_{IN} = 0$, 则有:

$$\frac{V_{IP} - V_{AP}}{R_G} = \frac{V_{AP} - V_{ON}}{R_F} \quad (11)$$

$$V_{AN} = V_{AP} = V_{OP} \left[\frac{R_G}{R_F + R_G} \right] \quad (12)$$

求得以上两个等式的解, 并将 V_{IP} 设为 V_i , 结果可得 $V_{O, dm}$ / V_i 的增益关系。

$$V_{OP} - V_{ON} = V_{O, dm} = \frac{R_F}{R_G} V_i \quad (13)$$

只需将输入信号应用于 V_{IN} 并使 $V_{IP} = 0$, 即可得到具有相同增益幅度的反相配置。对于平衡差分输入, 从 $V_{IN, dm}$ 到 $V_{O, dm}$ 的增益同样等于 R_F/R_G , 其中 $V_{IN, dm} = V_{IP} - V_{IN}$ 。

反馈因子符号

使用差分驱动器时, 引入反馈因子 β 将带来不少方便, 其定义为

$$\beta \equiv \frac{R_G}{R_F + R_G} \quad (14)$$

该符号与常规反馈分析是一致的, 而且非常有用, 尤其是两个反馈环路不匹配时。

输入共模电压

V_{AN} 和 V_{AP} 两个端子的线性范围扩展至任一供电轨的约1 V之内。由于 V_{AN} 和 V_{AP} 实际相等, 因此二者都等于放大器的输入共模电压。在规格表中, 其范围表示为输入共模范围。在图64的连接图中, V_{AN} 和 V_{AP} 处的电压可以表示为

$$V_{AN} = V_{AP} = V_{ACM} = \left(\frac{R_F}{R_F + R_G} \times \frac{(V_{IP} + V_{IN})}{2} \right) + \left(\frac{R_G}{R_F + R_G} \times V_{OCM} \right) \quad (15)$$

其中, V_{ACM} 为放大器输入端的共模电压。

使用符号 β , 等式(15)可改写为

$$V_{ACM} = \beta V_{OCM} + (1 - \beta) V_{ICM} \quad (16)$$

或其等价式

$$V_{ACM} = V_{ICM} + \beta(V_{OCM} - V_{ICM}) \quad (17)$$

其中, V_{ICM} 为输入信号的共模电压, 即

$$V_{ICM} \equiv \frac{V_{IP} + V_{IN}}{2}$$

为确保器件正常工作, V_{AN} 和 V_{AP} 处的电压必须保持在各自线性范围内。

计算输入阻抗

图64中的电路的输入阻抗取决于放大器是由单端信号源驱动, 还是由差分信号源驱动。对于平衡差分输入信号, 差分输入阻抗($R_{IN, dm}$)就是

$$R_{IN, dm} = 2R_G \quad (18)$$

对于单端信号(比如, 当 V_{IN} 接地且输入信号驱动 V_{IP} 时), 输入阻抗为

$$R_{IN} = \frac{R_G}{1 - \frac{R_F}{2(R_G + R_F)}} \quad (19)$$

估算直流误差

导致AD8137中主要差分输出失调误差的因素主要有三个：输入失调电压， V_{AN} 和 V_{AP} 输入电流与反馈网络电阻相互作用导致的失调，以及输入和输出共模电压之间的直流电压差与反馈网络中的匹配误差共同导致的失调。

第一个输出误差分量可用以下等式计算

$$V_{o_e1} = V_{IO} \left(\frac{R_F + R_G}{R_G} \right), \text{ or equivalently as } V_{IO}/\beta \quad (21)$$

其中， V_{IO} 为输入失调电压。

第二个误差通过以下等式计算

$$V_{o_e2} = I_{IO} \left(\frac{R_F + R_G}{R_G} \right) \left(\frac{R_G R_F}{R_F + R_G} \right) = I_{IO} (R_F) \quad (22)$$

其中， I_{IO} 定义为两个输入偏置电流之间的失调。

第三个误差通过以下等式计算

$$V_{o_e3} = \Delta enr \times (V_{ICM} - V_{OCM}) \quad (23)$$

其中， Δenr 为两个反馈电阻之间的小数失配。

总差分失调误差为这三个误差源之和。

反馈网络失配的其他影响

即使 R_F/R_G 反馈网络失配时，内部共模反馈网络仍将强制输出电压保持平衡。但这种失配将导致与反馈网络失配成比例的增益误差。

外部电阻中的比率匹配误差会降低 V_{AN} 和 V_{IN} 输入端的共模信号抑制能力，与基于常规运算放大器的四电阻差分放大器类似。比率匹配误差还会产生一个差分输出分量，其值等于 V_{OCM} 输入电压与反馈因子(β)差的乘积。在采用1%电阻的多数应用中，该分量会在输出端形成差分直流失调，其值很小，可忽略不计。

驱动容性负载

纯容性负载与AD8137的焊线和引脚电感发生反应，结果在瞬态响应中导致高频振铃和相位余量损失。减小这种效应的一种方式是与各个输出端串联一个小电阻，以缓存负载电容。电阻和负载电容形成一个一阶低通滤波器；因此，电阻值应尽量小。有时，ADC要求在其输入端添加小型串联电阻。

图37和图40显示了瞬态响应与容性负载的关系，是通过在各输出端使用串联电阻和差分容性负载生成的。

布局考虑

在利用AD8137进行设计时，应遵循有关高速PCB布局的标准规范。建议采用坚固的接地平面，并将良好的宽带电源去耦网络尽量置于靠近电源引脚之处。

为减少求和点的杂散电容，必须清除连接求和点的全部走线和焊盘之下各层中的铜。少量杂散求和点电容会在频率响应中导致峰值现象，量大时可能导致不稳定。如果无法完全避免杂散求和点电容，可以通过在反馈电阻上放置小电容来补偿其影响。

单端输入的端接

受控阻抗互连用于多数高速信号应用中，至少要求一个线路端接。在模拟应用中，匹配的阻性端接一般置于线路的负载端。本节将探讨正确地将单端输入端接到AD8137的方法。

AD8137输入电路中存在的输入电阻与端接电阻并联，必须考虑其负载效应。必须将驱动器的戴维宁等效电路、其源电阻和端接电阻全部纳入计算范围。要求出问题的确切解，必须同时求出数个代数方程的解，这超出了本数据手册的范围。也可以使用迭代法，而且更加简单，考虑到一般都使用标准电阻值这一事实时，尤其如此。

AD8137

图67显示了单位增益配置下的AD8137，就如后文所讨论的那样，该图是一个很好的例子，展示了如何在50 Ω环境中正确端接。

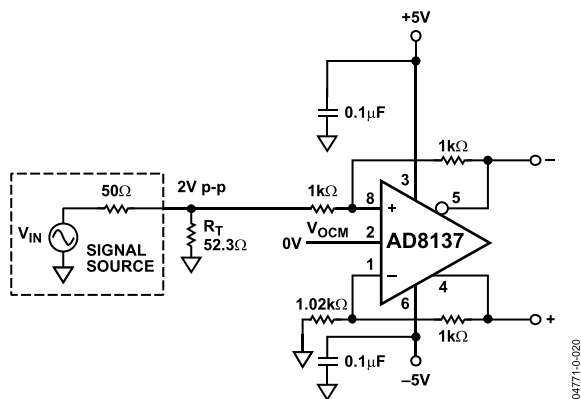


图67. 带端接输入的AD8137

52.3 Ω端接电阻 R_T 与AD8137电路的1 kΩ输入电阻并联，结果在信号源处产生50 Ω的总输入电阻。要使反馈环路相匹配，如果各环路拥有相同的 R_F ，其 R_G 也必须相同。在输入(上部)环路中， R_G 等于1 kΩ电阻与(+)输入的串联值加上 R_T 与50Ω源电阻的并联值。因此，在上部环路中， R_G 等于1.03 kΩ。与其最接近的标准值是1.02 kΩ，该值用在低环路 R_G 中。

反馈电阻值的计算要复杂得多。采用50 Ω端接电阻时，信号源发生器 V_{IN} 的幅度为其输出信号幅度的2倍。因此，来自 V_S 的4 V p-p幅度将产生一个2 V p-p端接幅度。在计算闭环增益时，必须使用信号源和 R_T 的戴维宁等效电路，因为上部环路中的 R_G 被分离成1 kΩ电阻和返回信号源的戴维宁电阻两部分。采用50 Ω端接电阻时，信号源的戴维宁电压大于信号源输出电压，这是因为 R_T 必须始终大于50 Ω。这种情况下， R_T 等于52.3 Ω，戴维宁电压和电阻分别为2.04 V p-p和25.6 Ω。

此时，可将上部的输入分路看作与1.03 kΩ电阻串联的2.04 V p-p信号源。由于这是一个单位增益应用，所以需要采用2 V p-p差分输出，因此， R_F 必须为 $1.03 \text{ k}\Omega \times (2/2.04) = 1.01 \text{ k}\Omega \approx 1 \text{ k}\Omega$ 。

从这个例子可以看出，当 R_F 和 R_G 相对于 R_T 较大时，实际上，由于 R_T 大于信号源输出电阻，所以 R_G 增量导致的增益减量被戴维宁电压增量抵消了。一般地，在端接应用中，随着 R_T 和 R_G 的变小，要补偿 R_G 增量，必须加大 R_F 。

在生成典型性能特性数据时，我们对各指标进行了校准，考虑了端接对闭环增益的影响。

关断

AD8137有一个 $\overline{\text{PD}}$ 引脚，器件闲置时，可用来减少静态电流消耗。在引脚7上施加一个低逻辑电平即可启用 $\overline{\text{PD}}$ 。高低逻辑电平之间的阈值在名义上比负供电轨高1.1 V。有关阈值限值，请参看表1到表3。

AD8137的 $\overline{\text{PD}}$ 引脚采用一个内部上拉网络，使放大器可以正常工作。AD8137的 $\overline{\text{PD}}$ 引脚可保持悬空(即无需外部连接)，不使用外部上拉电阻也可确保正常工作(见图68)。

切勿将 $\overline{\text{PD}}$ 引脚直接连接到±5 V应用中的 V_S+ 。这样做可能使放大器吸收过多电源电流(见图59)，可能导致振荡和/或稳定问题。

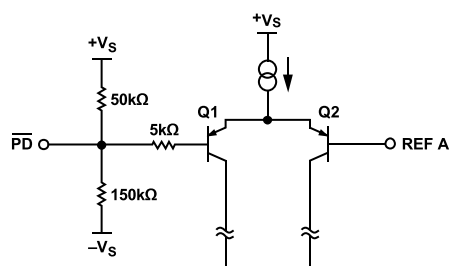


图68. $\overline{\text{PD}}$ 引脚电路

驱动性能超过12位的ADC

由于AD8137适用于12位系统，所以有必要测量该放大器在线性度大于12位的系统中的性能。具体地，最重要的指标是有效位数(ENOB)。AD7687、16位250 KSPS ADC的性能使其成为展现AD8137的12性能的理想选择。

对于该应用，AD8137的增益设为2，并通过20 kHz带通滤波器设为单端模式，其输出则以差分形式进入AD7687的输入端(见图69)。该电路的 R_G 阻抗不匹配，因而，其差分输出端存在直流失调。该电路用作测试电路以展示AD8137的性能。实际应用电路的反馈网络应相匹配。

对于最高-1.82 dBFS的AD7687输入范围，AD8137电源为应用于 V_S+ 的5 V单电源，其中， V_S- 接地。为了使AD7687的输入范围提高到-0.45 dBFS，我们将AD8137的电源分别提高到+6 V和-1 V。两种情况下， V_{OCM} 引脚均采用2.5 V偏置， $\overline{\text{PD}}$ 引脚保持悬空。所有电源电压都用0.1 μF电容去耦。图70和图71分别展示了-1.82 dBFS配置和-0.45 dBFS配置下的性能。

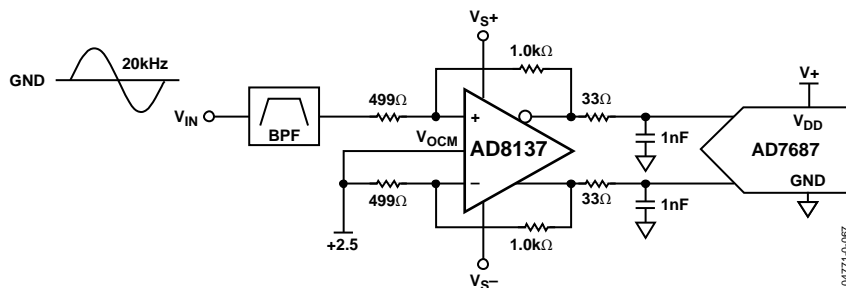


图69. AD8137驱动AD7687、16位250 KSPS ADC

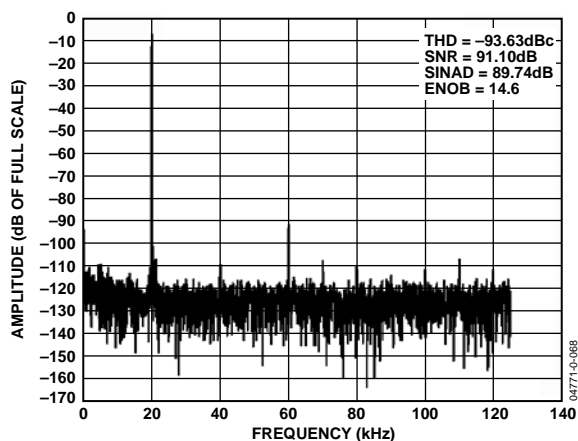


图70. AD8137在5 V单电源、-1.82 dBFS下的性能

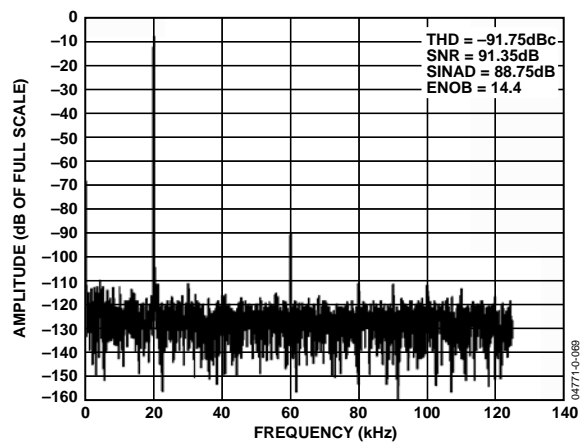
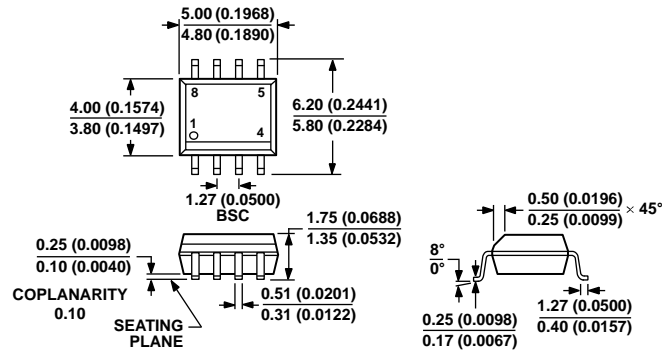


图71. AD8137在+6 V、-1 V电源、-0.45 dBFS下的性能

外形尺寸



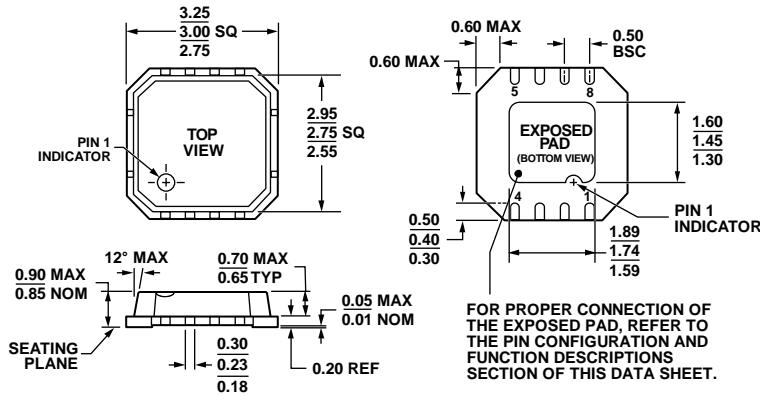
COMPLIANT TO JEDEC STANDARDS MS-012-AA
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

012407-A

图72. 8引脚标准小型封装[SOIC_N]

窄体
 (R-8)

图示尺寸单位: mm (inches)



0000306-B

图73. 8引脚引脚架构芯片级封装[LFCSP_VD]

3 mm x 3 mm, 超薄体, 双列引脚

(CP-8-2)

图示尺寸单位: mm

订购指南

型号 ¹	温度范围	封装描述	封装选项	标识
AD8137YR	-40°C 至+125°C	8引脚标准小型封装(SOIC_N)	R-8	
AD8137YR-REEL7	-40°C 至+125°C	8引脚标准小型封装(SOIC_N)	R-8	
AD8137YRZ	-40°C 至+125°C	8引脚标准小型封装(SOIC_N)	R-8	
AD8137YRZ-REEL	-40°C 至+125°C	8引脚标准小型封装(SOIC_N)	R-8	
AD8137YRZ-REEL7	-40°C 至+125°C	8引脚标准小型封装(SOIC_N)	R-8	
AD8137YCP-REEL	-40°C 至+125°C	8引脚引脚架构芯片级封装(LFCSP_VD)	CP-8-2	HFB
AD8137YCPZ-R2	-40°C 至+125°C	8引脚引脚架构芯片级封装(LFCSP_VD)	CP-8-2	HFB#
AD8137YCPZ-REEL	-40°C 至+125°C	8引脚引脚架构芯片级封装(LFCSP_VD)	CP-8-2	HFB#
AD8137YCPZ-REEL7	-40°C 至+125°C	8引脚引脚架构芯片级封装(LFCSP_VD)	CP-8-2	HFB#
AD8137YCP-EBZ		LFCSP评估板		
AD8137YR-EBZ		SOIC评估板		

¹ Z = RoHS兼容器件，#表示RoHS器件可能在顶部或底部进行标识。

AD8137

注释